



PROYECTO FIN DE CARRERA

Ingeniería Técnica Industrial: Electrónica Industrial

**CONVERTIDOR CC/CC ELEVADOR PUSH-PULL
ALIMENTADO EN CORRIENTE CON SEGUIDOR DE
PUNTO DE MÁXIMA POTENCIA MEDIANTE DSP.**

**Autor:
Alejandro de Haro Carbonell**

**Tutor:
Pedro José Débora Gómez**



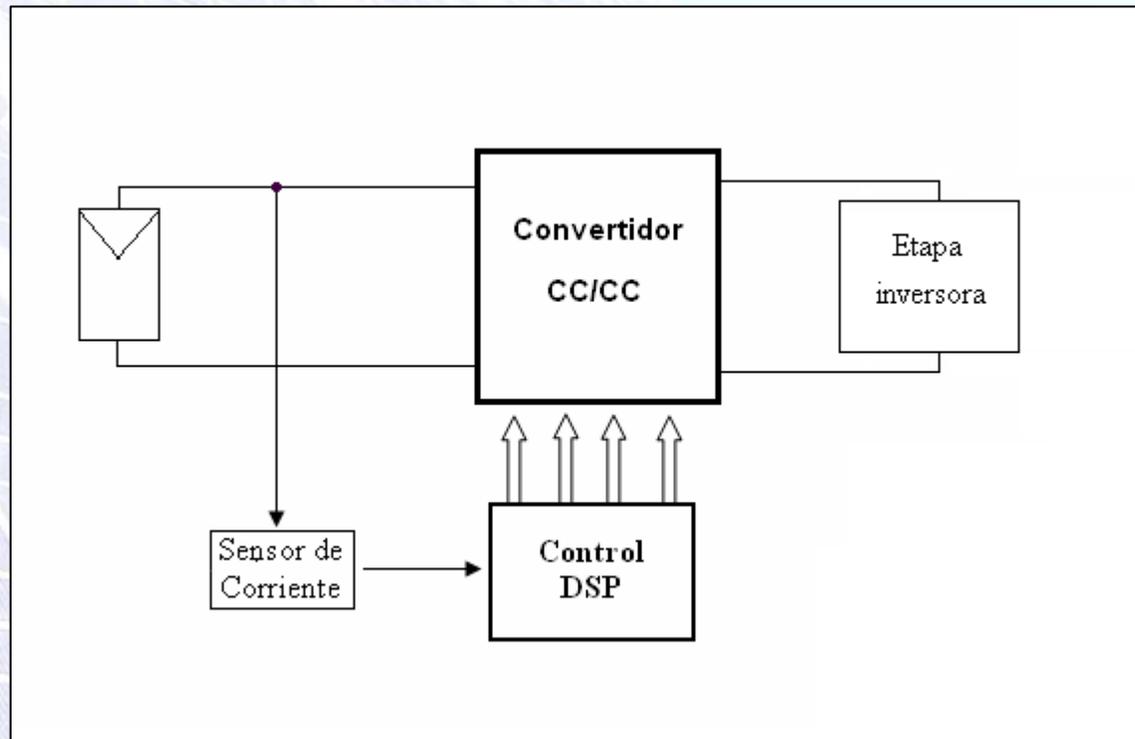
Objetivo del proyecto:

Etapa convertidora CC/CC elevadora con seguidor del punto de máxima potencia del panel fotovoltaico.



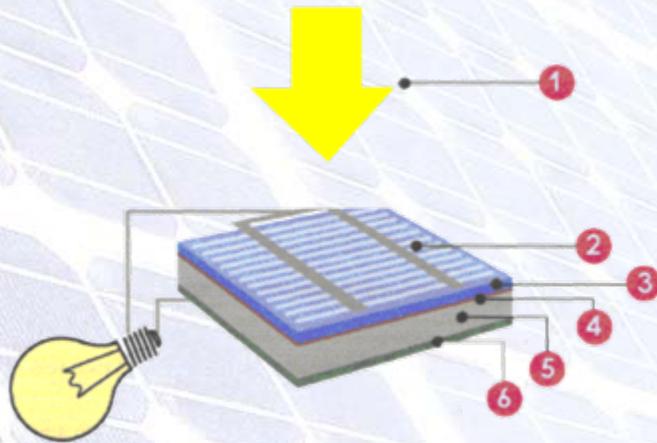


Esquema simplificado del sistema convertidor elevador utilizado:



Panel fotovoltaico.

Esquema básico



1 - Luz (fotones)

2 - Contacto frontal

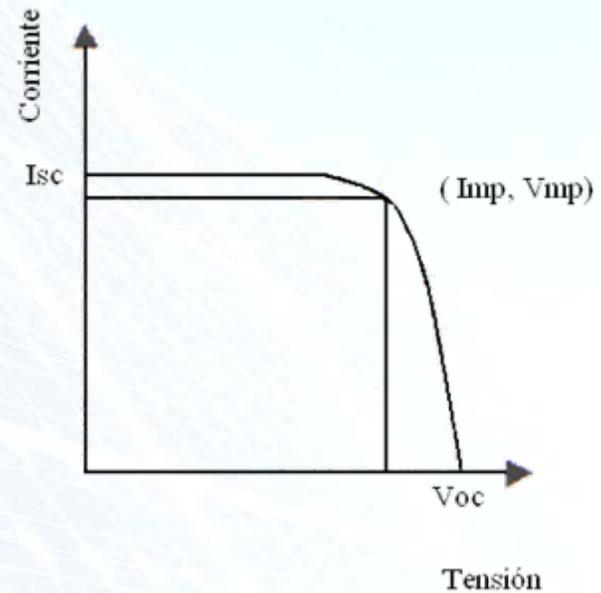
3 - Capa negativa

4 - Capa de desviación

5 - Capa positiva

6 - Contacto posterior

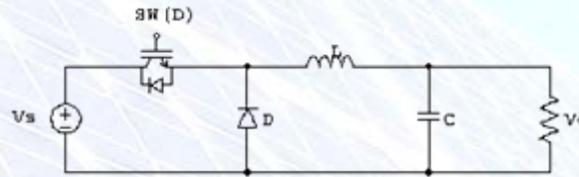
Curva I-V de una célula fotovoltaica





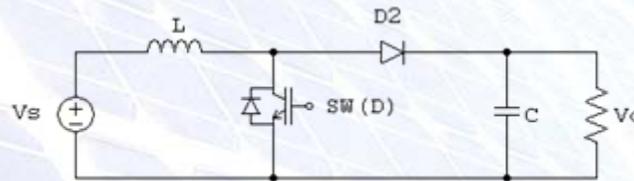
Convertidor CC/CC.

1 - Reductor



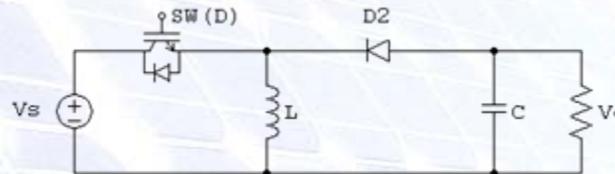
$$\frac{V_0}{V_s} = D$$

2 - Elevador



$$\frac{V_0}{V_s} = \frac{1}{1-D}$$

3 - Reductor-elevador



$$\frac{V_0}{V_s} = -\frac{D}{1-D}$$

donde:

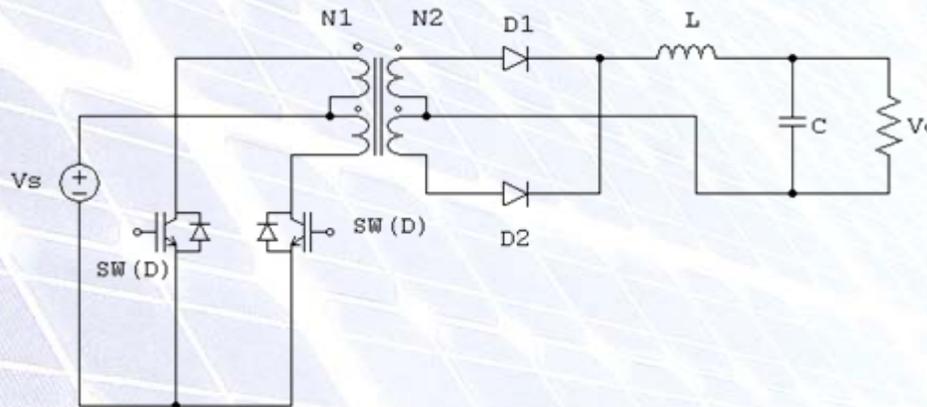
- Vo: tensión de salida.
- Vs: tensión de entrada.
- D: ciclo de trabajo.



Convertidor CC/CC.

Continuación.

4 - Push Pull



$$\frac{V_0}{V_s} = 2D \cdot \frac{N_2}{N_1}$$

donde:

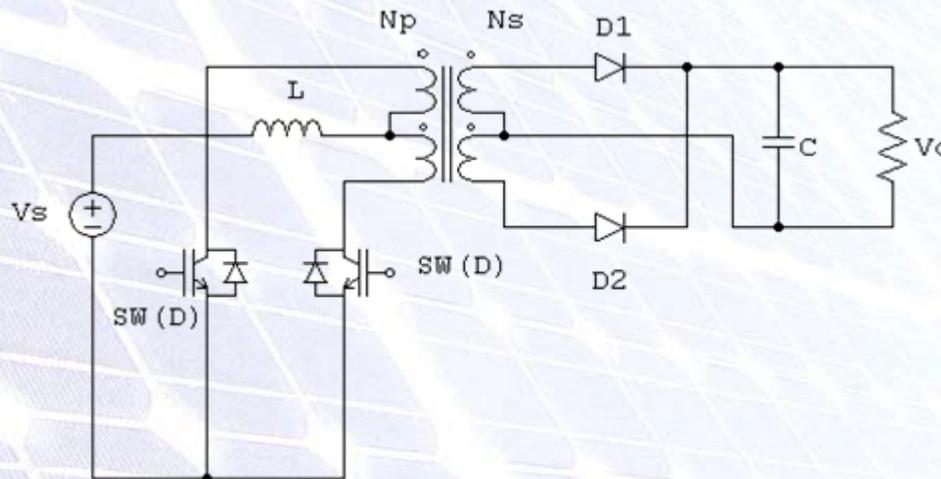
- V_0 : tensión de salida.
- V_s : tensión de entrada.
- D : ciclo de trabajo.
- N_1 : número de espiras del primario del transformador.
- N_2 : número de espiras del secundario del transformador.



Convertidor CC/CC.

Continuación.

5 - Alimentado en corriente



$$V_0 = \frac{V_s}{2(1-D)} \cdot \left(\frac{N_s}{N_p} \right)$$

donde:

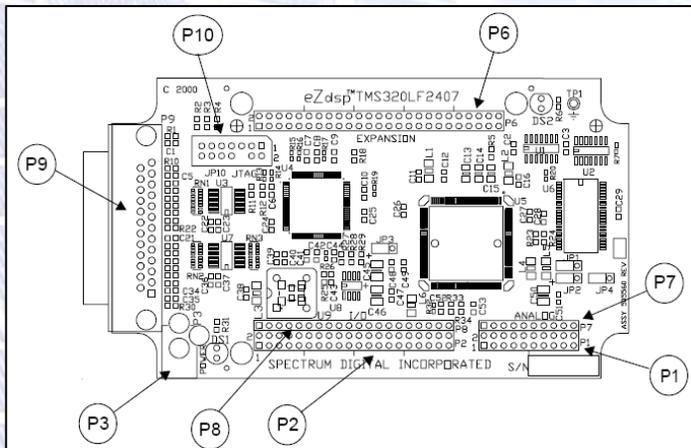
- V_0 : tensión de salida.
- V_s : tensión de entrada.
- D : ciclo de trabajo.
- N_1 : número de espiras del primario del transformador.
- N_2 : número de espiras del secundario del transformador.

Los procesadores digitales de señal (DSP).



Características Hardware de la placa de desarrollo eZdsp LF2407, de Texas Instruments.

- Realiza 30 millones de instrucciones por segundo.
- RAM (16 bit de palabra), una de acceso dual de 544 DARAM, y otra de acceso simple de 2K SARAM.
- Una memoria flash en el chip de 32k en 4 sectores de 4k, 12k, 12k y 4k con 16 bits de palabra.
- Una interfaz de memoria externa.
- 4 timers, 12/16 comparadores, PWM.
- 6/4 capturadoras CAP/QEP.
- Watchdog Timer.
- 10 bits de ACD, con 16 canales y 500ns de conversión mínima.
- 41 pines de entrada y salida digitales.
- Permite la conexión JTAG.



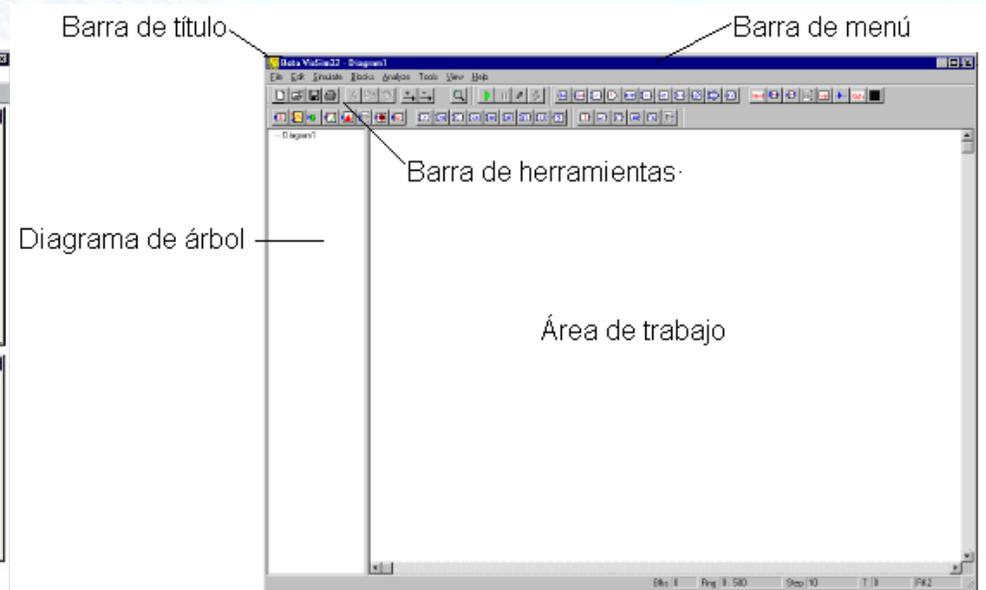
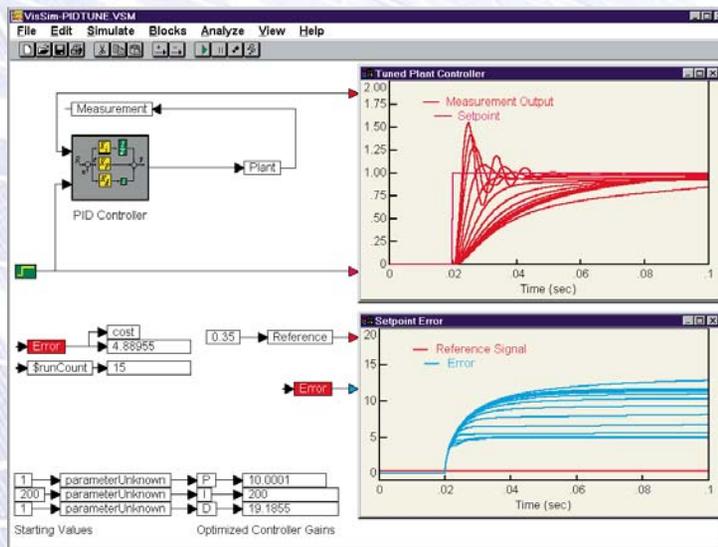
Connector	Function
P1/P7	Analog Interface
P2/P8	I/O Interface
P3	Power Connector
P6	I/O Expansion Connector
P9	Parallel Port/JTAG Controller Interface
P10	JTAG Interface



Los procesadores digitales de señal (DSP).

Continuación.

VisSim.





Cálculos del convertidor alimentado en corriente.

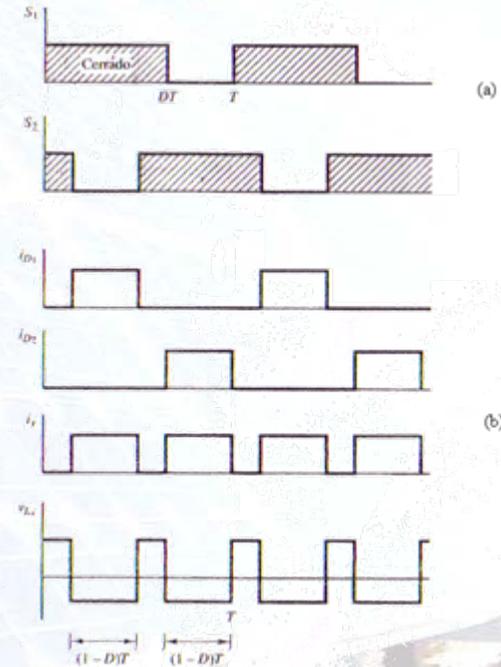
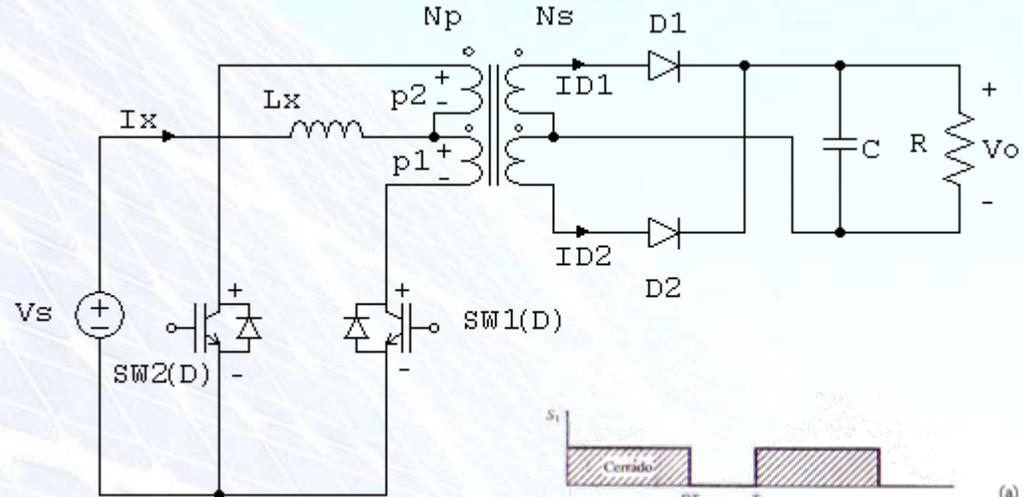
• Sw1 cerrado y Sw2 abierto:

$$i_{D1} = I_{Lx} \left(\frac{N_p}{N_s} \right)$$

$$v_{p1} = V_0 \cdot \left(\frac{N_p}{N_s} \right)$$

$$v_{Lx} = V_S - v_{p1} = V_S - V_0 \cdot \left(\frac{N_p}{N_s} \right)$$

$$v_{Sw2} = v_{p1} + v_{p2} = 2V_0 \cdot \left(\frac{N_p}{N_s} \right)$$





Cálculos del convertidor alimentado en corriente.

Continuación.

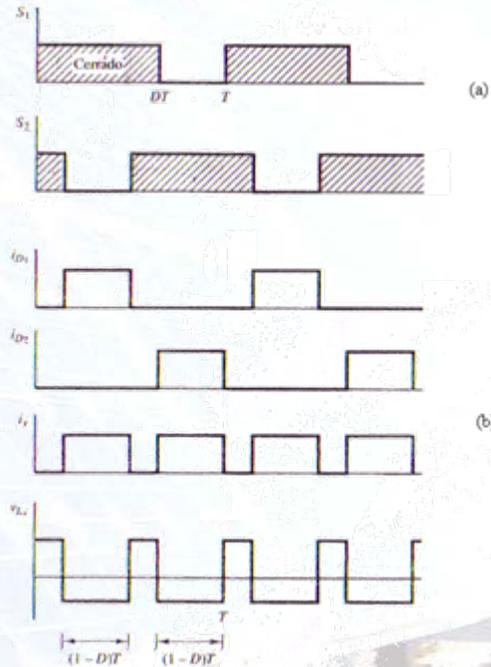
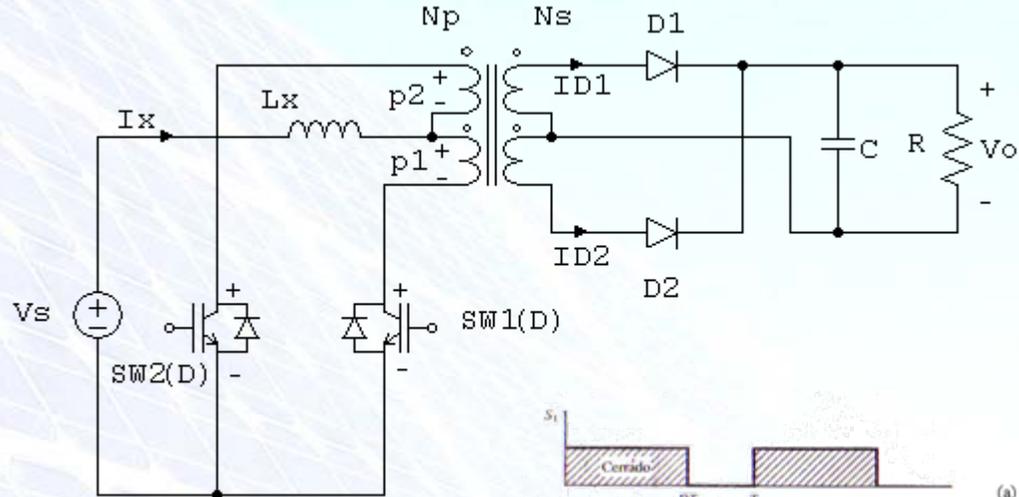
• Sw1 abierto y Sw2 cerrado:

$$i_{D2} = I_{Lx} \cdot \left(\frac{N_P}{N_S} \right)$$

$$v_{p2} = V_0 \cdot \left(\frac{N_P}{N_S} \right)$$

$$v_{Lx} = V_S - V_0 \cdot \left(\frac{N_P}{N_S} \right)$$

$$v_{Sw1} = v_{p1} + v_{p2} = 2V_0 \cdot \left(\frac{N_P}{N_S} \right)$$





Cálculos del convertidor alimentado en corriente.

Continuación.

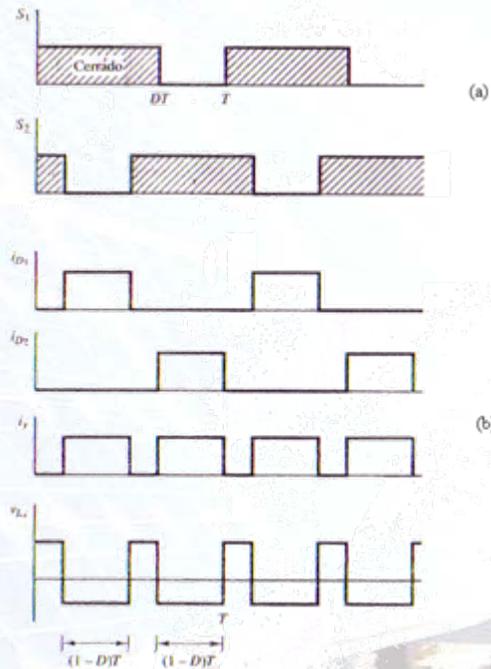
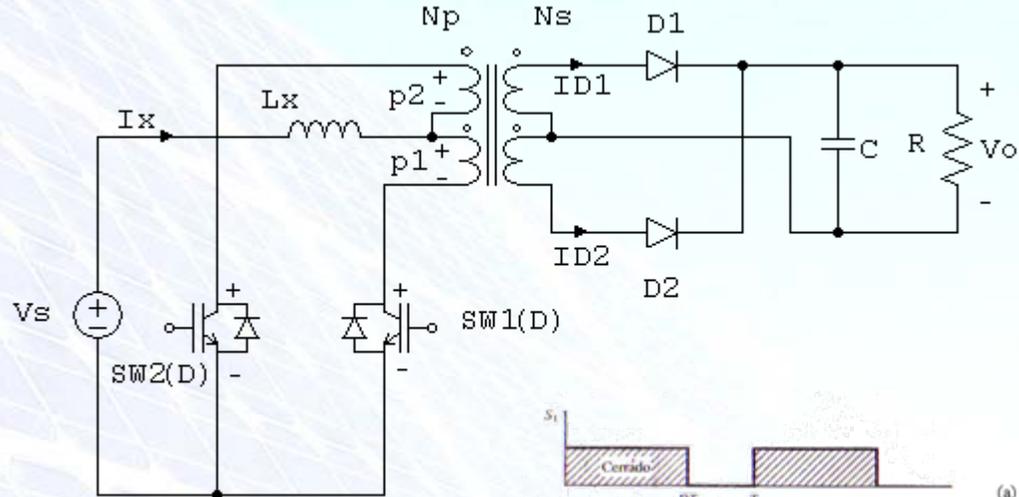
• Sw1 y Sw2 cerrados:

$$v_{p1} = v_{p2} = 0$$

$$v_{Lx} = V_S$$

$$v_{Lx} = V_S(2D - 1)T + \left[V_S - V_0 \cdot \left(\frac{N_p}{N_s} \right) \right] 2(1 - D)T = 0$$

$$V_0 = \frac{V_S}{2(1 - D)} \cdot \left(\frac{N_s}{N_p} \right)$$

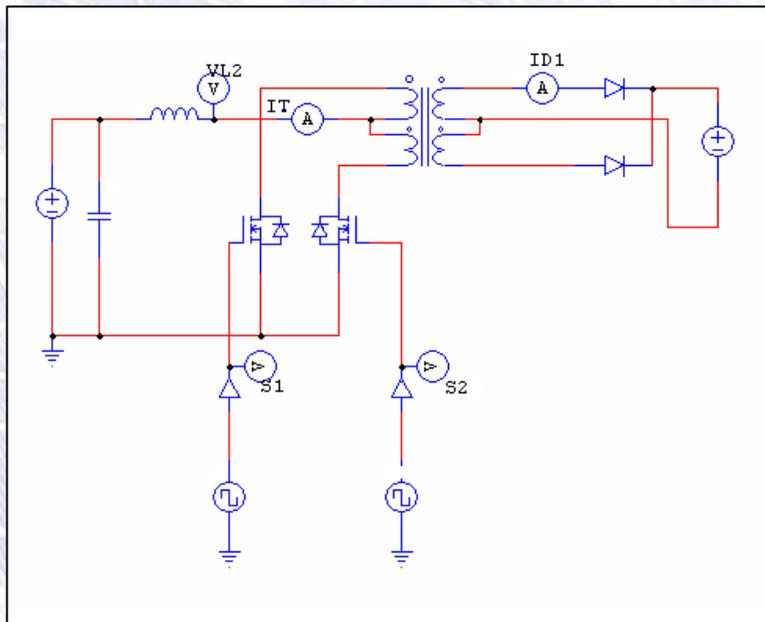




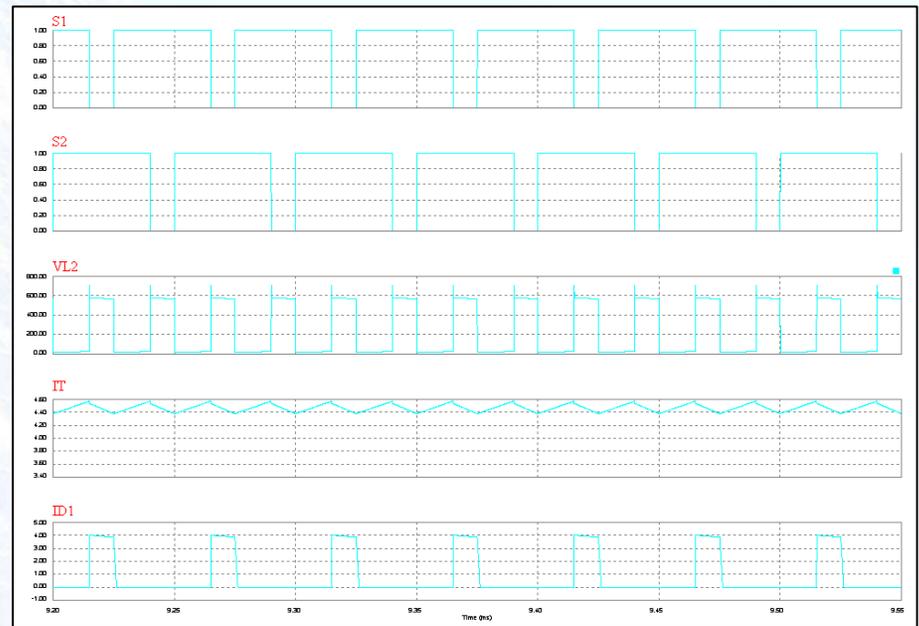
Simulación del sistema.

PSIM.

Captura del sistema



Simulación del sistema

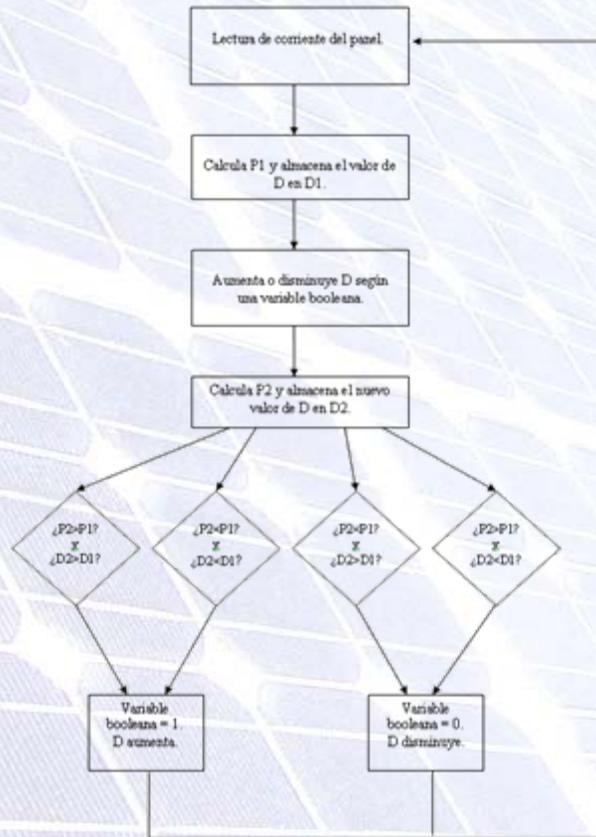


- S1 y S2: Señal de control de las puertas de los IGBTs.
- VL2 y IT: Tensión y corriente, respectivamente, de la bobina de entrada.
- ID1: Corriente de salida por uno de los diodos de salida.

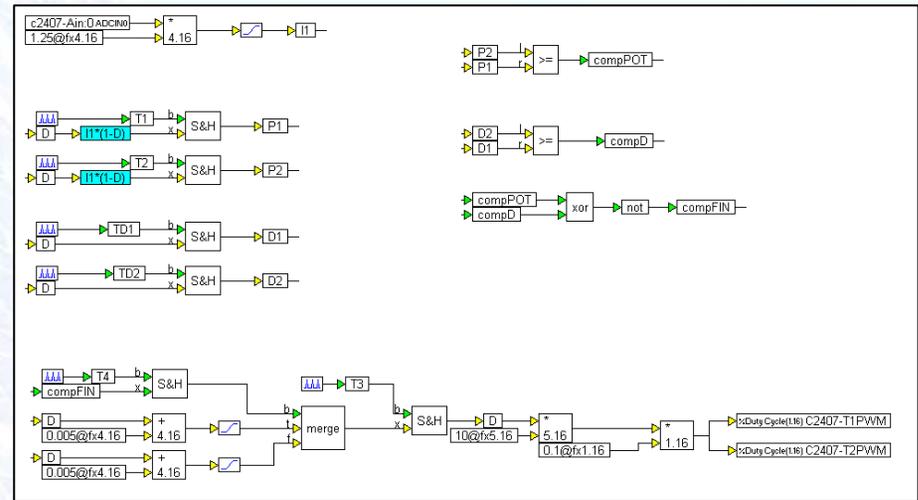


Código y diagrama de flujo del programa.

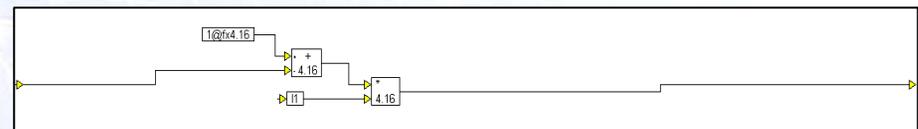
Diagrama de flujo.



Código, en VisSim.



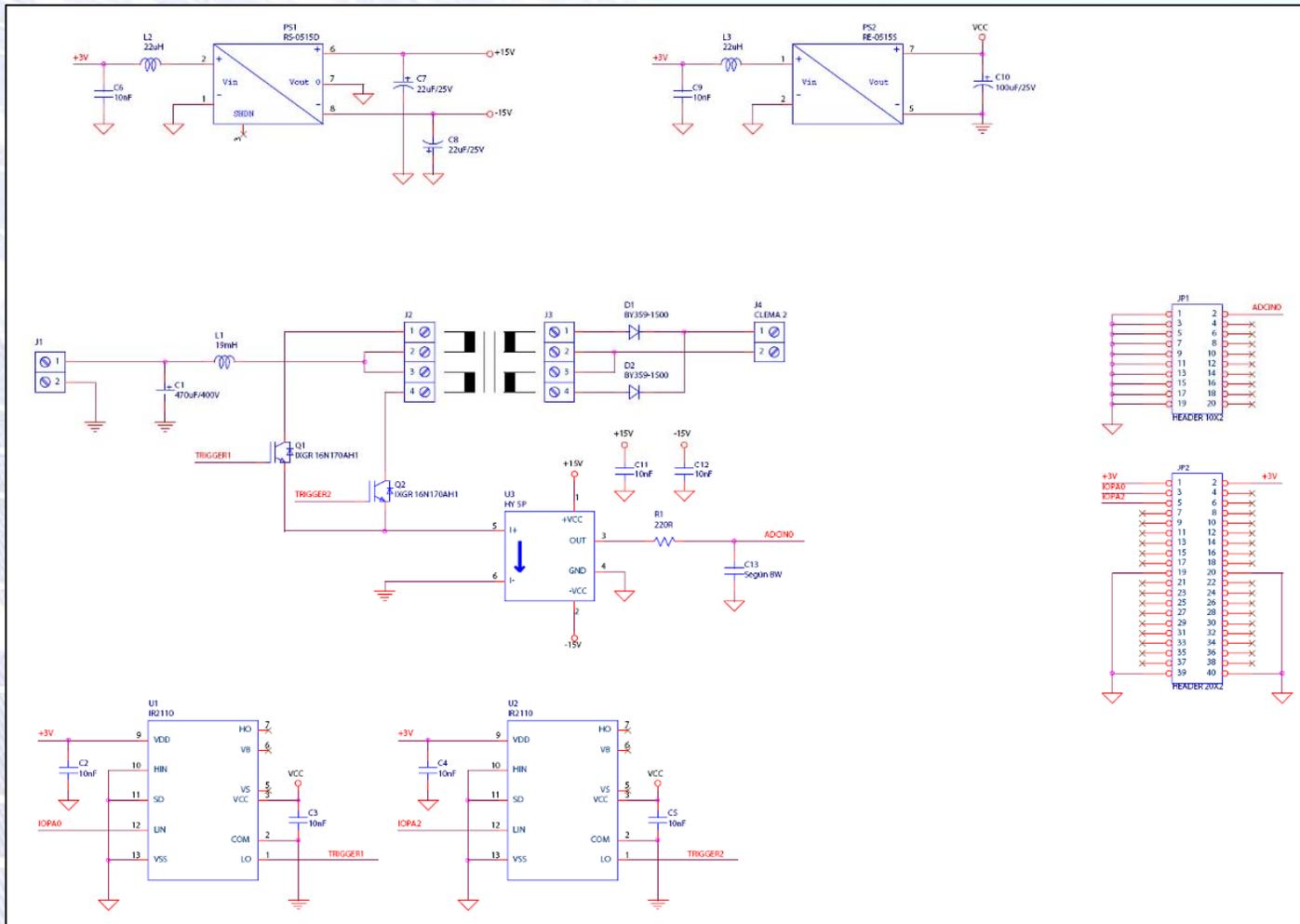
Bloque "I1*(1-D)".





Convertidor alimentado en corriente real.

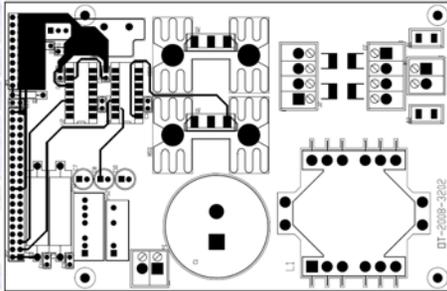
Esquemático del convertidor



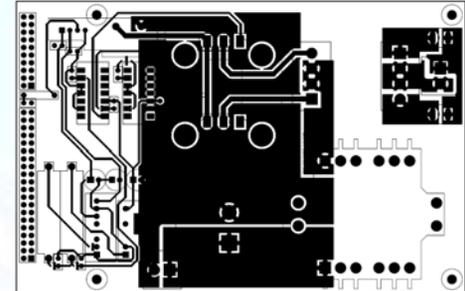


Diseño final de la PCB.

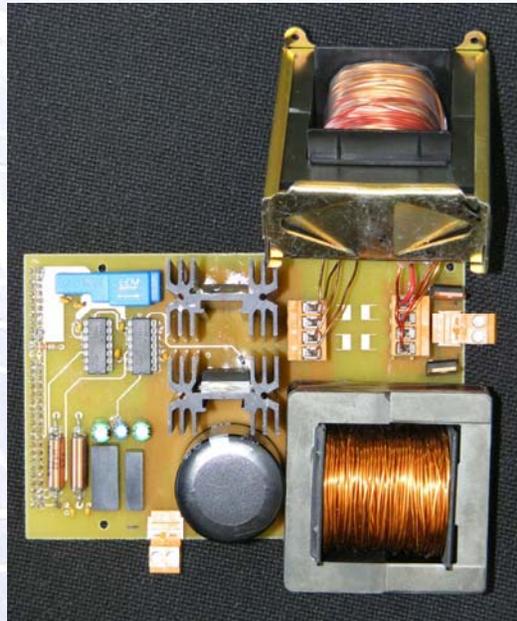
Top Layer



Bottom Layer



Convertidor

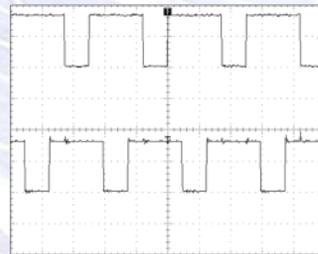




Resultados experimentales.

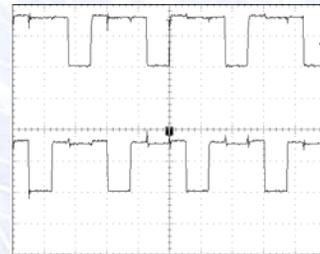
Capturas del osciloscopio.

Señal del DSP



Ch1 - 2v Ch2 - 2v 20us

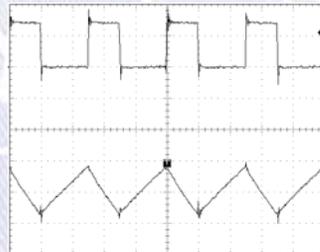
Excitación de los IGBTs



Ch1 - 10v Ch2 - 10v 20us

A la izquierda, captura del osciloscopio de las señales de excitación de los IGBTs. Primero las salidas del DSP y a su derecha las entradas a las puertas de los dos IGBTs.

Tensión y corriente de la bobina

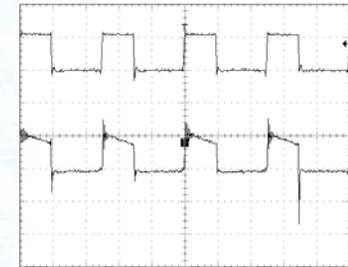


Ch1 - 100v Ch2 - 200mv 10us

A la izquierda, captura en el canal 1 la tensión de la bobina y en el canal 2 la corriente por la misma.

A la derecha, captura en el canal 1 de la tensión de la bobina y en el canal 2 la tensión de salida del convertidor.

Tensión de la bobina y corriente de salida del convertidor

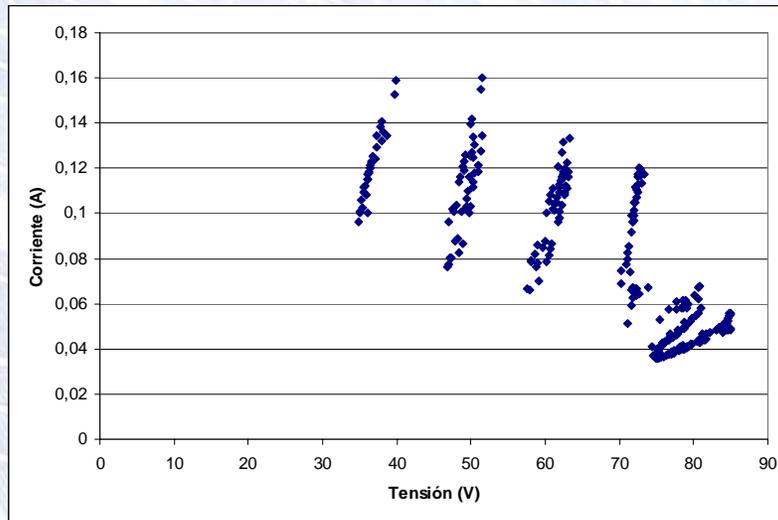


Ch1 - 50v Ch2 - 100mv 10us

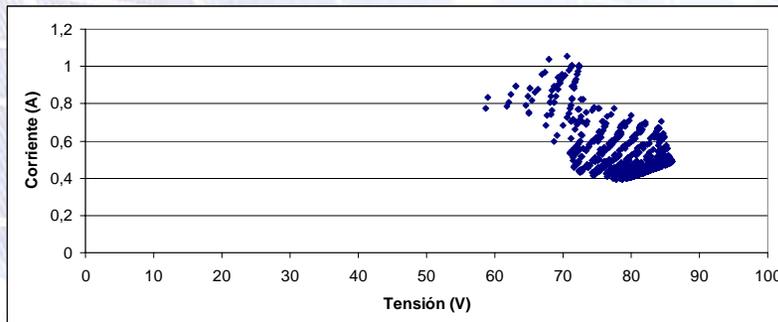


Comprobación de punto de máxima potencia del panel fotovoltaico.

SITUACIÓN INSTANTANEA DEL PANEL FOTOVOLTAICO



Registro potencia del panel fotovoltaico en cada punto con variación de ciclo de trabajo "D" de 0.05%.



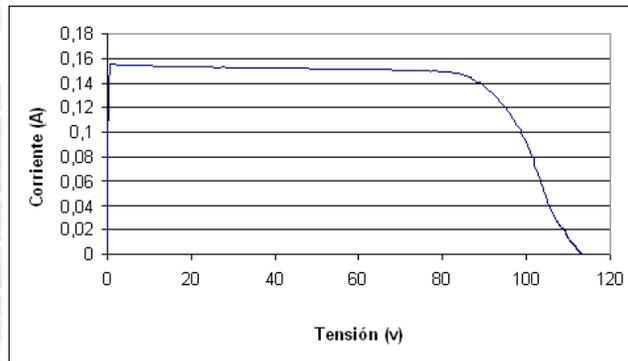
Registro potencia del panel fotovoltaico en cada punto con variación de ciclo de trabajo "D" de 0.005%.



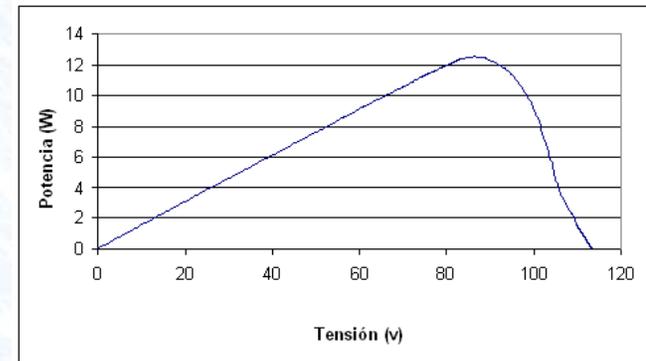
Comprobación de punto de máxima potencia del panel fotovoltaico.

Continuación.

Curva I-V del panel fotovoltaico



Curva P-V del panel fotovoltaico



FIN DE LA PRESENTACIÓN.



GRACIAS POR SU ATENCIÓN.

Ingeniería Técnica Industrial: Electrónica Industrial

**CONVERTIDOR CC/CC ELEVADOR PUSH-PULL ALIMENTADO EN CORRIENTE CON
SEGUIDOR DE PUNTO DE MÁXIMA POTENCIA MEDIANTE DSP.**