



Universidad  
Carlos III de Madrid

ESCUELA POLITÉCNICA SUPERIOR

*Departamento de Tecnología Electrónica*

GRADO EN INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

TRABAJO FIN DE GRADO

*Sistema de iluminación basado en LED  
de alto brillo con control digital*

Autor: Jorge Ortega Bueno

Tutor: Pablo Zumel Vaquero

Leganés, Junio de 2013

## Agradecimientos

Quiero agradecer este trabajo a mis padres por su apoyo incondicional y a mi hermano por ser un ejemplo a seguir.

También me gustaría agradecer a todos mis amigos, pero especialmente a Isaac, Jose y Rubén por su interés y evitar que tire la toalla en los momentos más complicados.

Gracias a todos por estar ahí.

## Resumen

El presente proyecto consiste en la realización del diseño eléctrico y físico de un sistema de iluminación basado en LED de alto brillo con control digital.

Se presentarán diferentes tipos de etapas de potencia para la alimentación de las cuales se hará un detallado análisis. Los convertidores de potencia propuestos son el elevador, el reductor síncrono y elevador con corrector del factor de potencia. Para el control de las etapas se hará uso de los controladores UC3854 y UC3823.

Se diseñará un circuito con interruptores Mosfet para conectar y desconectar las cargas modulares de LEDs que estará gobernado por una FPGA. Las señales de control de la FPGA serán adaptadas a los niveles de tensión adecuados para comunicarse con los drivers que dispararán los Mosfet.

Por último se comprobará el correcto funcionamiento de las soluciones propuestas y se compararán los resultados entre ellas.

**Palabras clave:** convertidor CC/CC, control de convertidores, electrónica de potencia, iluminación LED.

## Abstract

This Project consists of performing the electrical and physical design of a lighting system based on High Brightness Light-Emitting Diode with digital control.

Different power stages will be introduced as supply power which will be analysed. The proposed power stages are boost converter, synchronous buck converter and boost converter with power factor correction. UC3854 and UC3823 IC controllers will be used to control the power stages.

A circuit driven by a FPGA will be designed to connect and disconnect LED modular loads with Mosfet transistors. The control signals from the FPGA will be adapted to the correct voltage level to communicate with Mosfet transistor drivers.

Ultimately, the proper operating of each proposed solution will be verified and the results will be compared.

**Keywords:** DC/DC converter, converters control, power electronics, LED lighting.

## Índice General

Capítulo 1 .....	10
Introducción y objetivos .....	10
1.1. Introducción .....	10
1.2. Objetivos .....	10
1.3. Fases del desarrollo .....	12
1.4. Medios empleados.....	12
1.5. Estructura de la memoria .....	13
Capítulo 2 .....	14
Introducción a los convertidores CC/CC .....	14
2.1. El convertidor elevador.....	15
Modo de Conducción Continuo (MCC) .....	15
Modo de Conducción Discontinuo (MCD) .....	18
2.1. El convertidor reductor síncrono .....	20
Modo de Conducción Continuo (MCC) .....	20
Modo de Conducción Discontinuo (MCD) .....	24
Capítulo 3 .....	26
Introducción a los convertidores CA/CC .....	26
Convertidor CA/CC de una etapa:.....	27
Convertidor CA/CC de doble etapa:.....	28
3.1. El convertidor elevador con corrector del factor de potencia y reductor.....	28
Capítulo 4 .....	30
Introducción a las técnicas de control .....	30
4.1. Control en modo corriente promediada.....	30
4.2. Control en modo corriente de pico.....	31
4.3. Control con histéresis en corriente.....	32
4.4. Lazo de control para el corrector del factor de potencia .....	32
4.5. Tipos de reguladores.....	33
4.5.1 Regulador Tipo 1 .....	34
4.5.2. Regulador Tipo 2 .....	35
4.5.3. Regulador Tipo 3 .....	37
4.5.4. Regulador PI.....	38
Capítulo 5 .....	40

Diseño de la etapa de potencia .....	40
5.1. Diseño del convertidor elevador.....	40
5.2. Diseño del convertidor reductor.....	46
5.3. Diseño del elevador con CFP y reductor .....	51
Capítulo 6 .....	53
Diseño de las etapas de control.....	53
6.1. Diseño de la etapa de control para el convertidor elevador .....	53
6.2. Diseño de la etapa de control para el convertidor reductor .....	57
6.2.1. Diseño con componentes reales.....	61
6.3. Diseño de la etapa de control para el elevador con CFP y reductor.....	63
6.3.1. Diseño con componentes reales.....	66
Capítulo 7 .....	71
Diseño del sistema de conexión y desconexión de la carga .....	71
Capítulo 8 .....	80
Resultados experimentales.....	80
8.1. Solución de una etapa.....	81
8.2. Solución de dos etapas .....	85
Capítulo 9 .....	89
Conclusiones y trabajos futuros.....	89
Capítulo 10.....	90
Anexos.....	90
10.1. Planificación .....	90
10.2. Presupuesto .....	92
Bibliografía .....	95

## Índice de figuras

Figura 1. Esquema del convertidor CC/CC y carga LED modular. ....	11
Figura 2. Tensión y corriente de entrada objetivo.....	11
Figura 3. Esquema de un convertidor elevador. ....	15
Figura 4. Convertidor elevador con interruptor cerrado. ....	15
Figura 5. Convertidor elevador con interruptor abierto.....	15
Figura 6. Convertidor elevador operando en MCC. ....	18
Figura 7. Convertidor elevador en MCD. ....	19
Figura 8. Convertidor elevador operando en MCD.....	19
Figura 9. Convertidor reductor síncrono. ....	20
Figura 10. Convertidor reductor con transistor S1 cerrado y S2 abierto.....	21
Figura 11. Convertidor reductor con transistor S1 abierto y S2 cerrado.....	21
Figura 12. Convertidor reductor síncrono operando en MCC. ....	24
Figura 13. Convertidor reductor en MCD. ....	24
Figura 14. Convertidor reductor síncrono operando en MCC. ....	25
Figura 15. Relación entre factor de potencia y formas de onda de corriente y tensión. ....	26
Figura 16. Convertidor CA/CC de una etapa. ....	27
Figura 17. Convertidor CA/CC de doble etapa. ....	28
Figura 18. Formas de onda características de un CFP. ....	28
Figura 19. Reductor controlado en corriente promediada. ....	30
Figura 20. Control en modo corriente de pico.....	31
Figura 21. Control con histéresis en corriente. ....	32
Figura 22. Elevador con doble lazo de control.....	33
Figura 23. Regulador Tipo 1. ....	34
Figura 24. Diagrama de Bode del regulador Tipo 1. ....	35
Figura 25. Regulador Tipo 2. ....	36
Figura 26. Diagrama de Bode del regulador Tipo 2. ....	36
Figura 27. Regulador Tipo 3. ....	37
Figura 28. Diagrama de Bode del regulador Tipo 3. ....	38
Figura 29. Regulador PI. ....	39
Figura 30. Diagrama de Bode del Regulador PI.....	39
Figura 31. Etapa elevadora. ....	43
Figura 32. Formas de onda del elevador con 3 módulos conectados. ....	44
Figura 33. Formas de onda del elevador con 10 módulos conectados. ....	45
Figura 34. Etapa reductora. ....	48
Figura 35. Formas de Onda del reductor con 3 módulos conectados. ....	49
Figura 36. Formas de onda del reductor con 10 módulos conectados. ....	50
Figura 37. Soluciones para el regulador Tipo 3 del elevador.....	53
Figura 38. Diagrama de Bode del elevador y función de transferencia en lazo abierto.....	54
Figura 39. Convertidor elevador realimentado. ....	55
Figura 40. Señales de control para 7 cargas conectables. ....	56
Figura 41. Resultados de la simulación del elevador.....	56
Figura 42. Detalle de resultados de la simulación del elevador. ....	57

Figura 43. Soluciones para el regulador Tipo 3 del reductor.....	58
Figura 44. Diagrama de Bode del elevador y función de transferencia en lazo abierto.....	59
Figura 45. Convertidor reductor síncrono realimentado.....	60
Figura 46. Resultados de la simulación del reductor.....	60
Figura 47. Detalle de resultados de la simulación del reductor.....	61
Figura 48. Reductor síncrono con UC3823.....	62
Figura 49. Etapa elevadora con CFP.....	65
Figura 50. Reductor a la salida del elevador con CFP.....	65
Figura 51. Resultados del elevador con CFP y reductor.....	66
Figura 52. Circuito de conexión del integrado UC3854.....	70
Figura 53. Circuito principal del sistema de conexión y desconexión.....	72
Figura 54. Circuito de los drivers.....	73
Figura 55. Adaptador de niveles para las señales de control.....	74
Figura 56. Simulación del sistema de conexión y desconexión de la carga.....	75
Figura 57. Fotolito Top.....	76
Figura 58. Fotolito Bottom.....	77
Figura 59. Assembly Top.....	78
Figura 60. PCB terminada.....	79
Figura 61. Formas de onda de las señales de control adaptadas.....	80
Figura 62. Formas de onda de las señales de control.....	81
Figura 63. Resultados del reductor con control digital.....	82
Figura 64. Detalles de resultados del reductor control digital.....	83
Figura 65. Resultados del elevador con corrector del factor de potencia.....	86
Figura 66. Detalles de Resultados elevador del con corrector del factor de potencia.....	87
Figura 67. Diagrama de Gantt.....	91

## Índice de tablas

Tabla 1. <i>Planificación de tareas</i> .....	90
Tabla 2. Coste desglosado de material. ....	92
Tabla 3. Coste desglosado de equipos.....	93
Tabla 4. Coste desglosado de personal.....	93
Tabla 5. Presupuesto total del proyecto.....	94

## Capítulo 1

### Introducción y objetivos

#### 1.1. Introducción

La realización de este trabajo se ha llevado a cabo en el Grupo de Sistemas Electrónicos de Potencia (GSEP), perteneciente al Departamento de Tecnología Electrónica de la Universidad Carlos III de Madrid, dentro de la línea de investigación de la conversión de potencia aplicada a los sistemas de iluminación basados en la tecnología LED.

La motivación del proyecto se debe a que en los últimos tiempos los sistemas iluminación LED han sido una línea de investigación muy activa, como demuestra el aumento de la cantidad de productos comerciales destinados a la iluminación de interiores, exteriores, vallas publicitarias y su aplicación en la automoción.

La proliferación de esta tecnología es debida a varios factores: a su bajo consumo de energía, su mayor tiempo de vida, su tamaño reducido, su resistencia a las vibraciones y su tiempo de encendido, más corto que el de las luminarias de alta intensidad de vapor de sodio o halogenadas.

Sin embargo, a pesar del mayor tiempo de vida de los LED, algunos sistemas de iluminación fallan antes que el propio diodo. Los diodos LED tienen que ser alimentados con corriente continua, por lo tanto, si se quiere alimentar desde la red eléctrica, hay que rectificar la energía absorbida. Para tal propósito se suelen emplear un puente de diodos y un condensador electrolítico de gran capacidad, que será el principal responsable del fallo por su corto tiempo de vida útil.

#### 1.2. Objetivos

El objetivo principal de este trabajo es diseñar e implementar un sistema de iluminación basado en LED de alto brillo con control digital. La base será una etapa de potencia controlada en corriente que alimentará una cadena modular de HBLED conectados en serie.

Como se aprecia en la Figura 1, la tensión de red se rectificará mediante un rectificador de onda completa sin condensador de salida. La carga variará en módulos de LEDs en función de las señales de control de una FPGA.

El objetivo final es que la corriente y tensión tomadas de la red vayan en fase, teniendo un factor de potencia lo más próximo a uno posible. Este objetivo se refleja en la Figura 2.

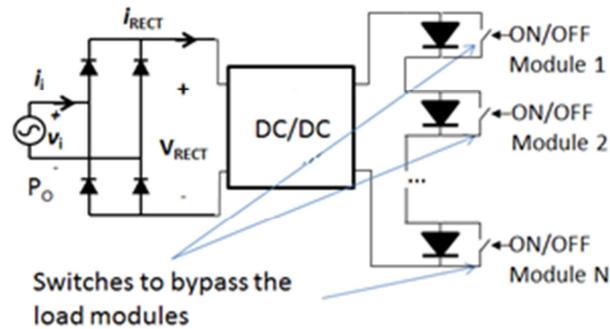


Figura 1. Esquema del convertidor CC/CC y carga LED modular.

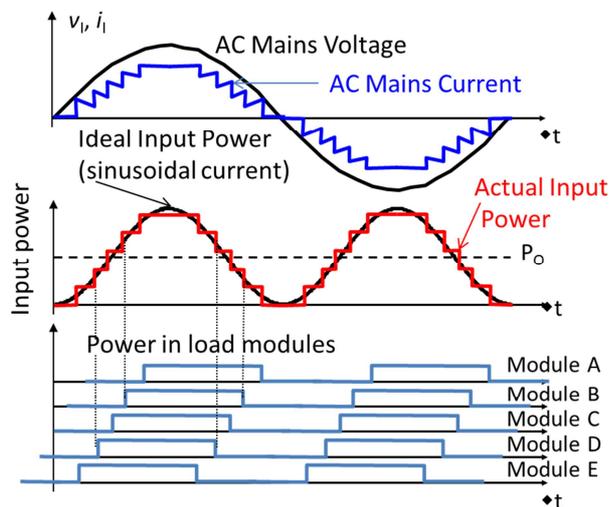


Figura 2. Tensión y corriente de entrada objetivo.

Para alcanzar este objetivo principal, se han impuesto otros objetivos más concretos en función de las fases de desarrollo del presente proyecto. El primero es el diseño eléctrico de las etapas de potencia y su simulación para validar los diseños. El segundo objetivo consiste en el diseño eléctrico y físico del circuito de mando de la carga de HBLED modular de manera que estos módulos puedan ser conectados y desconectados mediante las señales de control de una FPGA. El tercer objetivo es la fabricación y pruebas del circuito de mando de la carga de HBLED modular.

El cumplimiento satisfactorio de estos objetivos parciales facilita el poder alcanzar el objetivo principal de este proyecto.

### 1.3. Fases del desarrollo

El desarrollo del presente trabajo se divide en cuatro fases: una primera fase de diseño eléctrico, una segunda de diseño físico, seguida de una fase de construcción del prototipo y por último la fase de pruebas y ensayos experimentales.

En la primera fase, el diseño eléctrico de los lazos de control de las etapas de potencia se ha realizado mediante SmartCntrl y hojas de cálculo para dimensionar el resto de componentes. Posteriormente han sido simuladas con la herramienta de simulación Psim.

La segunda fase está centrada en el diseño físico de la placa de mando para la cadena de HBLED modular. El diseño eléctrico se simula con modelos reales de los componentes por medio de OrCAD Pspice y la tarjeta de circuito impreso se diseña con OrCAD Layout.

En la tercera fase se procede al taladrado de la PCB y al emplazamiento y soldadura de los elementos seleccionados.

La última fase consiste en el análisis de las pruebas y ensayos experimentales realizados para la caracterización del circuito y la verificación de su correcto funcionamiento.

Para terminar, en todo proyecto se puede considerar como fase final adicional la de la elaboración de la documentación, donde se recoge toda la información de las fases del desarrollo del proyecto.

### 1.4. Medios empleados

Los medios con los que se ha contado para realizar el proyecto han sido los siguientes:

- **Hardware:** PC (Windows) y FPGA.
- **Software:** Psim 9.0, SmartCntrl 1.03, OrCAD Capture CIS 16.0, OrCAD Layout 16.0 y Microsoft Excel.
- **Equipos de Laboratorio:** taladradora, soldador, fuentes de alimentación, generador de funciones, osciloscopio y multímetro digital.

## 1.5. Estructura de la memoria

Con el fin de facilitar la lectura de la memoria, se incluye a continuación un breve resumen de cada capítulo.

- **Capítulo 1:** Se explica la motivación del presente proyecto y los objetivos a seguir en la realización del mismo. Incluye unos breves resúmenes de cada capítulo.
- **Capítulo 2:** Se describen las etapas de potencia CC/CC y se presentan los diferentes tipos de etapas de potencia que se han utilizado en el desarrollo del trabajo, explicando sus modos de funcionamiento.
- **Capítulo 3:** Se muestran los diferentes tipos de etapas CA/CC existentes y se explica brevemente la importancia del factor de potencia.
- **Capítulo 4:** Se presentan los diferentes modos de control y se explican las características de reguladores más representativos.
- **Capítulo 5:** Se explican detalladamente los pasos que se han llevado a cabo para diseñar las etapas de potencia y se muestran sus comportamientos en lazo abierto.
- **Capítulo 6:** Se detalla el cálculo de las etapas de control y se muestran los efectos que tienen sobre las etapas de potencia.
- **Capítulo 7:** Se describe el proceso de diseño eléctrico y físico del sistema de conexión y desconexión de la carga.
- **Capítulo 8:** Se muestran los resultados experimentales de las soluciones propuestas.
- **Capítulo 9:** Se exponen las principales conclusiones extraídas a lo largo del desarrollo del proyecto y las posibles líneas de investigación futuras.

## Capítulo 2

### Introducción a los convertidores CC/CC

Los convertidores CC/CC son utilizados normalmente para convertir un nivel de tensión continua no regulada, en otro nivel deseado de tensión continua a la salida. En un convertidor conmutado, el transistor o transistores funcionan como un interruptor electrónico que está completamente activado o desactivado. En un interruptor real se producirán pérdidas, porque la tensión en el interruptor no será cero cuando conduzca, además de las pérdidas de conmutación de pasar por la región lineal de un estado a otro.

Se denomina fuente de alimentación de un equipo electrónico a un circuito destinado a generar una o varias tensiones continuas, normalmente fijas en el margen de 5 a 15 V, con una o dos polaridades. Su labor es suministra energía al resto del equipo, si se trata de Electrónica de Señal, o a los circuitos de control, si se trata de un equipo de Electrónica de Potencia.

Las fuentes de alimentación de corriente continua reguladas son necesarias en la mayoría de los sistemas analógicos y digitales. La mayoría de las fuentes de alimentación son diseñadas para cumplir una o varias de las siguientes condiciones:

- Salida regulada: La tensión de salida debe permanecer constante dentro de una tolerancia específica para cambios dentro de un rango específico de la tensión de entrada y la carga de salida.
- Aislamiento: La salida puede que tenga que estar aislada eléctricamente de la entrada.
- Múltiples salidas: Puede haber múltiples salidas (positivas y negativas) que difieran en sus voltajes y corrientes nominales. Estas salidas deberán estar aisladas unas de otras.

Además de estos requisitos, un propósito bastante común es reducir el tamaño y el peso de las fuentes de alimentación, así como mejorar el rendimiento. Tradicionalmente se han usado las fuentes de alimentación lineales; sin embargo, los avances en la tecnología de semiconductores han conducido a las fuentes de alimentación conmutadas, las cuales son más pequeñas y mucho más eficientes. La comparación de los costes entre ambas fuentes de alimentación depende de la potencia nominal [1]

## 2.1. El convertidor elevador

El convertidor elevador o Boost es un convertidor conmutado que posee dos interruptores semiconductores, un transistor y un diodo. Este convertidor funciona abriendo y cerrando el transistor. Se denomina elevador porque la tensión de salida es mayor que la de entrada. En la figura 3 se muestra un convertidor elevador. [2]

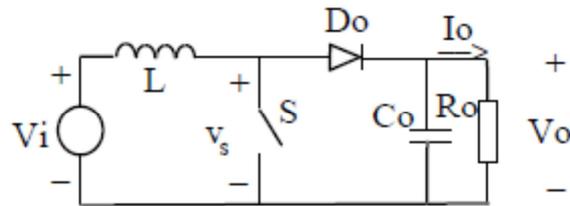


Figura 3. Esquema de un convertidor elevador.

Dependiendo de la corriente por la bobina el convertidor elevador tiene dos modos de operación:

### Modo de Conducción Continuo (MCC)

La bobina es el elemento que determina el estado en el que opera el convertidor. En MCC, la corriente por la bobina oscilará entre un valor máximo y mínimo, siempre superior a 0 A. Además, si suponemos un convertidor ideal, la potencia a la entrada del circuito es igual a la salida del mismo.

Dependiendo del estado del transistor observamos los circuitos equivalentes de la figura 4 y la figura 5:

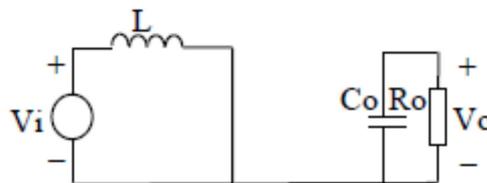


Figura 4. Convertidor elevador con interruptor cerrado.

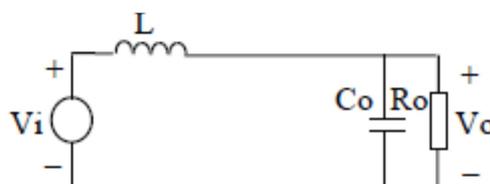


Figura 5. Convertidor elevador con interruptor abierto.

Cuando el transistor está cerrado ( $0 < t < T_{on}$ ), la corriente que circula por la bobina aumenta debido a que la tensión de la fuente se aplica sobre ella y almacena energía. En este estado el condensador de salida es quien alimenta la carga.

$$v_L = V_{in} = L \frac{di_L}{dt}$$

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{DT} = \frac{V_{in}}{L}$$

$$\Delta i_{L(cerrado)} = \frac{V_{in}DT}{L}$$

Cuando el transistor está abierto ( $T_{on} < t < T$ ), la bobina comienza a descargarse. El único camino para la corriente es a través del diodo hacia la carga y hacia el condensador de salida, que almacena energía.

$$v_L = V_{in} - V_o = L \frac{di_L}{dt}$$

$$\frac{di_L}{dt} = \frac{V_{in} - V_o}{L}$$

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{(1-D)T} = \frac{V_{in} - V_o}{L}$$

$$\Delta i_{L(abierto)} = \frac{(V_{in} - V_o)(1-D)T}{L}$$

En régimen permanente, la variación neta de la corriente de la bobina debe ser cero.

$$\Delta i_{L(cerrado)} + \Delta i_{L(abierto)} = 0$$

$$\frac{V_{in}DT}{L} + \frac{(V_{in} - V_o)(1-D)T}{L} = 0$$

Despejamos  $V_o$ :

$$V_{in}(D + 1 - D) - V_o(1 - D) = 0$$

$$V_o = \frac{V_{in}}{1 - D}$$

La corriente media en la bobina se calculará teniendo en cuenta que la potencia de salida debe ser igual a la de entrada:

$$V_{in}I_{in} = V_{in}I_L$$

$$V_{in}I_L = \frac{V_o^2}{R} = \frac{\left(\frac{V_{in}}{1-D}\right)^2}{R} = \frac{(V_{in})^2}{(1-D)R}$$

$$I_L = \frac{V_{in}}{(1-D)^2R}$$

La corriente máxima y mínima en la bobina se determinan utilizando el valor medio y la variación de corriente:

$$I_{L,max} = I_L + \frac{\Delta i_L}{2} = \frac{V_{in}}{(1-D)^2R} + \frac{V_{in}DT}{2L}$$

$$I_{L,min} = I_L + \frac{\Delta i_L}{2} = \frac{V_{in}}{(1-D)^2R} - \frac{V_{in}DT}{2L}$$

Para que el convertidor funcione en MCC la corriente en la bobina debe ser siempre mayor que cero. Entonces:

$$I_{L,min} = 0 = \frac{V_{in}}{(1-D)^2R} - \frac{V_{in}DT}{2L} = \frac{V_{in}}{(1-D)^2R} - \frac{V_{in}D}{2Lf}$$

$$\frac{V_{in}}{(1-D)^2R} = \frac{V_{in}D}{2Lf}$$

$$L_{min} = \frac{D(1-D)^2R}{2f}$$

El rizado de la tensión de salida está relacionado con la variación de la carga en el condensador. Esta se puede calcular de la siguiente manera:

$$|\Delta Q| = \left(\frac{V_o}{R}\right)DT = C\Delta V_o$$

$$\Delta V_o = \frac{V_oDT}{RC} = \frac{V_oD}{RCf}$$

$$\frac{\Delta V_o}{V_o} = \frac{D}{RCf} = \frac{I_o D}{V_o C f}$$

El funcionamiento del convertidor seguiría las formas de onda reflejadas en la siguiente figura:

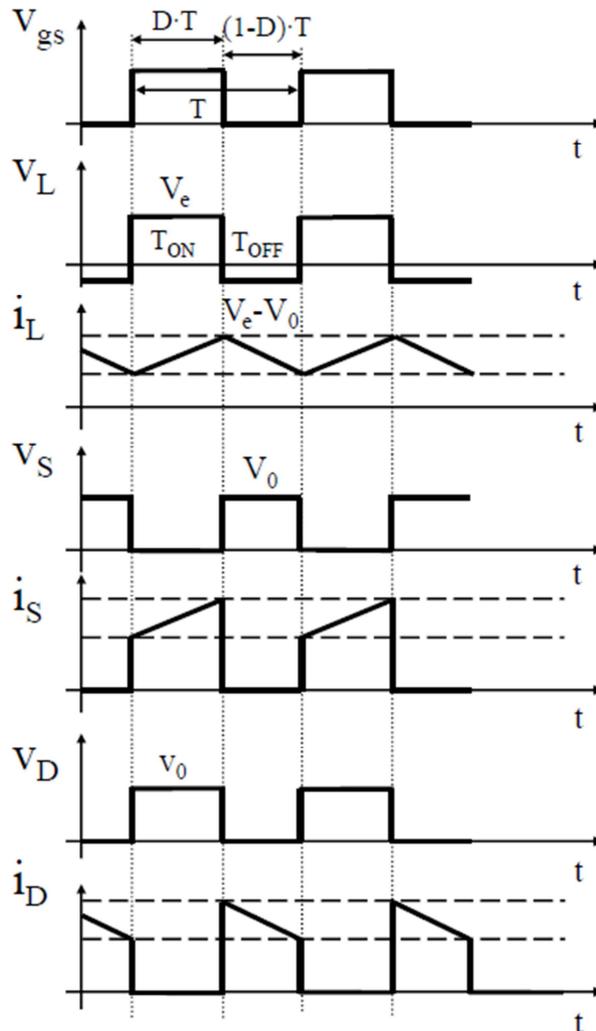


Figura 6. Convertidor elevador operando en MCC.

### Modo de Conducción Discontinuo (MCD)

Se produce cuando la corriente por la bobina se anula durante el intervalo de tiempo en que conduce el diodo. Esto sucede cuando la cantidad de energía requerida por la carga es suficientemente pequeña como para ser transferida en un tiempo menor que el tiempo en el que el transistor está conmutado. En este caso, la corriente a través del inductor cae hasta cero durante parte del periodo. La única diferencia en el principio descrito antes para el modo de conducción continuo, es que el inductor se descarga completamente al final del

ciclo de conmutación. Los motivos pueden ser que la inductancia de la bobina o la corriente de salida del convertidor sean demasiado bajas.

El funcionamiento del convertidor se refleja con el esquemático y los gráficos siguientes:

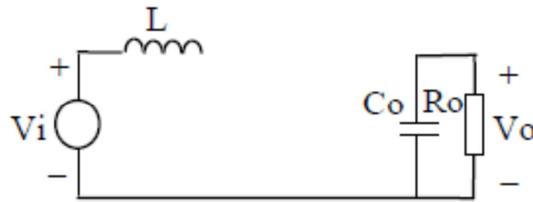


Figura 7. Convertidor elevador en MCD.

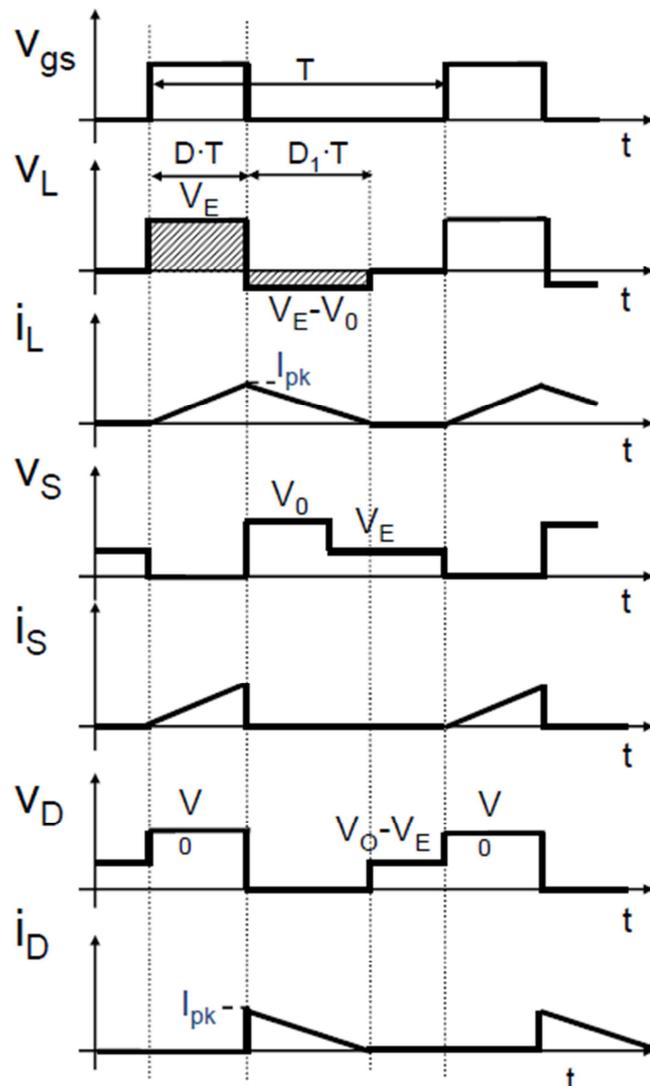


Figura 8. Convertidor elevador operando en MCD.

Este tipo de convertidor se utiliza en sistemas alimentados por baterías que requieren una tensión de alimentación superior a la que puede proporcionar un número

elevado de celdas conectadas en serie. Un ejemplo de este tipo de sistemas es la alimentación de los motores eléctricos en vehículos híbridos. Como resultado del uso de esta etapa de potencia se requieren un menor número de celdas y se ahorra en peso y volumen.

## 2.1. El convertidor reductor síncrono

La otra topología básica de los convertidores CC/CC es el convertidor reductor o Buck. Un convertidor reductor, como su nombre indica, produce una tensión media de salida menor que la tensión de entrada. El convertidor reductor, al igual que el elevador, posee dos interruptores semiconductores.

En el convertidor reductor estos interruptores son un transistor y un diodo. En el presente epígrafe se va a detallar el convertidor reductor síncrono [3], en el que los dos interruptores semiconductores son transistores.

A pesar de esta diferencia el diseño y el funcionamiento ideal de ambas versiones es el mismo. Sin embargo, en un convertidor síncrono real habría un corto periodo de tiempo muerto entre que S1 se abre y S2 se cierra.

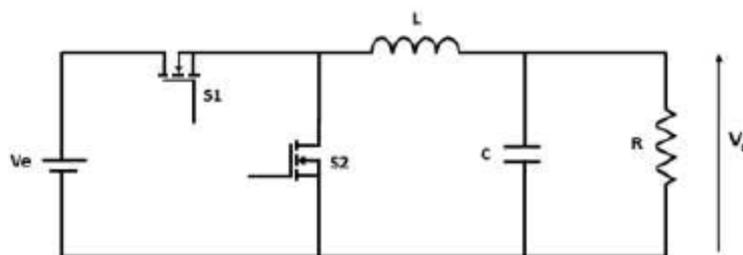


Figura 9. Convertidor reductor síncrono.

De nuevo es la corriente por la bobina lo que determina el modo de funcionamiento del convertidor. El convertidor reductor síncrono también tiene dos modos de funcionamiento:

### Modo de Conducción Continuo (MCC)

En este estado, la corriente por la bobina oscilará entre un valor máximo y mínimo que siempre será superior a 0 A. Dependiendo del estado del transistor observamos los circuitos equivalentes de la Figura 10 y la Figura 11:

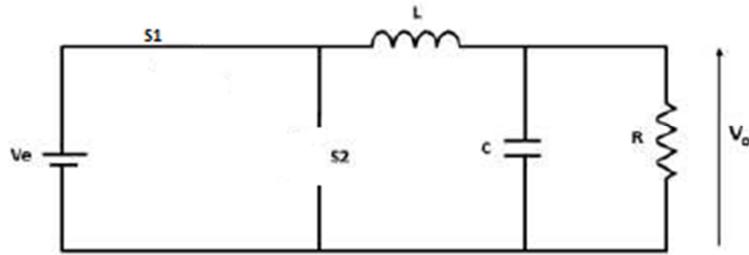


Figura 10. Convertidor reductor con transistor S1 cerrado y S2 abierto.

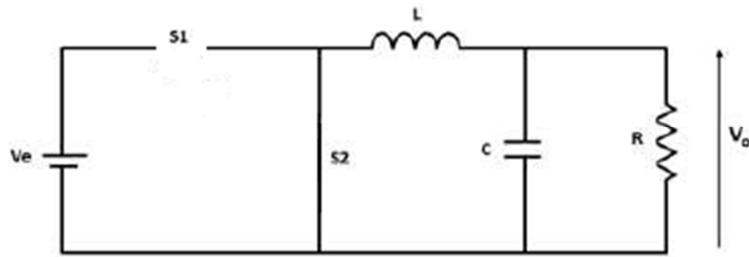


Figura 11. Convertidor reductor con transistor S1 abierto y S2 cerrado.

Cuando el transistor S1 está cerrado ( $0 < t < T_{on}$ ), la corriente que circula por la bobina aumenta debido a que la diferencia de tensión entre la fuente y la tensión de salida es positiva y almacena energía. En este estado el condensador de salida es quien alimenta la carga.

$$v_L = V_{in} - V_o = L \frac{di_L}{dt}$$

$$\frac{di_L}{dt} = \frac{V_{in} - V_o}{L}$$

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{DT} = \frac{V_{in} - V_o}{L}$$

$$\Delta i_{L(cerrado)} = \left( \frac{V_{in} - V_o}{L} \right) DT$$

Cuando el transistor S2 está cerrado ( $T_{on} < t < T$ ), la bobina y el condensador comienzan a descargarse, alimentando a la carga.

$$v_L = -V_o = L \frac{di_L}{dt}$$

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{(1-D)T} = \frac{-V_o}{L}$$

$$\Delta i_{L(cerrado)} = -\left(\frac{V_o}{L}\right)(1-D)T$$

En régimen permanente, la variación neta de la corriente de la bobina debe ser cero.

$$\Delta i_{L(cerrado)} + \Delta i_{L(abierto)} = 0$$

$$\left(\frac{V_{in} - V_o}{L}\right)DT - \left(\frac{V_o}{L}\right)(1-D)T = 0$$

$$V_o = V_{in}D$$

La corriente media por la bobina debe ser igual a la corriente media en la resistencia, porque en régimen permanente la corriente media en el condensador debe ser cero.

$$I_L = I_R = \frac{V_o}{R}$$

Los picos de corriente en la bobina se calculan de la siguiente manera:

$$I_{L,max} = I_L + \frac{\Delta i_L}{2} = \frac{V_o}{R} + \left[\left(\frac{V_o}{L}\right)(1-D)T\right] = V_o \left[\frac{1}{R} + \frac{(1-D)}{2Lf}\right]$$

$$I_{L,min} = I_L - \frac{\Delta i_L}{2} = \frac{V_o}{R} - \left[\left(\frac{V_o}{L}\right)(1-D)T\right] = V_o \left[\frac{1}{R} - \frac{(1-D)}{2Lf}\right]$$

Para que el convertidor permanezca en MCC, calculamos la inductancia mínima necesaria:

$$I_{L,min} = 0 = V_o \left[\frac{1}{R} - \frac{(1-D)}{2Lf}\right]$$

$$L_{min} = \frac{(1-D)R}{2f}$$

En el análisis anterior hemos supuesto que el condensador era muy grande para que la tensión de salida sea constante. En la práctica no será posible mantener la tensión totalmente constante, así que debemos calcular su rizado.

$$i_C = i_L - i_R$$

$$Q = CV_o$$

$$\Delta Q = C\Delta V_o$$

$$\Delta V_o = \frac{\Delta Q}{C}$$

La variación de la carga  $\Delta Q$  es el área del triángulo situado por encima del eje de tiempos:

$$\Delta Q = \frac{1}{2} \left( \frac{T}{2} \right) \left( \frac{\Delta i_L}{2} \right) = \frac{T\Delta i_L}{8}$$

$$\Delta V_o = \frac{T\Delta i_L}{8C}$$

$$\Delta V_o = \frac{T}{8C} \frac{V_o}{L} (1-D)T = \frac{V_o(1-D)}{8LCf^2}$$

$$\frac{\Delta V_o}{V_o} = \frac{1-D}{8LCf^2}$$

El funcionamiento del convertidor reductor síncrono ideal seguiría las formas de onda reflejadas en la siguiente figura:

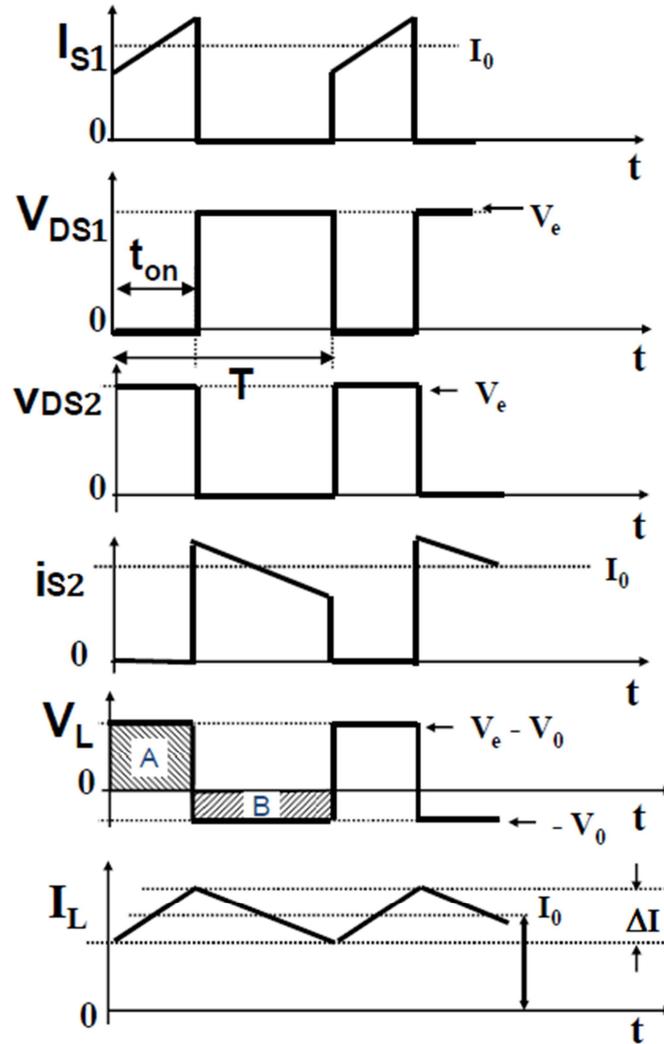


Figura 12. Convertidor reductor síncrono operando en MCC.

### Modo de Conducción Discontinuo (MCD)

Se produce cuando la corriente que atraviesa la bobina se anula debido a que la inductancia de la bobina o la corriente de salida son demasiado pequeñas. El esquema siguiente representa el convertidor en el instante que está en MCD.

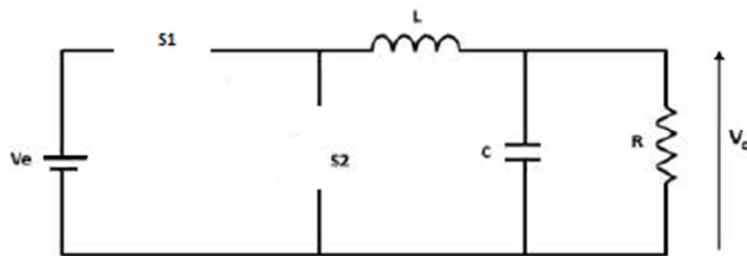


Figura 13. Convertidor reductor en MCD.

Las formas de onda de los diferentes componentes del convertidor son las que muestra las gráficas a continuación:

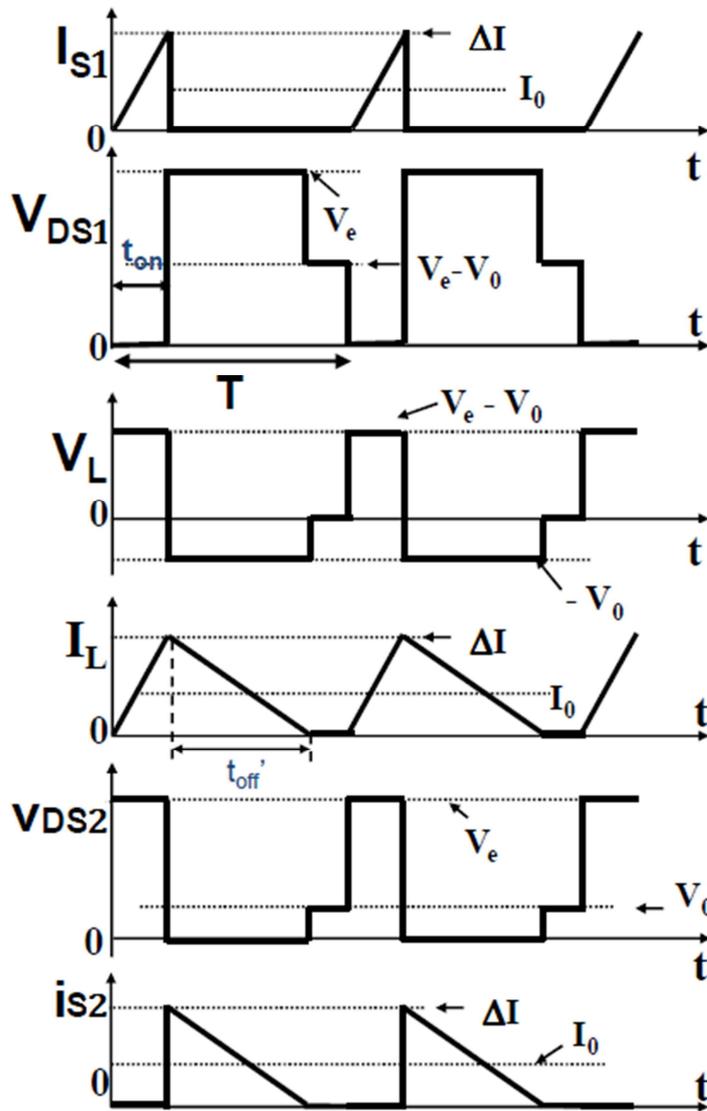


Figura 14. Convertidor reductor síncrono operando en MCC.

La principal aplicación del convertidor reductor es ser usado en fuentes de alimentación de CC reguladas y control de velocidad de motores de CC.

## Capítulo 3

### Introducción a los convertidores CA/CC

Son convertidores en los que una tensión de entrada alterna se convierte en una tensión de salida continua. En este proyecto se ha utilizado una topología CA/CC para corregir el factor de potencia: es importante que sea lo más próximo posible a uno para reducir el desfase entre la corriente y la tensión.

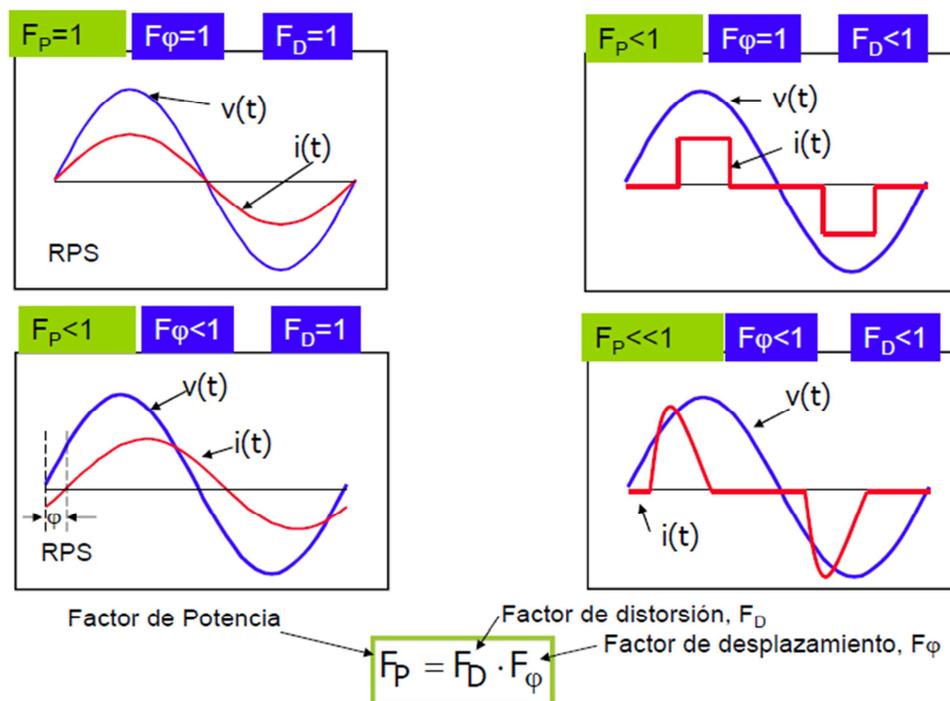


Figura 15. Relación entre factor de potencia y formas de onda de corriente y tensión.

El factor de potencia también puede expresarse como:

$$FP = \frac{\text{Potencia Activa}}{\text{Potencia Aparente}} = \frac{\text{Potencia Activa}}{V_{g,ef} \cdot I_{g,ef}}$$

$$FP = \frac{\frac{1}{T} \int_0^T v_g(t) \cdot i_g(t) \cdot dt}{\sqrt{\frac{1}{T} \cdot \int_0^T v_g(t)^2 dt} \cdot \sqrt{\frac{1}{T} \cdot \int_0^T i_g(t)^2 dt}}$$

$$FP = \cos\theta$$

También es importante mantener bajo control la distorsión armónica. La distorsión armónica total o DAT (TDH en inglés) es el cociente entre el valor eficaz de la onda formada por el conjunto de los armónicos y el valor eficaz de la componente fundamental.

$$DAT = \frac{\sqrt{i_{ef2}^2 + i_{ef3}^2 + \dots + i_{efn}^2}}{i_{ef1}^2}$$

Explicado brevemente estos conceptos continuamos con los convertidores CA/CA. Los convertidores CA/CC pueden ser de una etapa o de dos etapas:

### Convertidor CA/CC de una etapa:

En estos convertidores la entrada es pulsante debido a que la tensión de red se ha rectificado previamente, mientras que la tensión de salida y potencia deben ser constantes. Debido a esto último es necesario situar un componente capaz de almacenar energía cuando la potencia de entrada sea superior a la de salida y que ceda esa energía cuando la entrada no pueda proporcionar la potencia requerida por la carga. Este elemento de almacenamiento es un condensador en paralelo con la carga.

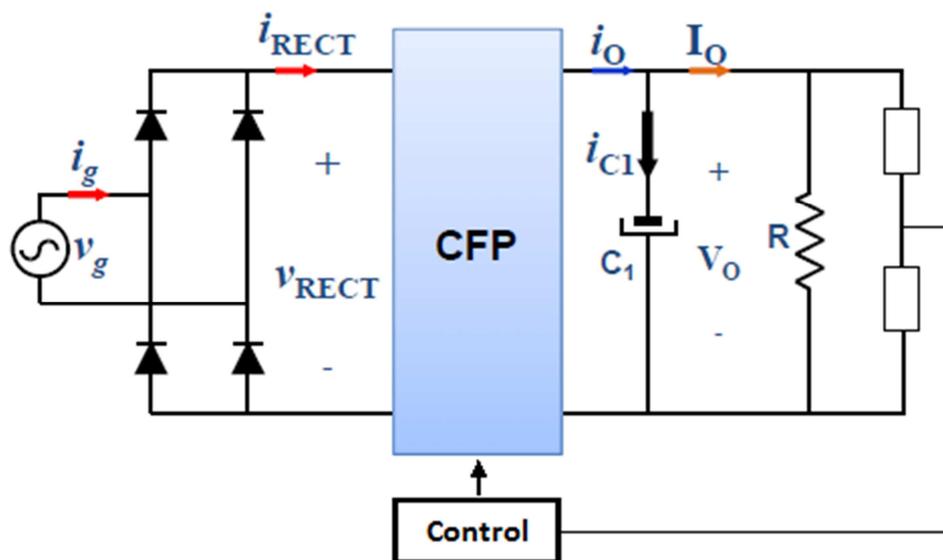


Figura 16. Convertidor CA/CC de una etapa.

### Convertidor CA/CC de doble etapa:

El convertidor AC/CC de doble etapa está compuesto por dos etapas independientes, una es un pre regulador del factor de potencia y la otra un convertidor CC/CC. La respuesta dinámica del control de la etapa pre reguladora suele ser lenta, de ahí que se utilice una segunda etapa con una respuesta dinámica rápida.

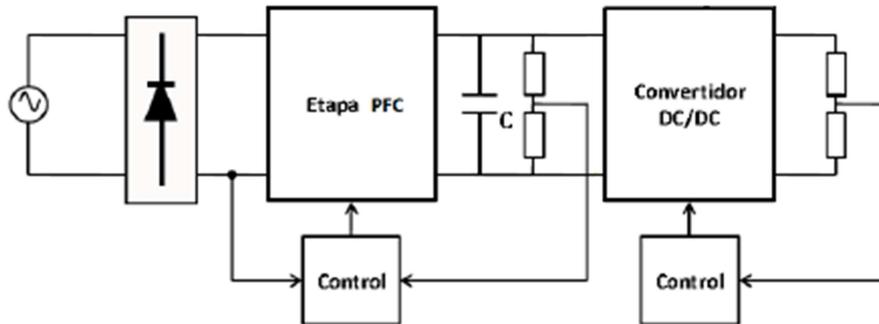


Figura 17. Convertidor CA/CC de doble etapa.

### 3.1. El convertidor elevador con corrector del factor de potencia y reductor.

Es un convertidor CA/CC de doble etapa como el mostrado en la figura 3.3. En la primera etapa, el doble lazo de control nos va a permitir tomar corriente de la red sin armónicos y tener a la salida de la etapa una corriente y tensión en fase. En la segunda etapa, el lazo de control nos va a permitir mantener constante la corriente en la carga. La etapa elevadora se caracteriza por las siguientes formas de onda para la entrada:

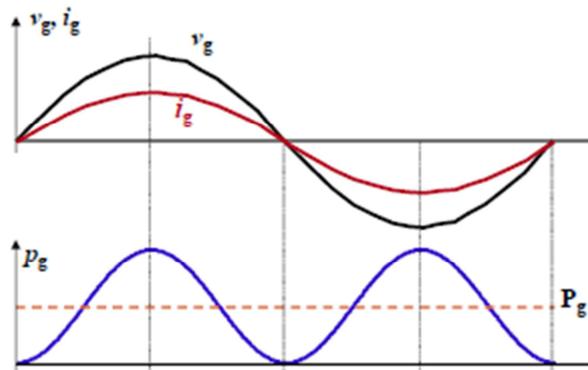


Figura 18. Formas de onda características de un CFP.

La potencia de entrada al corrector del factor de potencia [4] sería:

$$p_g(\omega t) = \frac{1}{2} V_g \cdot I_g - \frac{1}{2} V_g \cdot I_g \cdot \cos(2\omega t)$$

El primer término corresponde a la potencia media y el segundo a la potencia pulsante de segundo armónico. Lo que se espera de la tensión de salida es que sea casi todo valor medio. Entonces podemos aproximar:

$$v_o(\omega t) \simeq V_o$$

La forma de la corriente será de salida será:

$$i_o(\omega t) = \frac{v_g(\omega t) \cdot i_g(\omega t)}{V_o} = \frac{p_g(\omega t)}{V_o}$$

$$i_o(\omega t) = \frac{1}{2} \cdot \frac{V_g \cdot I_g}{V_o} - \frac{1}{2} \cdot \frac{V_g \cdot I_g}{V_o} \cdot \cos(2\omega t)$$

La corriente por el condensador responderá a la siguiente ecuación:

$$i_{C1}(\omega t) = -\frac{1}{2} \cdot \frac{V_g \cdot I_g}{V_o} \cdot \cos(2\omega t)$$

El funcionamiento de la etapa reductora conectada a la salida es el mismo que es de cualquier otro reductor.

## Capítulo 4

### Introducción a las técnicas de control

En las fuentes de alimentación conmutadas CC/CC es deseable una tensión o corriente de salida constante y estable. Los objetivos del control del convertidor son los siguientes:

- Garantizar la estabilidad del sistema para todos los puntos de trabajo.
- Modular el ciclo de trabajo para compensar las variaciones de la entrada y de la carga, así como posibles variaciones en los valores de los elementos del circuito.
- Conseguir que el sistema presente una respuesta dinámica adecuada.

Por tanto, para conseguir un funcionamiento satisfactorio del convertidor será muy importante hacer una elección correcta en la etapa de control que se va a utilizar. En el caso del presente proyecto se requiere conseguir una salida de corriente estable para alimentar unos módulos HBLED, por lo que nos centraremos en los lazos de control en corriente [5].

#### 4.1. Control en modo corriente promediada

A diferencia de control en modo tensión, el control por modo corriente se realiza a través de 2 lazos de realimentación. Con el primer lazo se controla la corriente de la bobina, de esta forma el convertidor más el lazo se comportarán como una fuente de corriente, y con el segundo lazo se controla la tensión de salida.

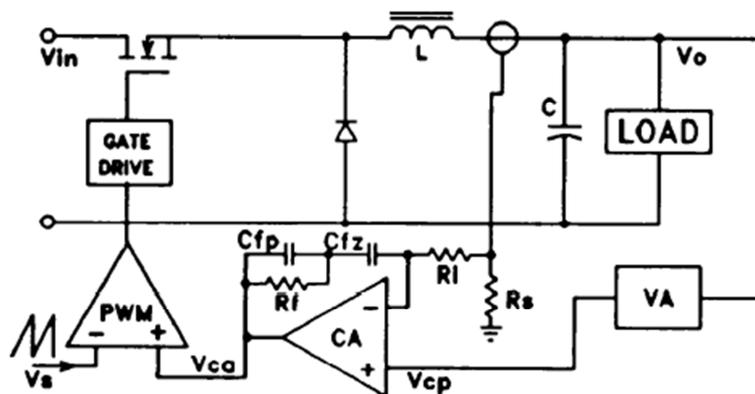


Figura 19. Reductor controlado en corriente promediada.

El control en modo corriente proporciona una elevada ganancia del lazo de corriente debido al amplificador de error de este. No presenta inestabilidades para ciclos de trabajo

mayores del 50%. La tensión de entrada afecta poco a la ganancia del lazo de corriente. Es más inmune al ruido ya que el modulador recibe el valor medio de la señal sensada. Como desventaja respecto a un control en modo tensión estaría el sobrecoste de añadir un nuevo regulador al lazo interno de corriente, aparte de la complejidad del diseño.

## 4.2. Control en modo corriente de pico

El control por modo corriente de pico se realiza mediante la elección del valor de la corriente de pico de la planta. Se transforma en tensión la corriente instantánea sensada y se compara con la tensión de control. La tensión de control no es más que la corriente de pico elegida para el inductor.

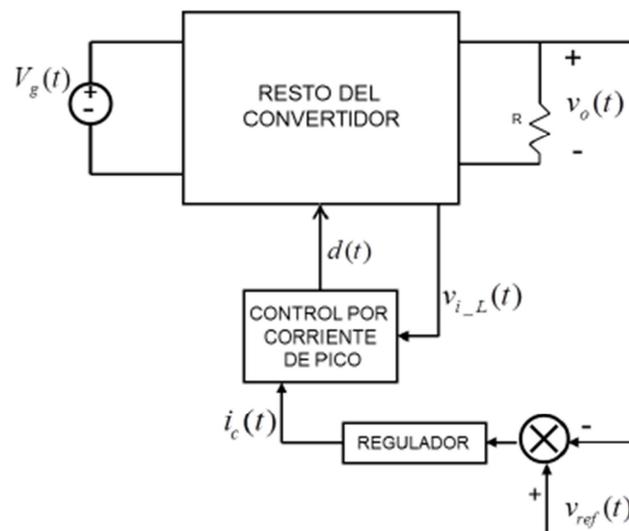


Figura 20. Control en modo corriente de pico

Posee la característica de que, a diferencia del control en modo corriente promediada, el punto de sensado de la corriente es indiferente, pues el valor de corriente de pico es igual en el MOSFET, el diodo y el inductor. Al sensar el valor instantáneo de corriente se hace que el circuito sea más susceptible a las señales de ruido de la tensión de control y la corriente sensada. La desventaja que presenta este tipo de control es la inestabilidad para ciclos de trabajo  $D > 0,5$ .

### 4.3. Control con histéresis en corriente

En modo de control por histéresis en corriente, la corriente inyectada a la carga es sensada y comparada con las corrientes superior e inferior de una banda de histéresis fija. Sus principales ventajas son su simplicidad y su excelente comportamiento dinámico. Su principal desventaja es que la frecuencia de conmutación es variable, lo cual aumenta las pérdidas de conmutación.

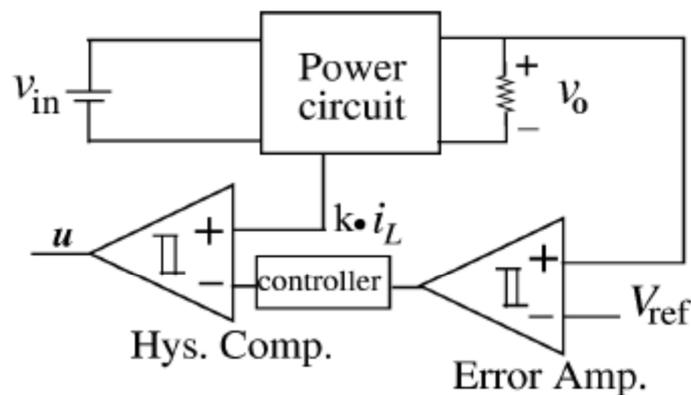


Figura 21. Control con histéresis en corriente.

En la figura 21, se muestra un convertidor con un control en histéresis de doble lazo. El lazo de tensión responde a las desviaciones de tensión en la carga. La señal procedente del amplificador de error pasa a un controlador para proporcionar una referencia de corriente adecuada.

### 4.4. Lazo de control para el corrector del factor de potencia

El control en modo corriente de dos lazos combina un lazo en modo corriente con un lazo en modo tensión. El lazo externo de tensión estabiliza el circuito ante las variaciones de la corriente en la carga y el lazo interno de corriente estabiliza ante variaciones en la tensión de entrada. Uno de los lazos de control muestrea la tensión rectificada de la línea y obliga a la corriente de entrada a adoptar la misma forma y a estar en fase con ella. El segundo lazo de control de la etapa de potencia se encarga de regular la tensión en el condensador de almacenamiento. Es el control más completo. Este modo de control se ha utilizado en la solución de doble etapa formada por un convertidor elevador con corrector del factor de potencia y reductor.

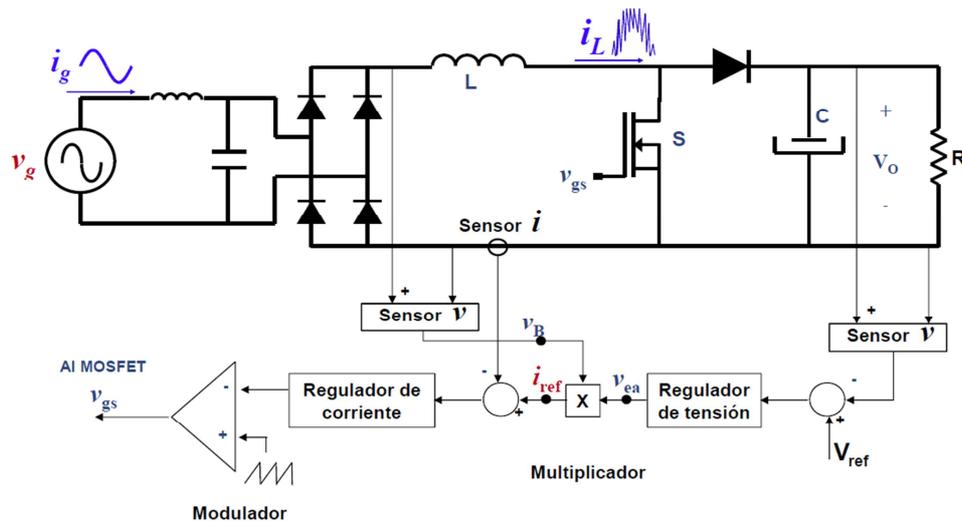


Figura 22. Elevador con doble lazo de control.

El regulador de corriente debe proporcionar un gran ancho de banda al lazo de corriente para que el valor medio de la corriente en la bobina pueda seguir a la referencia de corriente, que será una sinusoidal rectificada.

El regulador de corriente debe ajustar la amplitud de la corriente de referencia. Si la amplitud es insuficiente, la tensión de salida estará por debajo de  $V_{ref}$  y el regulador de tensión corregirá dicha amplitud.

#### 4.5. Tipos de reguladores

Los reguladores [8] tienen como objetivo corregir eficazmente y en el mínimo tiempo posible los efectos que las perturbaciones provocan debido a variaciones en la tensión de entrada o escalones de carga.

Deben tener una elevada ganancia a baja frecuencia para reducir el error en régimen permanente y suficiente atenuación a la frecuencia de conmutación para reducir el rizado provocado por la apertura y el cierre de los interruptores. Es aconsejable que la frecuencia de cruce de un regulador esté entre  $\frac{1}{10}$  y  $\frac{1}{5}$  de la frecuencia de conmutación del convertidor [6]. Por otro lado, el margen de fase tiene que ser suficientemente alto como para proporcionar una respuesta amortiguada y seguridad frente a desfases adicionales en el convertidor, pero también debe ser suficientemente baja para proporcionar una buena regulación dinámica. El rango aconsejable para el margen de fase de un regulador está entre  $30^\circ$  y  $90^\circ$ , siendo entre  $45^\circ$  y  $75^\circ$  un margen de fase razonable.

### 4.5.1 Regulador Tipo 1

El regulador Tipo 1, integrador o single pole se caracteriza por tener un único polo en el origen. Se emplean en sistemas de muy primer orden, sin ceros en el semiplano positivo.

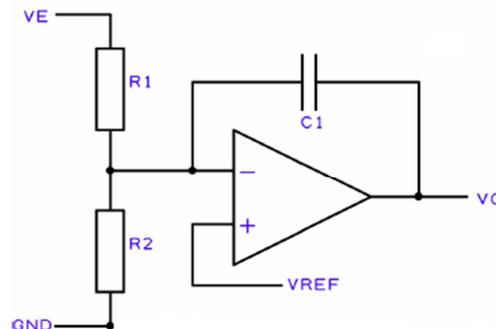


Figura 23. Regulador Tipo 1.

Se pueden encontrar reguladores Tipo 1 con una resistencia en paralelo con el condensador de realimentación. A bajas frecuencias, donde puede haber problemas de offset, esta resistencia proporciona la realimentación necesaria para mantener la salida estable en el valor correcto. A altas frecuencias el efecto de la resistencia será despreciable.

La función de transferencia del regulador Tipo 1 es la siguiente:

$$\frac{V_o}{V_e} = -\frac{1}{R1 \cdot C1 \cdot s}$$

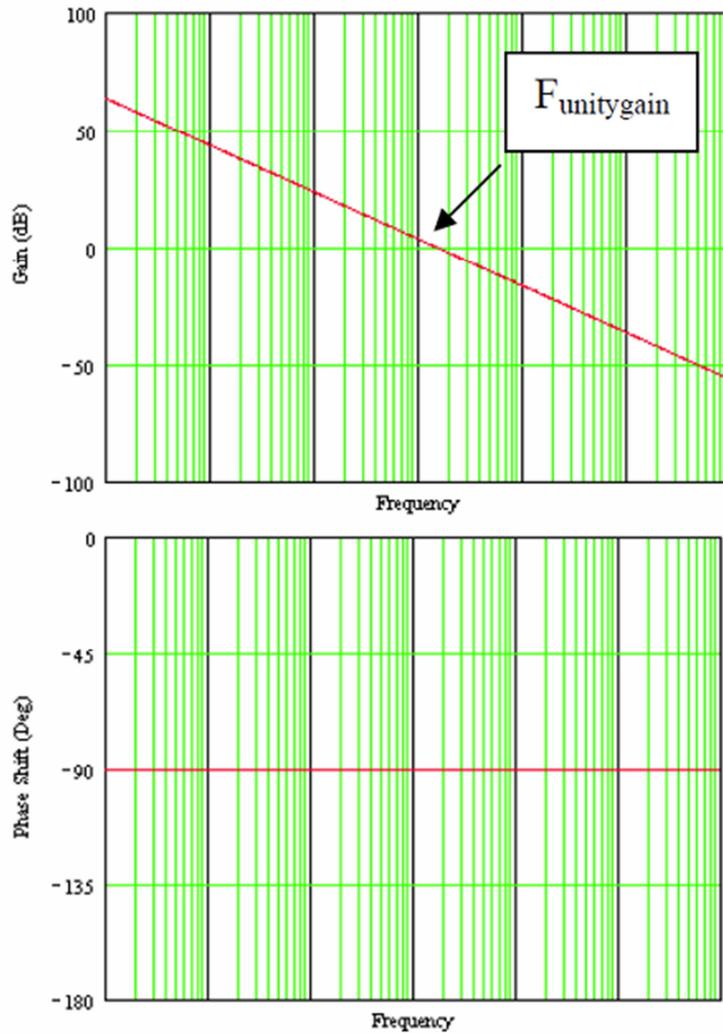


Figura 24. Diagrama de Bode del regulador Tipo 1.

El regulador tipo 1 se caracteriza por la caída uniforme de 20 dB/década en ganancia y un desfase constante de 90°. El único grado de libertad con un regulador Tipo 1 es la ganancia.

#### 4.5.2. Regulador Tipo 2

El regulador Tipo 2 es un regulador PI modificado. Mejora las prestaciones de un regulador Tipo 1 añadiendo un polo y un cero adicionales al polo en el origen. Se utiliza para reducir el desfase de la red de compensación y conseguir un lazo de realimentación con una frecuencia de cruce mayor que la que se puede conseguir con un regulador Tipo 1. La reducción máxima que se puede conseguir con un regulador Tipo 2 es de 90° aproximadamente, resultando en un desfase cercano a 0° en la red de compensación a una

frecuencia determinada. Con el regulador Tipo 2 existen tres grados de libertad, la frecuencia del polo, la del cero y la ganancia a frecuencias medias.

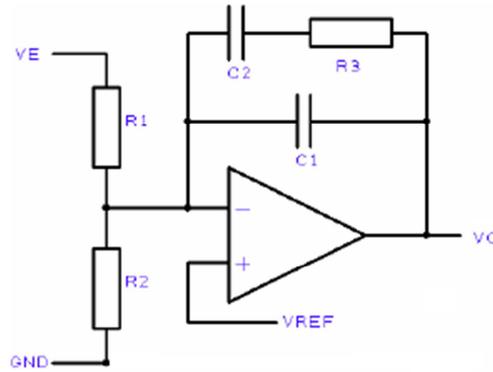


Figura 25. Regulador Tipo 2.

La función de transferencia del regulador Tipo 2 se muestra a continuación:

$$\frac{V_o}{V_e} = -\frac{1}{s \cdot R1 \cdot (C1 + C2)} \cdot \frac{(1 + s \cdot C2 \cdot R3)}{\left(1 + s \cdot R3 \cdot \frac{C1 \cdot C2}{C1 + C2}\right)}$$

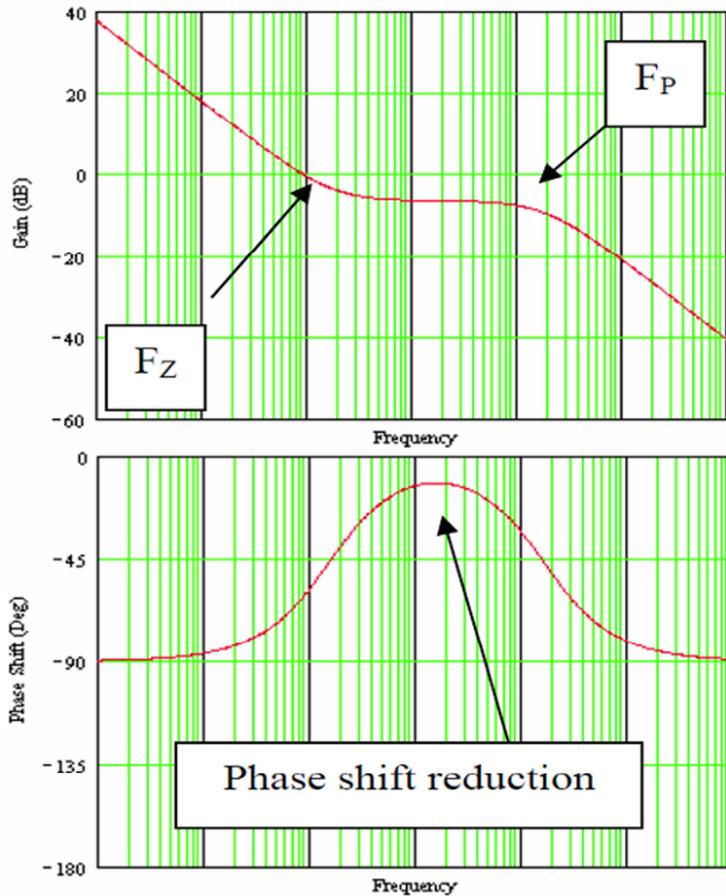


Figura 26. Diagrama de Bode del regulador Tipo 2.

En el diagrama de Bode se puede ver como la ganancia cae 20 dB/década debido al polo en el origen. Al llegar a la frecuencia a la que está situado el cero, se compensan el polo en el origen y este cero, manteniendo la ganancia constante hasta llegar a la frecuencia del segundo polo, que hace caer la ganancia de nuevo.

En cuanto a la fase, comienza en  $-90^\circ$  debido al polo en el origen. Se observa que el desplazamiento decrece  $45^\circ$ /década desde una década antes de la frecuencia a la que está situado el cero hasta una década después. El polo adicional provoca un aumento del desfase de  $45^\circ$ /década desde una década antes hasta una década después de la frecuencia a la que está situado.

### 4.5.3. Regulador Tipo 3

El regulador Tipo 3 mejora las prestaciones de un regulador Tipo 2 añadiendo un polo y un cero adicionales. Este polo y cero se suelen situar a la misma frecuencia en la que estaban el polo y cero del regulador Tipo 2. Gracias a este polo y cero adicional se puede conseguir una reducción de fase de más de  $90^\circ$ , permitiendo frecuencias de cruce superiores que en el Tipo 2. Se emplea en sistemas de segundo orden.

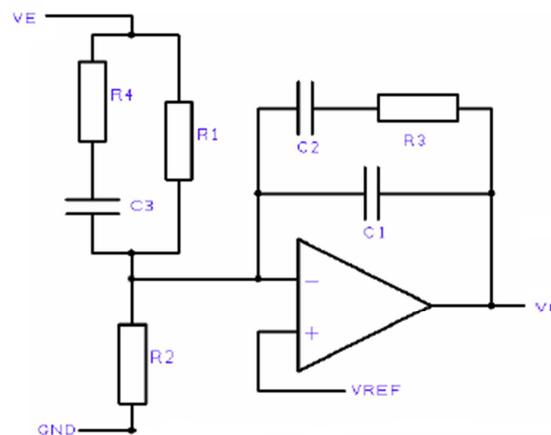


Figura 27. Regulador Tipo 3.

La función de transferencia del regulador Tipo 3 es la siguiente:

$$\frac{V_o}{V_e} = -\frac{1}{s \cdot R1 \cdot (C1 + C2)} \cdot \frac{(1 + s \cdot C2 \cdot R3)}{\left(1 + s \cdot R3 \cdot \frac{C1 \cdot C2}{C1 + C2}\right)} \cdot \frac{(1 + s \cdot C3(R1 + R4))}{(1 + s \cdot C3 \cdot R4)}$$

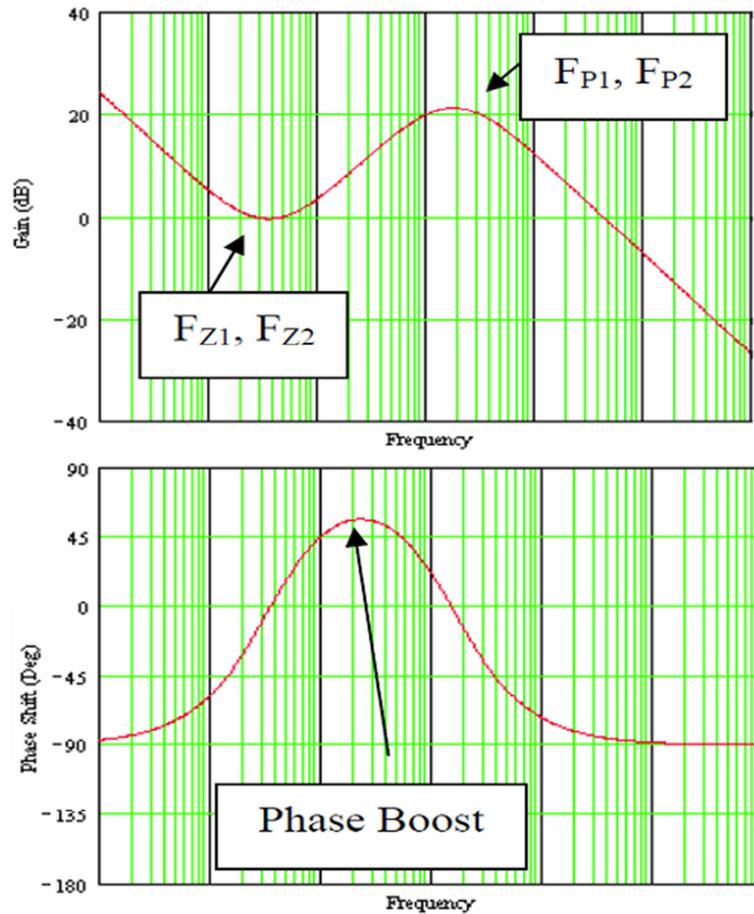


Figura 28. Diagrama de Bode del regulador Tipo 3.

En esta ocasión al llegar a la frecuencia de los dos ceros se compensa el polo del origen con un cero y el otro cero hace subir la ganancia 20 dB/década. Cuando se alcanza la frecuencia de los dos polos adicionales, estos se compensan con los dos ceros y actúa el polo en el origen, reduciendo la ganancia -20 dB/década.

La fase comenzará a subir a razón de 90°/década desde una década antes hasta una después de la frecuencia de los ceros. Los polos la harán bajar -90°/década.

#### 4.5.4. Regulador PI

El regulador Proporcional Integral es un regulador con un polo en el origen y un cero. Su uso reduce el tiempo de subida e incrementa el sobre impulso y el tiempo de estabilización. Elimina el error en estado permanente pero empeora la respuesta durante los transitorios. Se usa en sistemas de primer orden con suficiente atenuación a alta frecuencia.

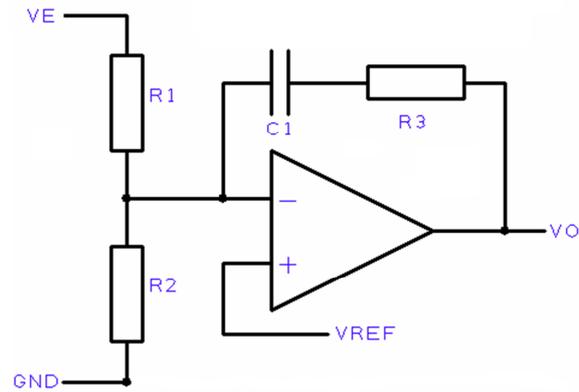


Figura 29. Regulador PI.

El regulador PI presenta la siguiente función de transferencia:

$$\frac{V_o}{V_e} = \frac{R3}{R1} + \frac{1}{s \cdot R1 \cdot C1}$$

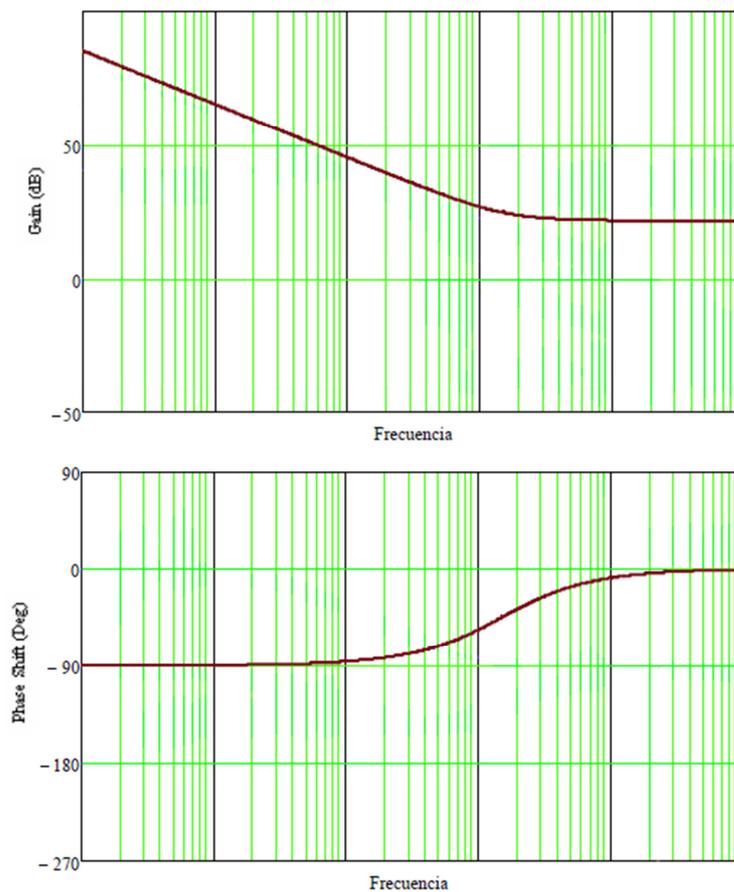


Figura 30. Diagrama de Bode del Regulador PI.

En el diagrama de Bode anterior vemos como la ganancia cae a razón de 20 dB/década por el efecto del polo en el origen hasta que se compensa el polo con el cero. La fase arranca desde -90° y se reduce el desfase a 45°/década por el efecto del cero.

## Capítulo 5

### Diseño de la etapa de potencia

En este capítulo se detalla el proceso de diseño de las etapas de potencia de las diferentes soluciones propuestas y el sistema de conexión y desconexión de la carga HBLED. Se dimensionarán los convertidores y se analizará su comportamiento realizando cálculos teóricos y simulando en Psim. No será necesario fabricar las etapas de potencia puesto que se dispone de ellas en el laboratorio. En el caso de del sistema de conexión y desconexión de módulos HBLED se explicará el funcionamiento, elección de componentes y el diseño de la placa de circuito impreso.

#### 5.1. Diseño del convertidor elevador

Los requisitos del sistema deben ser los siguientes:

- Tensión de entrada:  $V_{in} = 100 Vdc$
- Tensión de salida:  $V_o = [105, 350] Vdc$
- Rizado de la corriente de entrada:  $\Delta i_{in} = 30\% I_{in}$
- Mínimo número de módulos a conectar: 3
- Corriente de salida del convertidor:  $I_o = 200 mA$
- Rizado de la tensión de salida:  $\Delta V_o = 10\% V_o$
- Frecuencia de conmutación:  $f_{sw} = 200 KHz$

Con los datos aportados anteriormente se comienza calculando el rango de ciclos de trabajo en el que funcionará el elevador. Es importante conocer este dato porque la carga es variable y habrá que dimensionar la bobina para mantener el convertidor en MCC en las condiciones más desfavorables de carga.

$$V_o = \frac{V_{in}}{1 - D}$$

$$D = 1 - \frac{V_{in}}{V_o}$$

Con tres módulos conectados:

$$D_{min} = 1 - \frac{V_{in}}{V_{o,min}} = 1 - \frac{100}{3 \cdot 35} = 0.0476$$

Con diez módulos conectados:

$$D_{max} = 1 - \frac{V_{in}}{V_{o,max}} = 1 - \frac{100}{10 \cdot 35} = 0.7143$$

Suponiendo un convertidor ideal:

$$P_{in} = P_o$$

$$V_{in}I_{in} = V_oI_o$$

$$I_{in} = \frac{V_oI_o}{V_{in}}$$

Con tres módulos conectados:

$$I_{in,min} = I_{L,min} = \frac{V_{o,min}I_o}{V_{in}} = \frac{3 \cdot 35 \cdot 0,2}{100} = 0,21 \text{ A}$$

Con diez módulos conectados:

$$I_{in,min} = I_{L,min} = \frac{V_{o,min}I_o}{V_{in}} = \frac{10 \cdot 35 \cdot 0,2}{100} = 0,7 \text{ A}$$

El rizado de la corriente de entrada será un 30% del valor medio:

$$\Delta i_{in,min} = \Delta i_{L,min} = 0,3 \cdot I_{in,min} = 0,3 \cdot 0,21 = 0,063 \text{ A}$$

$$\Delta i_{in,max} = \Delta i_{L,max} = 0,3 \cdot I_{in,max} = 0,3 \cdot 0,7 = 0,21 \text{ A}$$

Ahora se calcula el valor de la bobina para que se cumplan las condiciones anteriores:

$$L = \frac{V_{in}D}{\Delta i_L f_{sw}}$$

Con tres módulos conectados:

$$L_{min} = \frac{V_{in} D_{min}}{\Delta i_{L,min} f_{sw}} = \frac{100 \cdot 0,0476}{0,061 \cdot 200 \cdot 10^3} = 0,39 \text{ mH}$$

Con diez módulos conectados:

$$L_{min} = \frac{V_{in} D_{max}}{\Delta i_{L,max} f_{sw}} = \frac{100 \cdot 0,7143}{0,21 \cdot 200 \cdot 10^3} = 1,7 \text{ mH}$$

Se escoge la bobina de mayor inductancia ya que garantizará el funcionamiento en MCC tanto con tres como con diez módulos HBLED conectados.

Ahora se procede a calcular el condensador de salida. En la etapa de potencia el rizado de la tensión de salida no será superior al 10%:

$$\frac{\Delta V_o}{V_o} = \frac{I_o D}{V_o C f} < 10\%$$

$$C > \frac{I_o D}{V_o f \left( \frac{\Delta V_o}{V_o} \right)}$$

Con tres módulos conectados:

$$C > \frac{I_o D}{V_o f \left( \frac{\Delta V_o}{V_o} \right)} = \frac{0,2 \cdot 0,0476}{3 \cdot 35 \cdot 200 \cdot 10^3 \cdot 0,1} = 4,53 \text{ nF}$$

Con diez módulos conectados:

$$C > \frac{I_o D}{V_o f \left( \frac{\Delta V_o}{V_o} \right)} = \frac{0,2 \cdot 0,7143}{10 \cdot 35 \cdot 200 \cdot 10^3 \cdot 0,1} \approx 20 \text{ nF}$$

Un condensador de una capacidad de 20 nF o superior garantiza que el rizado de la tensión de salida nunca será superior al 10% del valor medio.

Recopilando los datos anteriores, la etapa de potencia elevadora quedará definida como muestra la siguiente imagen:

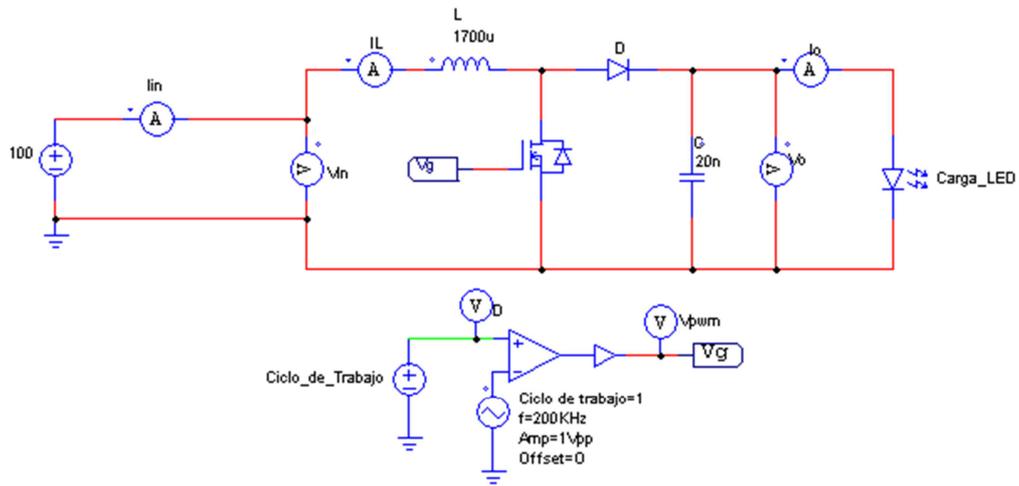


Figura 31. Etapa elevadora.

A continuación se muestran las formas de onda que presentaría el convertidor en estado estacionario con tres y diez módulos:

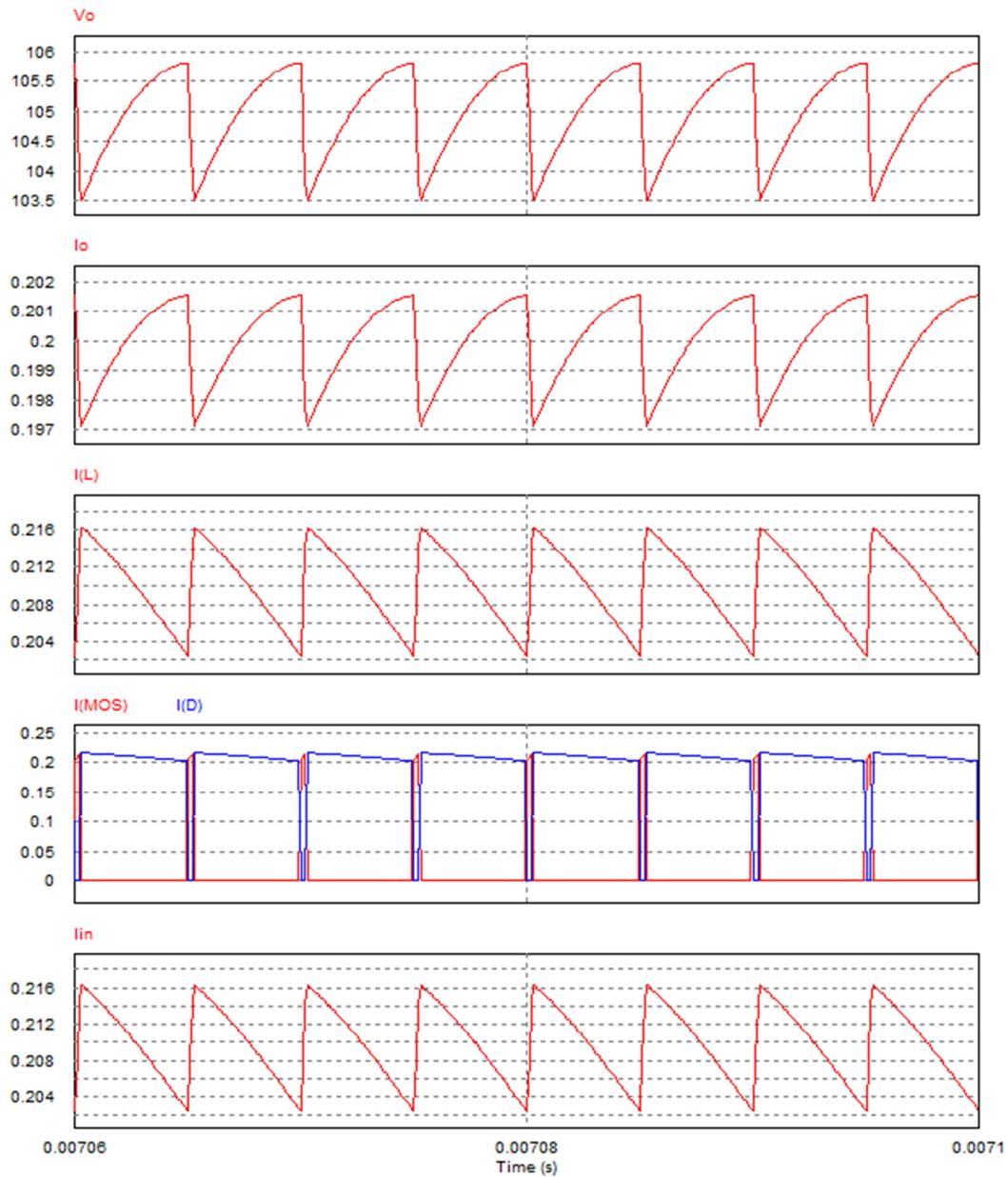


Figura 32. Formas de onda del elevador con 3 módulos conectados.

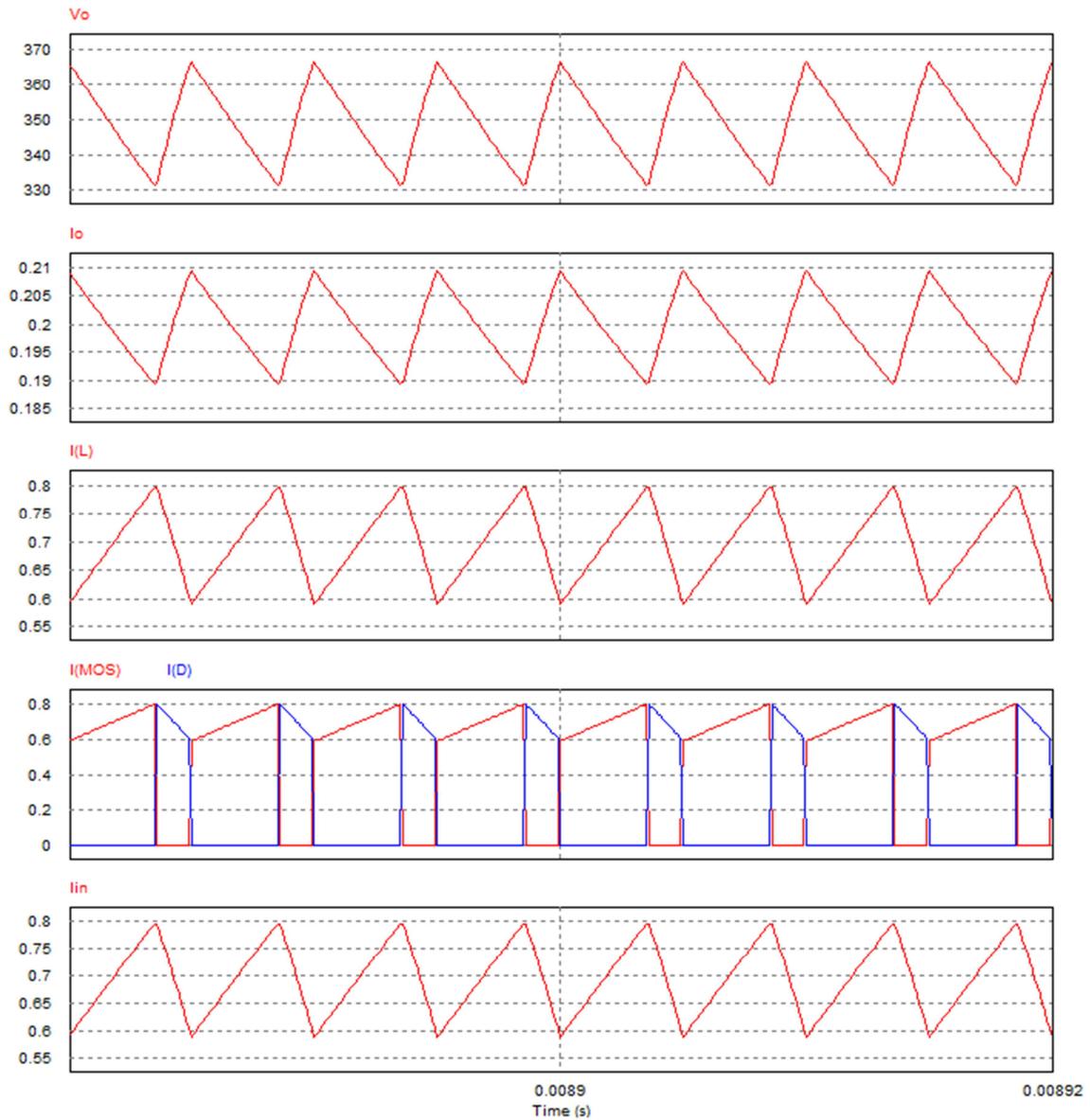


Figura 33. Formas de onda del elevador con 10 módulos conectados.

## 5.2. Diseño del convertidor reductor

Los datos de partida serán los siguientes:

- Tensión de entrada:  $V_{in} = 500 \text{ Vdc}$
- Tensión de salida:  $V_o = [105, 350] \text{ Vdc}$
- Rizado de la corriente en la bobina:  $\Delta i_L = 35\% I_L$
- Número mínimo de módulos conectados: 3
- Corriente de salida del convertidor:  $I_o = 200 \text{ mA}$
- Rizado de la tensión de salida:  $\Delta V_o = 10\% V_o$
- Frecuencia de conmutación:  $f_{sw} = 200 \text{ KHz}$

Se comienza calculando los ciclos de trabajo en los que funcionará el convertidor:

$$V_o = V_{in} D$$

$$D = \frac{V_o}{V_{in}}$$

Con tres módulos conectados:

$$D_{min} = \frac{V_o}{V_{in}} = \frac{3 \cdot 35}{500} = 0,21$$

Con diez módulos conectados:

$$D_{min} = \frac{V_o}{V_{in}} = \frac{10 \cdot 35}{500} = 0,7$$

Suponiendo un convertidor ideal:

$$P_{in} = P_o$$

$$V_{in} I_{in} = V_o I_o$$

$$I_{in} = \frac{V_o I_o}{V_{in}}$$

Con tres módulos conectados:

$$I_{in,min} = \frac{V_{o,min} I_o}{V_{in}} = \frac{3 \cdot 35 \cdot 0.2}{500} = 0,042 \text{ A}$$

Con diez módulos conectados:

$$I_{in,max} = \frac{V_{o,max} I_o}{V_{in}} = \frac{10 \cdot 35 \cdot 0.2}{500} = 0,14 \text{ A}$$

El rizado máximo de la corriente de por la bobina es el 50% de  $I_L$ :

$$I_L = I_o = 0,2 \text{ A}$$

$$\Delta i_L = 0,50 \times 0,2 = 0,1 \text{ A}$$

$$I_{L,max} = I_L + \frac{\Delta i_L}{2} = 0,2 + \frac{0,1}{2} = 0,25 \text{ A}$$

$$I_{L,min} = I_L - \frac{\Delta i_L}{2} = 0,2 - \frac{0,09}{2} = 0,15 \text{ A}$$

Ahora se calcula el valor de la inductancia que asegure el MCC, suponiendo que el conmutador se encuentra cerrado:

$$v_L = V_{in} - V_o = L \frac{di_L}{dt}$$

$$\frac{di_L}{dt} = \frac{V_{in} - V_o}{L}$$

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{DT} = \frac{V_{in} - V_o}{L}$$

$$\Delta i_L = \left( \frac{V_{in} - V_o}{L} \right) DT = \left( \frac{V_{in} - V_o}{L} \right) \frac{D}{f_{sw}}$$

$$L = \frac{(V_{in} - V_o)D}{f_{sw} \Delta i_L}$$

$$L = \frac{(V_{in} - V_o)D}{f_{sw} \Delta i_L} = \frac{(500 - 3 \cdot 35) \times 0,21}{200 \times 10^3 \times 0,1} = 4,15 \text{ mH}$$

$$L = \frac{(V_{in} - V_o)D}{f_{sw} \Delta i_L} = \frac{(500 - 10 \cdot 35) \cdot 0,7}{200 \cdot 10^3 \cdot 0,1} = 5,25 \text{ mH}$$

Para mantener el rizado de la corriente en la bobina el valor mínimo que se usará será 5,25 mH; el valor comercial disponible más cercano son 5,6 mH.

Ahora se calcula el valor del condensador para mantener el rizado de tensión de salida en el 10%.

$$\frac{\Delta V_o}{V_o} = \frac{1 - D}{8LC f_{sw}^2}$$

$$C = \frac{1 - D}{8Lf_{sw}^2 \left(\frac{\Delta V_o}{V_o}\right)}$$

$$C = \frac{1 - D}{8Lf_{sw}^2 \left(\frac{\Delta V_o}{V_o}\right)} = \frac{1 - 0.21}{8 \times 5.6 \times 10^{-3} \times (200 \times 10^3)^2 \times 0.1} = 4.41 \text{ nF}$$

$$C = \frac{1 - D}{8Lf_{sw}^2 \left(\frac{\Delta V_o}{V_o}\right)} = \frac{1 - 0.7}{8 \times 5.6 \times 10^{-3} \times (200 \times 10^3)^2 \times 0.1} = 1.67 \text{ nF}$$

Cualquier condensador con una capacidad superior a 4.41 nF garantiza una tensión de salida con un rizado inferior al 10%.

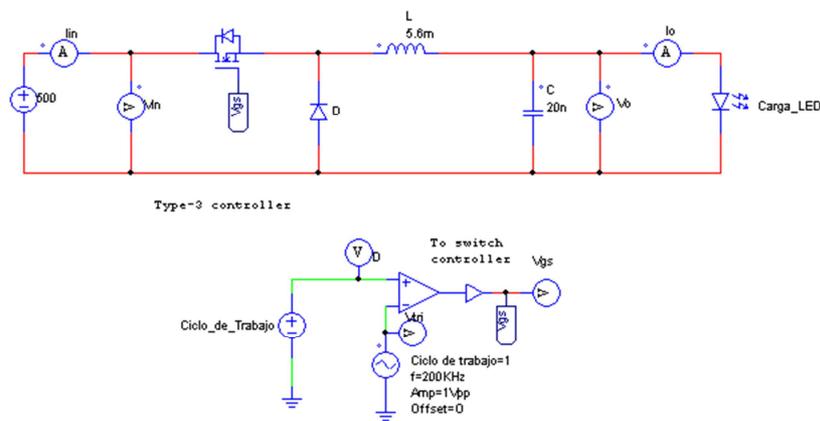


Figura 34. Etapa reductora.

A continuación se muestran las formas de onda que presentaría el convertidor en estado estacionario con tres y diez módulos:

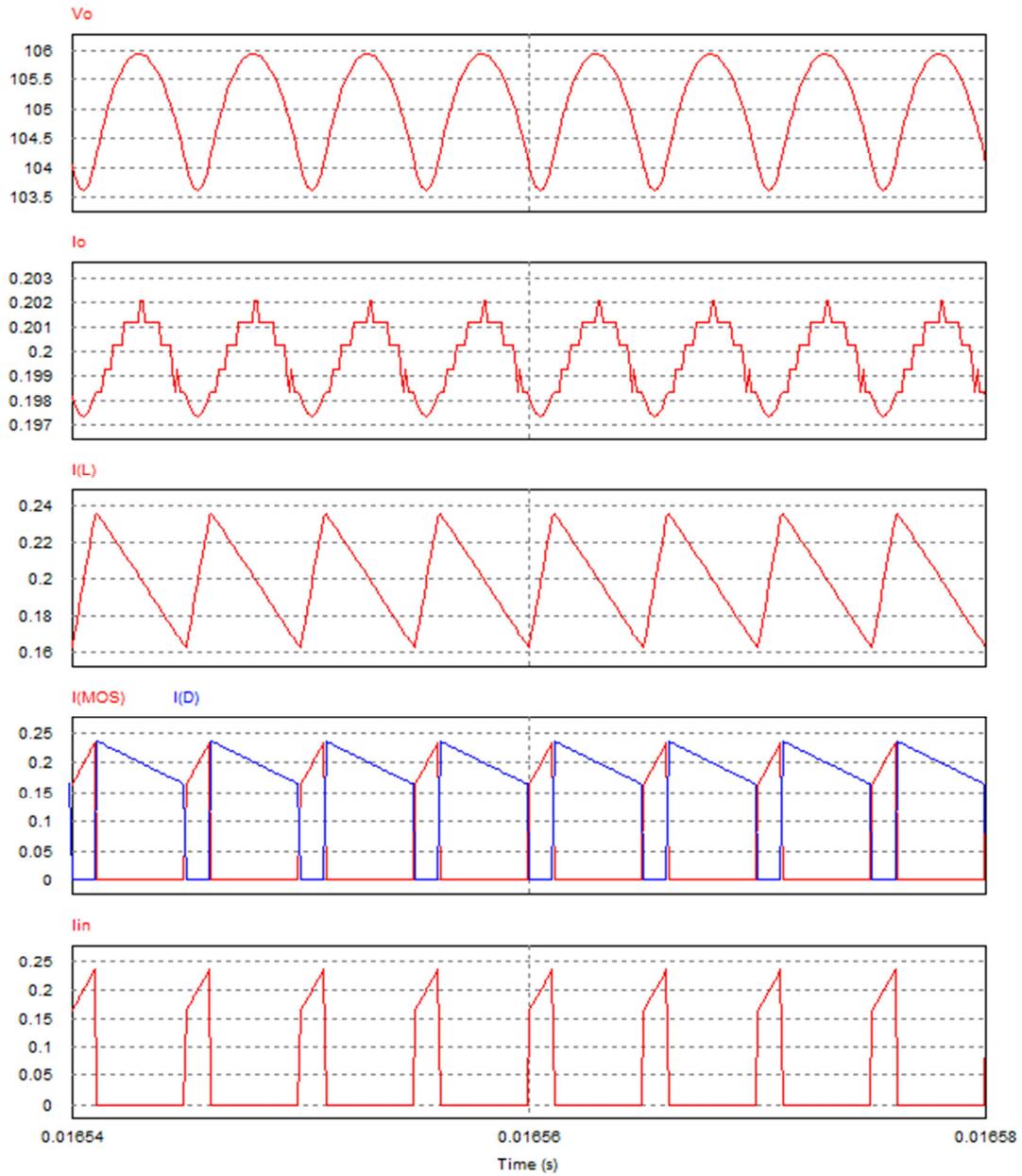


Figura 35. Formas de Onda del reductor con 3 módulos conectados.

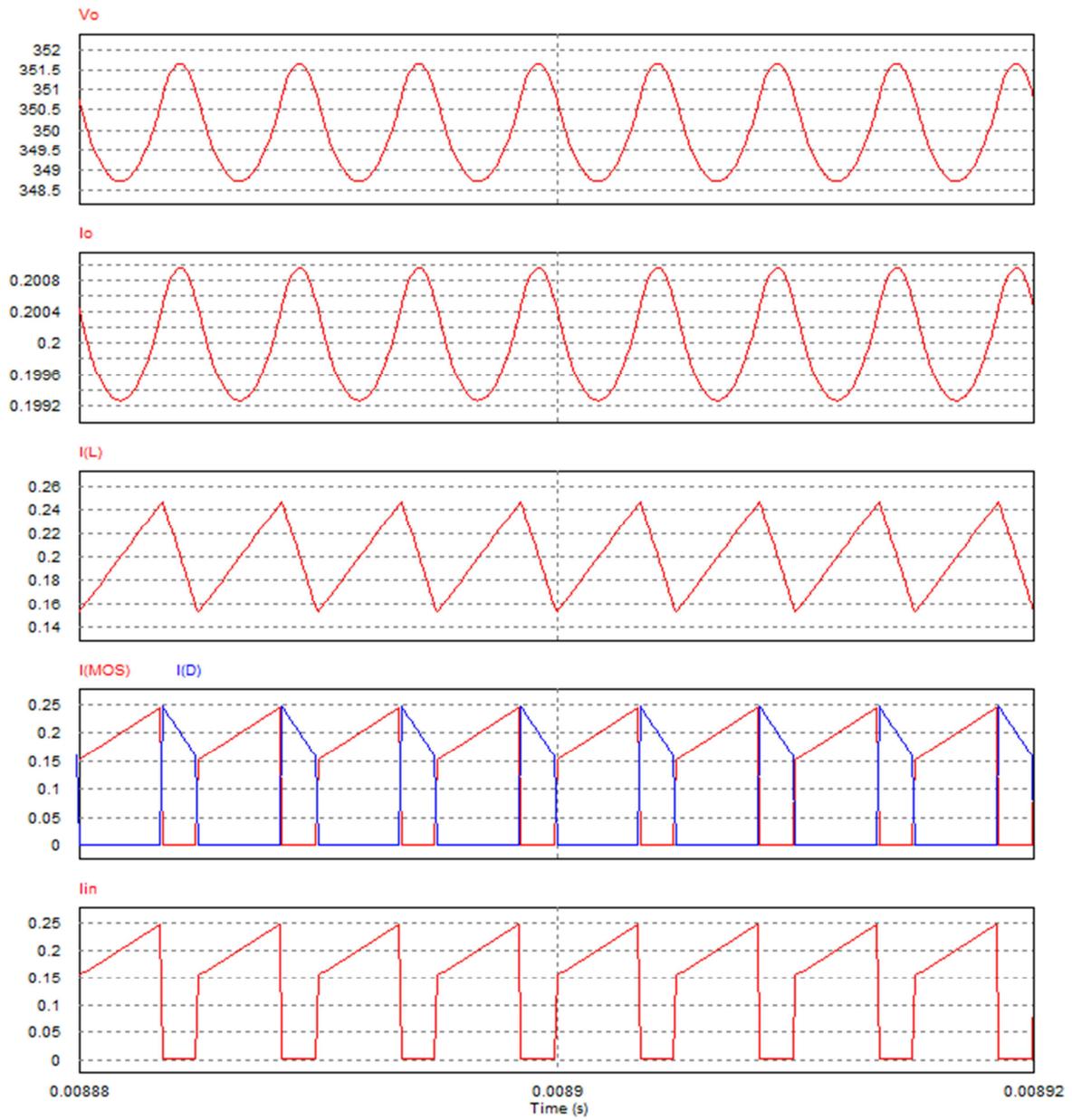


Figura 36. Formas de onda del reductor con 10 módulos conectados.

### 5.3. Diseño del elevador con CFP y reductor

En esta ocasión se van a mantener encendidos cuatro módulos HBLED. Con el elevador con CFP se pretende obtener una corriente de entrada sinusoidal y el reductor proporcionará la tensión y corriente requeridas en la carga.

Los datos de partida serán los siguientes:

- Tensión de entrada universal:  $V_{in,elevador} = 80 - 270 Vac$
- Tensión de salida elevador:  $V_{o,elevador} = 400 Vdc$
- Rizado de la corriente de entrada:  $\Delta i_{in} = 20\% I_{in}$
- Frecuencia de la línea: 47 – 65 Hz
- Tensión de salida:  $V_o = 350 Vdc$
- Corriente de salida del convertidor:  $I_o = 200 mA$
- $P_{out,max} = 70 W$
- Rizado de la tensión de salida:  $\Delta V_o = 10\% V_o$
- Frecuencia de conmutación:  $f_{sw} = 200 KHz$

Primero se calculan los parámetros del elevador [7]:

La máxima corriente de pico que existirá a la entrada del elevador será cuando la tensión de entrada sea la mínima:

$$P_{in} = P_{out,max}$$

$$I_{pk} = \frac{\sqrt{2} \cdot P_{in}}{V_{in,min}} = \frac{\sqrt{2} \cdot 70}{80} = 1,237 A$$

$$\Delta I_{in} = 0,2 \cdot I_{pk} = 0,247 A$$

Se determina el ciclo de trabajo a  $I_{pk}$ :

$$D = \frac{V_o - V_{in,pico}}{V_o} = \frac{400 - \sqrt{2} \cdot 80}{400} = 0,717$$

Finalmente se calcula el valor de la inductancia:

$$L = \frac{V_{in,pico} \cdot D}{f_{sw} \cdot \Delta I_{in}} = \frac{\sqrt{2} \cdot 80 \cdot 0,717}{200K \cdot 0,247} = 1,6 mH$$

Ahora se calcula la capacidad del condensador, siendo  $\Delta t$  el tiempo que la tensión de salida permanece dentro de un rango específico después de apagar la fuente de entrada y  $V_1$  la tensión mínima de salida del elevador.

$$C_o = \frac{2 \cdot P_{out} \cdot \Delta t}{V_o^2 - V_1^2} = \frac{2 \cdot 70 \cdot 34ms}{400^2 - 350^2} = 127 \mu F$$

La etapa reductora diseñada en el punto 5.2 sería perfectamente válida para conectarla a la salida del elevador y alimentar la carga.

## Capítulo 6

### Diseño de las etapas de control

En este capítulo se va a detallar el cálculo de las etapas de control para los diferentes convertidores diseñados anteriormente, con la ayuda del programa informático SmartCtrl.

#### 6.1. Diseño de la etapa de control para el convertidor elevador

El control que se va a aplicar en el elevador es promediado en corriente. El objetivo es que la corriente en la carga sea constante independientemente del número de HBLED que haya conectados.

El regulador utilizado será un Tipo 3 y la corriente se sensorá en el diodo. En el presente caso, se diseñará un lazo lo más rápido y estable posible para que mantenga la corriente de salida constante con los cambios de la carga. Es preciso llegar a un compromiso entre la velocidad de la respuesta y la estabilidad de la misma.

Se introducen en SmartCtrl los parámetros del elevador calculados en el punto 5.1 y se procede a elegir la frecuencia de cruce y el margen de fase del regulador. En la imagen siguiente podemos ver en blanco las diferentes soluciones de ganancia y margen de fase que Psim ha calculado:

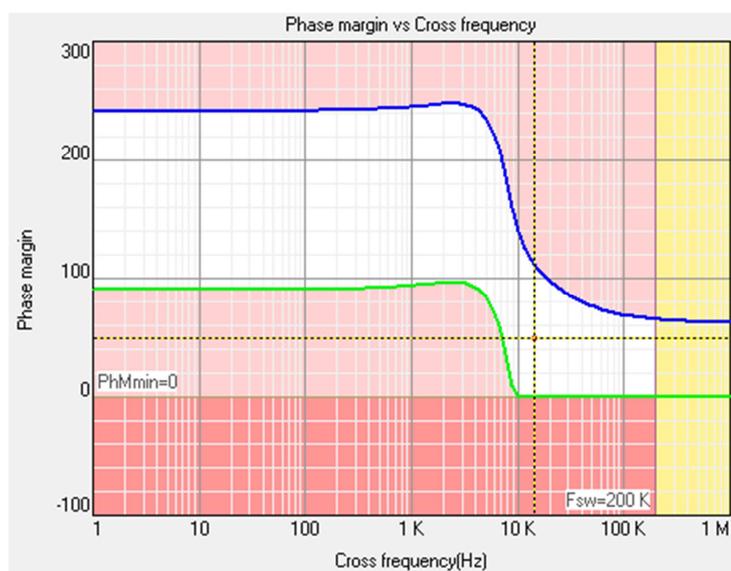


Figura 37. Soluciones para el regulador Tipo 3 del elevador.

Viendo el gráfico de soluciones se observa que no hay soluciones con suficiente atenuación entre  $\frac{1}{10}$  y  $\frac{1}{5}$  de la frecuencia de conmutación y un margen de fase superior a  $30^\circ$ . El regulador elegido tiene una frecuencia de cruce de 15 KHz y un margen de fase de  $50^\circ$ .

A continuación se muestran los diagramas de Bode de la planta (verde) y la función de transferencia en lazo abierto (rosa):

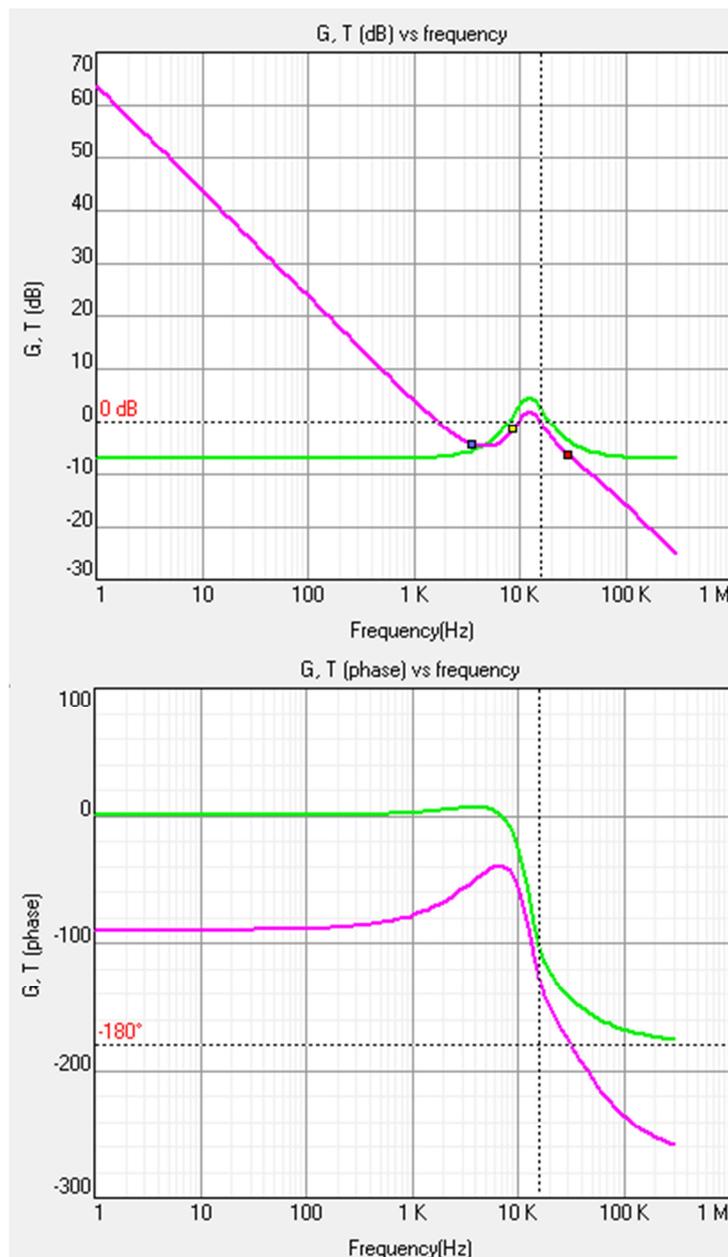


Figura 38. Diagrama de Bode del elevador y función de transferencia en lazo abierto.

Ahora se conecta el lazo de control al circuito que tiene una carga de tres módulos fijos y siete módulos conectables. El motivo de dejar tres módulos fijos es debido a que cada módulo compuesto por diez LEDs provoca una caída de tensión de 35V, por tanto, tres

módulos es el mínimo que el convertidor puede alimentar. El esquema del circuito queda así:

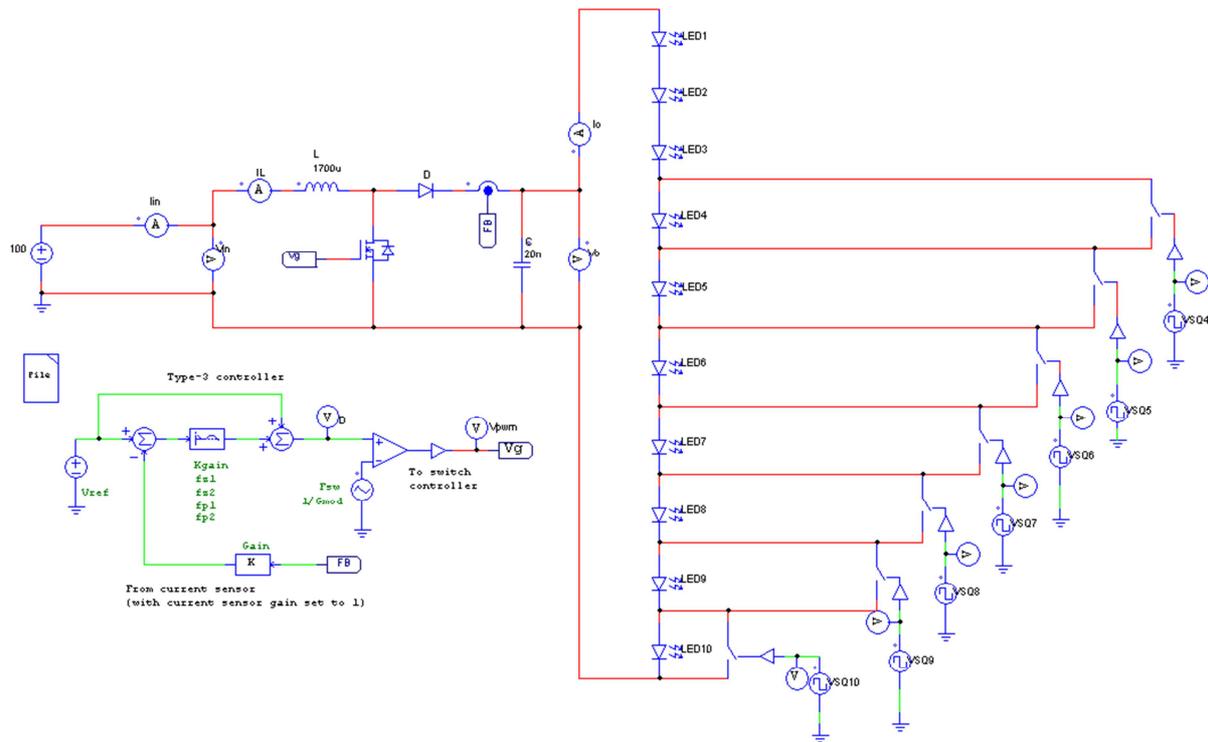


Figura 39. Convertidor elevador realimentado.

Se puede ver que en paralelo a los módulos hay unos interruptores. Estos provocan la conexión y desconexión de los mismos. Cuando la señal de control está en nivel alto, el interruptor se cierra y no circula corriente por el módulo LED que está en paralelo. Si la señal de control está a nivel bajo, el interruptor permanece abierto y circula corriente por el módulo LED.

Las señales de control tienen una frecuencia de 100Hz y un ciclo de trabajo de 50%. La señal de control para el módulo 4 tiene un desfase  $337,5^\circ$  y para cada señal de control siguiente se reduce un desfase adicional de  $22,5^\circ$ . De esta forma la señal de control para el módulo 10 tiene un desfase de  $202,5^\circ$ .

A continuación se puede ver una representación de las señales:

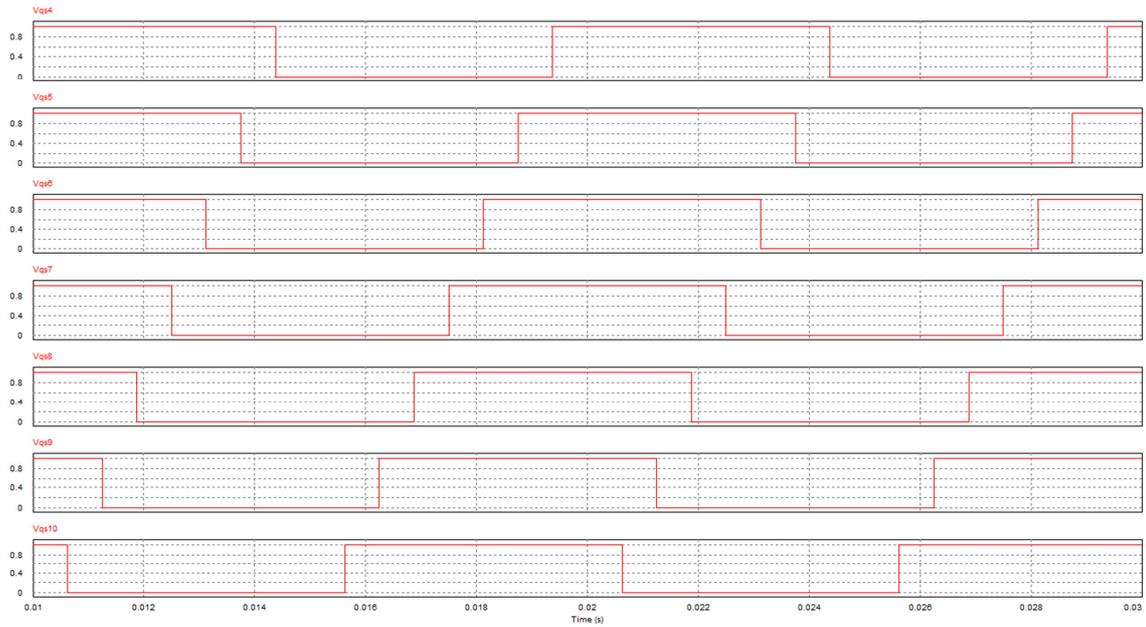


Figura 40. Señales de control para 7 cargas conectables.

Finalmente se simula el circuito y se obtienen los siguientes resultados:

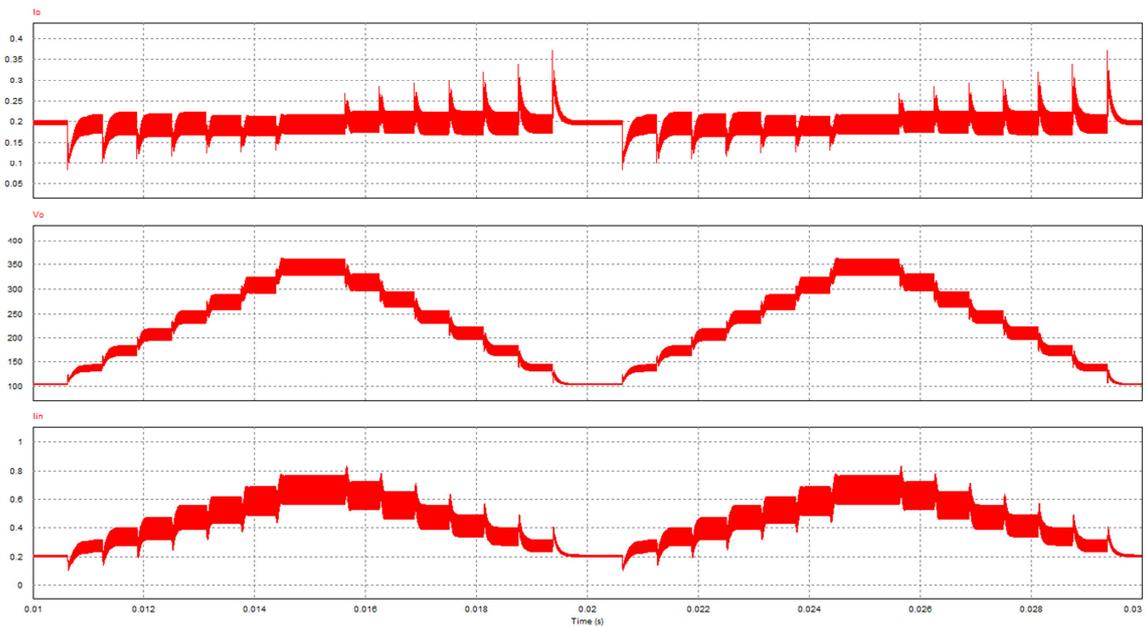


Figura 41. Resultados de la simulación del elevador.

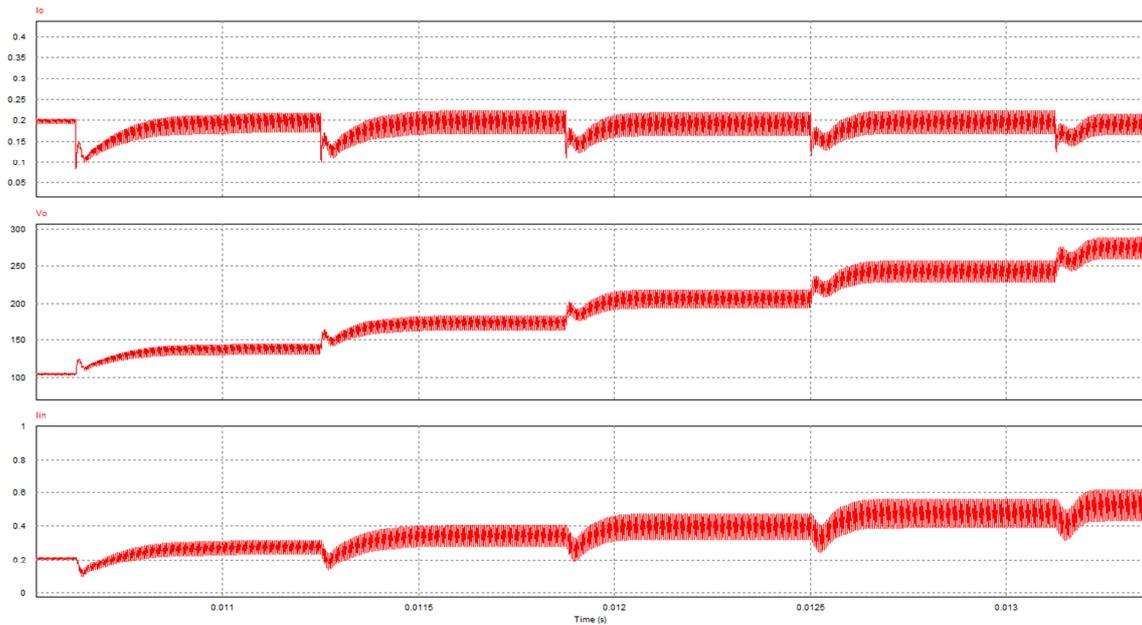


Figura 42. Detalle de resultados de la simulación del elevador.

Se puede observar que el regulador es capaz de regular la corriente al nivel adecuado pero no lo hace con la suficiente velocidad. La tensión de salida al igual que la corriente de entrada va subiendo con cada conexión de un módulo.

Los picos en la corriente a través de los módulos de LEDs harían percibir variaciones en la intensidad de la luz que emiten los LEDs, lo que hace que se pueda considerar este modelo para implementarlo.

## 6.2. Diseño de la etapa de control para el convertidor reductor

En este caso el control de la etapa también va a ser controlado en corriente, pero se sensorá la corriente en la bobina. El regulador utilizado será un Tipo 3. Se introducen los datos en SmartCtrl, que ofrece el siguiente rango de soluciones para las frecuencias de cruce y margen de fase:

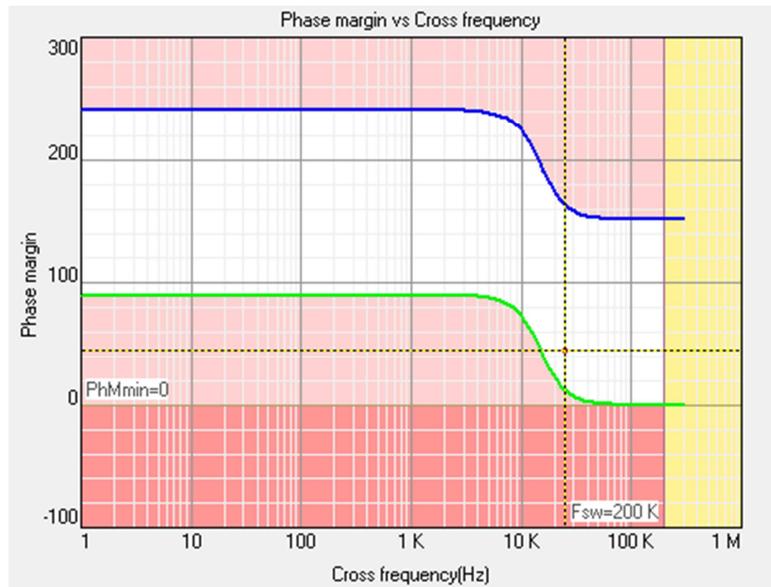


Figura 43. Soluciones para el regulador Tipo 3 del reductor.

Si se comparan con las soluciones que obtuvimos para el convertidor elevador, se observa que con el convertidor reductor hay un mayor rango de posibilidades para elegir los parámetros del reductor.

Los parámetros elegidos en este caso son una frecuencia de corte de 25 KHz y un margen de fase de 50°. A continuación se muestran los diagramas de Bode de la planta (verde) y la función de transferencia en lazo abierto (rosa):

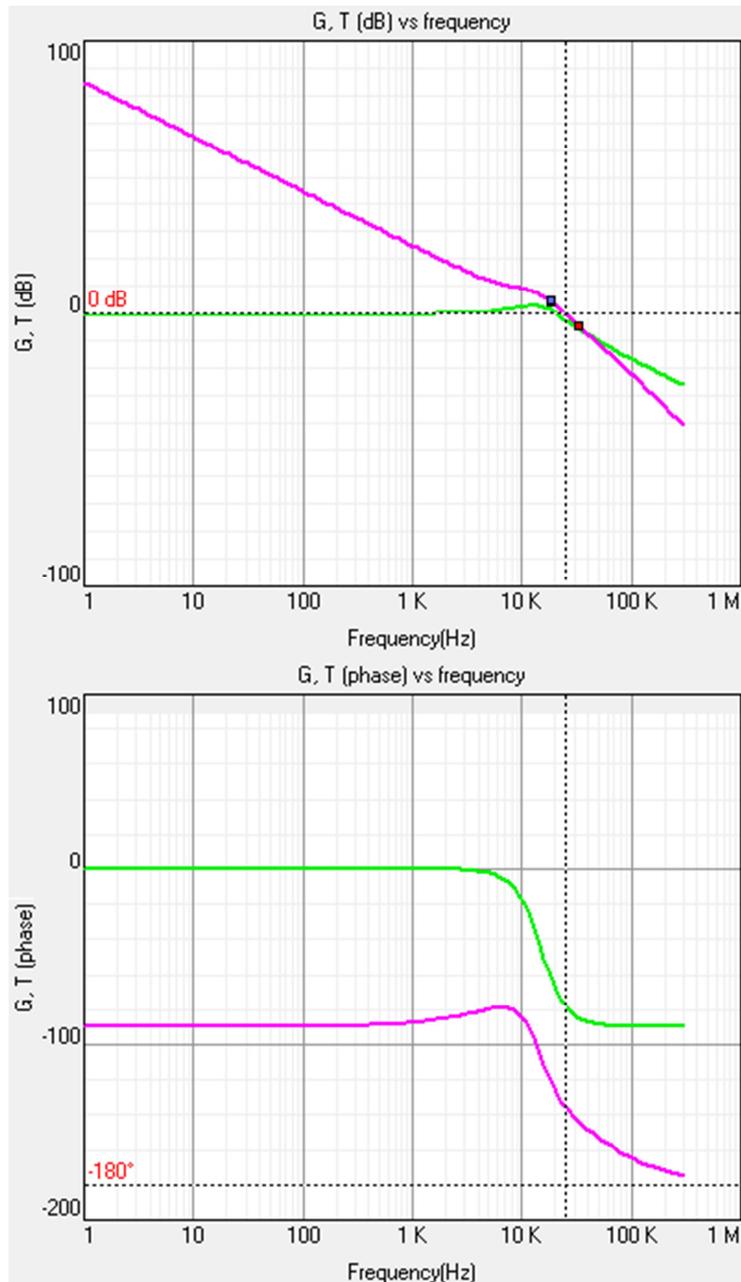


Figura 44. Diagrama de Bode del elevador y función de transferencia en lazo abierto.

Esta vez se ha introducido un cambio respecto de la simulación hecha en estado estático. Para conseguir que el convertidor sea síncrono, se ha sustituido el diodo por un Mosfet y se ha añadido un biestable RS cuyas entradas son la señal PWM del lazo de control para Set y la misma señal negada para Reset. Las señales de control para la conexión y desconexión de la carga son las mismas utilizadas para el elevador. El circuito queda de la siguiente manera:

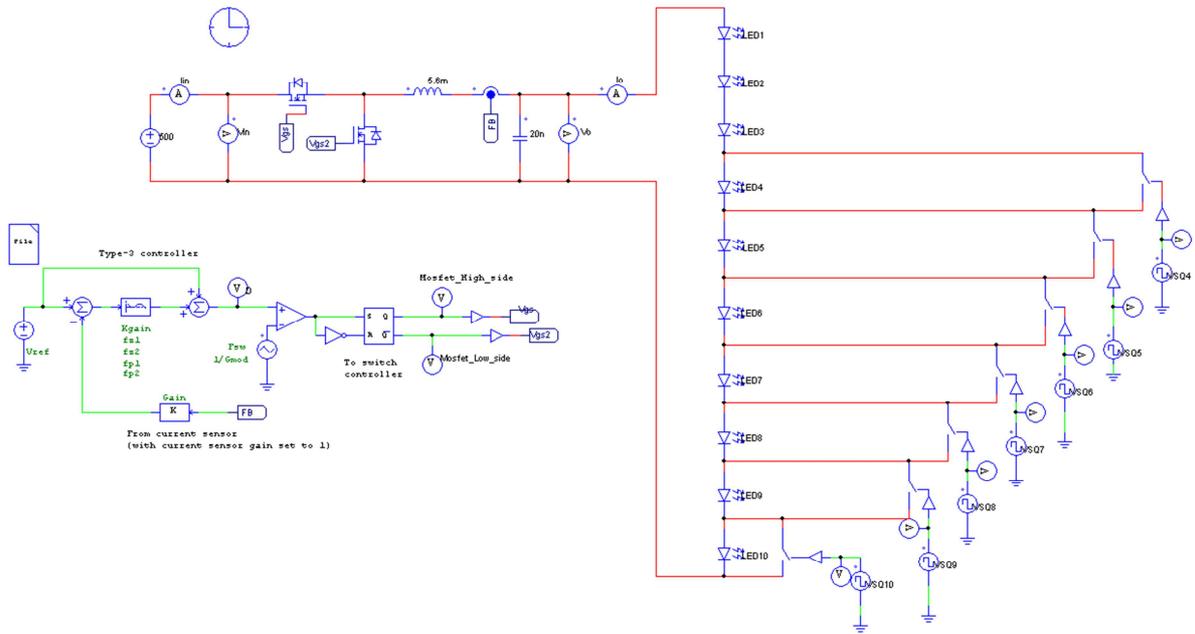


Figura 45. Convertidor reductor síncrono realimentado.

Tras la simulación, se obtienen los siguientes resultados:

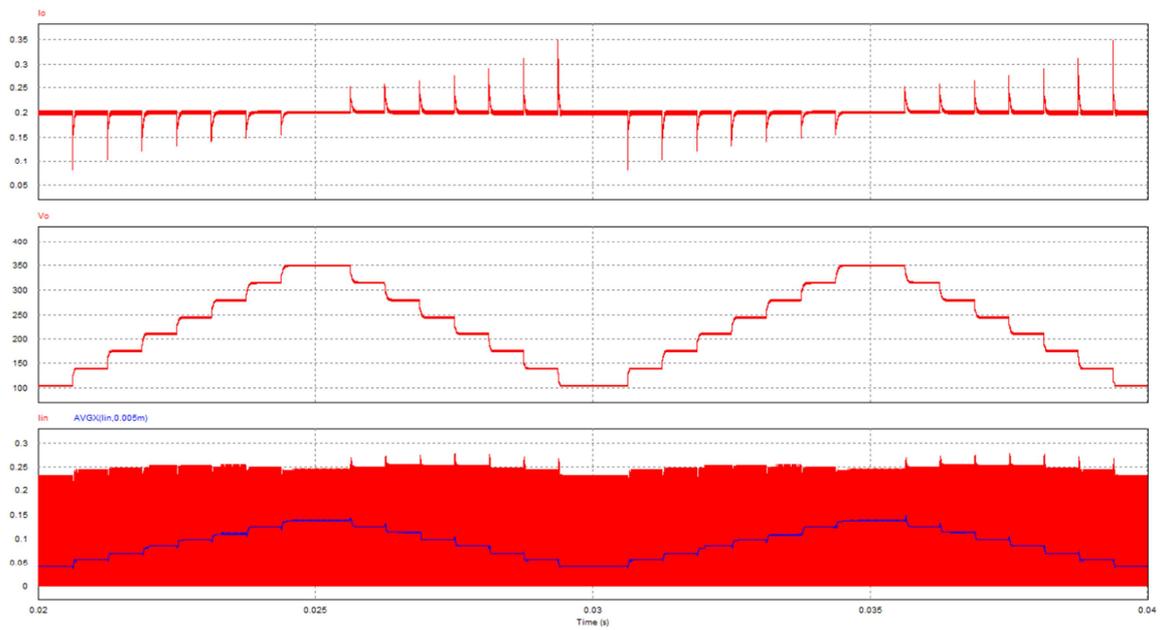


Figura 46. Resultados de la simulación del reductor.

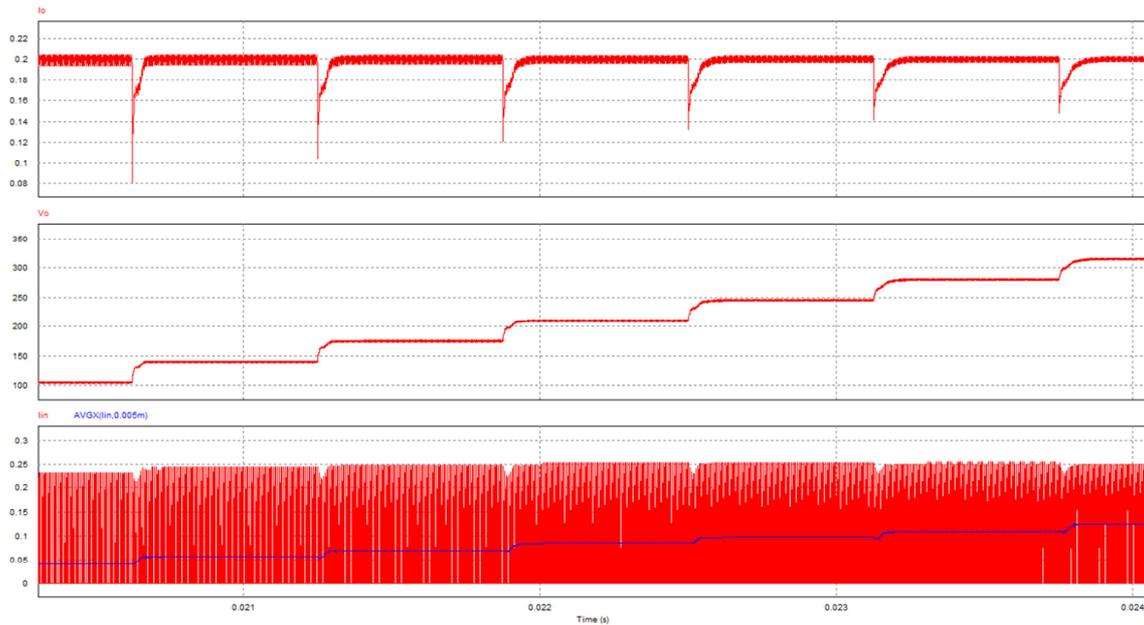


Figura 47. Detalle de resultados de la simulación del reductor.

Observando los resultados se puede ver que la regulación es mucho más rápida y estable que en el elevador. Cuando hay una variación en la carga, la corriente a través de esta se estabiliza en un tiempo inferior a  $80 \mu\text{s}$ , lo que es totalmente imperceptible a la visión. Además el valor medio de la corriente de entrada va subiendo a escalones como se desea. Estos resultados indican que esta etapa sería una buena opción a considerar.

### 6.2.1. Diseño con componentes reales

Puesto que los resultados obtenidos anteriormente son satisfactorios con funciones de transferencia ideales, en este punto se va a diseñar el control utilizando un modelo real del integrado UC3823.

El integrado UC3823 es un controlador PWM de alta velocidad. Puede realizar control en modo corriente o control en modo tensión. Dispone de dos salidas de alta corriente para disparar los transistores, perfecto para el convertidor reductor síncrono si se hace que una sea la inversa de la otra.

Lo primero que hay que calcular es el valor de la resistencia  $R_T$  y el condensador  $C_T$  que gobernarán la frecuencia del oscilador interno [9].

$$R_T = \frac{3 V}{(10 \text{ mA}) \cdot (1 - D_{max})} = \frac{3}{10 \times 10^{-3} \cdot (1 - 0,85)} = 2000 \Omega$$

$$C_T = \frac{1,6 \cdot D_{max}}{R_T \cdot f} = \frac{1,6 \cdot 0,85}{2000 \cdot 200 \cdot 10^3} = 3,4 \text{ nF}$$

En el UC3823 se ajusta la referencia a 0,2 A, que es la corriente media que debe circular en la carga. Como sonda de corriente se utilizarán una resistencia y un amplificador diferencial.

El UC3823 tiene un limitador de corriente en el pin 11 que desactiva la etapa de potencia si la tensión en dicho pin es superior a 1,25 V. En este caso se ha decidido que se alcance ese valor para una corriente superior a 0,325 A en la carga, para lo cual se utiliza una resistencia de 3,85Ω, que será utilizada también como sensor de corriente. Para adaptar el valor de la tensión en la resistencia Rs y llevarla al comparador de corriente, se utiliza un amplificador diferencial con ganancia de 0.26 V/V.

El regulador utilizado es un Tipo 3 con una frecuencia de cruce de 20 kHz y 45° de margen de fase que se conecta entre los pines 1 y 3 del UC3823.

El circuito reductor con el UC3823 quedaría así:

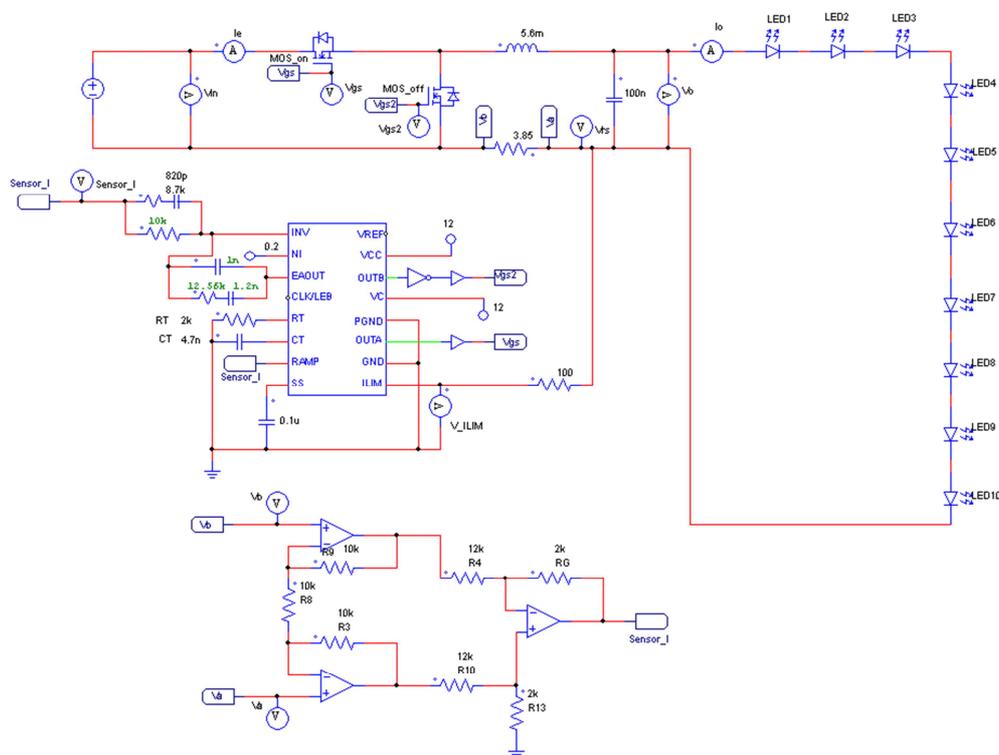


Figura 48. Reductor síncrono con UC3823.

### 6.3. Diseño de la etapa de control para el elevador con CFP y reductor

En este epígrafe se va a describir el proceso de diseño del lazo de control para el elevador con CFP y reductor. En esta ocasión no se hará uso de SmartCtrl para calcular los reguladores, sino que lo se hará manualmente.

Para el lazo interno de corriente se elige un regulador PI con una frecuencia de cruce de 20 kHz y un margen de fase de 50°. Para calcularlo se sigue el criterio del módulo y de la fase, siendo  $V_{pv}$  valor pico a pico de la señal triangular del comparador PWM y  $D_{ramp}$  el ciclo de trabajo de dicha señal.

$$T_{int}(s) = K_i \cdot \frac{(1 + T_i \cdot s)}{T_i \cdot s} \cdot \frac{D_{ramp}}{V_{pv}} \cdot \frac{V_o}{L \cdot s} \cdot Gain_i$$

$$\angle T_{int}(\omega_{ci}) = -180^\circ + MF_i = \arctg(T_i \cdot \omega_{ci}) - 90^\circ - 90^\circ$$

$$T_i = \frac{tg(MF_i)}{\omega_{ci}} = \frac{tg(50^\circ)}{2\pi \cdot 20 \cdot 10^3} = 9,484 \times 10^{-6} \text{ seg}$$

$$|T_{int}(\omega_{ci})| = 1$$

$$K_i \cdot \frac{\sqrt{1 + (T_i \cdot \omega_{ci})^2}}{T_i \cdot \omega_{ci}} \cdot \frac{D_{ramp}}{V_{pv}} \cdot \frac{V_o}{L \cdot \omega_{ci}} \cdot Gain_i = 1$$

$$K_i = \frac{1}{Gain_i} \cdot \frac{L \cdot \omega_{ci}}{V_o} \cdot \frac{V_{pv}}{D_{ramp}} \cdot \frac{T_i \cdot \omega_{ci}}{\sqrt{1 + (T_i \cdot \omega_{ci})^2}}$$

$$K_i = \frac{1}{1} \cdot \frac{1,6 \cdot 10^{-3} \cdot 2\pi \cdot 20 \cdot 10^3}{400} \cdot \frac{2}{0,8} \cdot \frac{9,484 \times 10^{-6} \cdot 2\pi \cdot 20 \cdot 10^3}{\sqrt{1 + (9,484 \cdot 10^{-6} \cdot 2\pi \cdot 20 \cdot 10^3)^2}} = 0,963$$

Para el lazo externo de tensión se utilizará también un regulador PI con una frecuencia de cruce de 20 Hz y un margen de fase de 50°. Para calcularlo se aplica de nuevo el criterio del módulo y de la fase. KB es la ganancia del sensor de tensión que proporciona la forma de onda al multiplicador y  $V_{g,rms}^2$  el valor eficaz al cuadrado de la fuente de tensión de entrada.

$$T_{ext}(s) = K_v \cdot \frac{(1 + T_v \cdot s)}{T_v \cdot s} \cdot \frac{KB}{Gain_i} \cdot \frac{V_{g,rms}^2}{V_o} \cdot \frac{R/2}{1 + \left(\frac{R}{2}\right) \cdot C \cdot s} \cdot Gain_v$$

$$\angle T_{ext}(\omega_{cv}) = -180^\circ + MF_v = \arctg(T_v \cdot \omega_{cv}) - 90^\circ - \arctg\left(\frac{R}{2} \cdot C \cdot \omega_{cv}\right)$$

$$\arctg(T_v \cdot \omega_{cv}) = -90^\circ + MF_v + \arctg\left(\frac{R}{2} \cdot C \cdot \omega_{cv}\right) = \gamma$$

$$\gamma = -90^\circ + MF_v + \arctg\left(\frac{R}{2} \cdot C \cdot \omega_{cv}\right)$$

$$\gamma = -90^\circ + 50^\circ + \arctg\left(\frac{\left(\frac{400^2}{70}\right)}{2} \cdot 130 \cdot 10^{-6} \cdot 2\pi \cdot 20\right) = 46,934^\circ$$

$$T_v = \frac{tg(\gamma)}{\omega_{cv}} = \frac{tg(46.934^\circ)}{2\pi \cdot 20} = 0.0085 \text{ seg}$$

$$|T_{ext}(\omega_{cv})| = 1$$

$$Gain_v = \frac{V_{ref}}{V_o} = \frac{2.5}{400} = 6,25 \cdot 10^{-3}$$

$$K_v \cdot \frac{\sqrt{1 + (T_v \cdot \omega_{cv})^2}}{T_v \cdot \omega_{cv}} \cdot \frac{KB}{Gain_i} \cdot \frac{V_{g,rms}^2}{V_o} \cdot \frac{R/2}{1 + \left(\frac{R}{2}\right) \cdot C \cdot s} \cdot Gain_v = 1$$

$$K_v = \frac{T_v \cdot \omega_{cv}}{\sqrt{1 + (T_v \cdot \omega_{cv})^2}} \cdot \frac{Gain_i}{KB} \cdot \frac{V_o}{V_{g,rms}^2} \cdot \frac{\sqrt{1 + \left(\left(\frac{R}{2}\right) \cdot C \cdot \omega_{cv}\right)^2}}{\frac{R}{2}} \cdot \frac{1}{Gain_v}$$

$$K_v = \frac{0,0085 \cdot 2\pi \cdot 20}{\sqrt{1 + (2\pi \cdot 20)^2}} \cdot \frac{1}{3,215 \cdot 10^{-3}} \cdot \frac{400}{220^2} \cdot \frac{\sqrt{1 + \left(\left(\frac{400^2/70}{2}\right) \cdot 130 \cdot 10^{-6} \cdot 2\pi \cdot 20\right)^2}}{\left(\frac{400^2/70}{2}\right)}$$

$$\cdot \frac{1}{6,25 \cdot 10^{-3}} = 4.92$$

Con los parámetros de los reguladores calculados se incluyen los datos en el circuito de Psim, obteniendo el resultado de la figura 49:

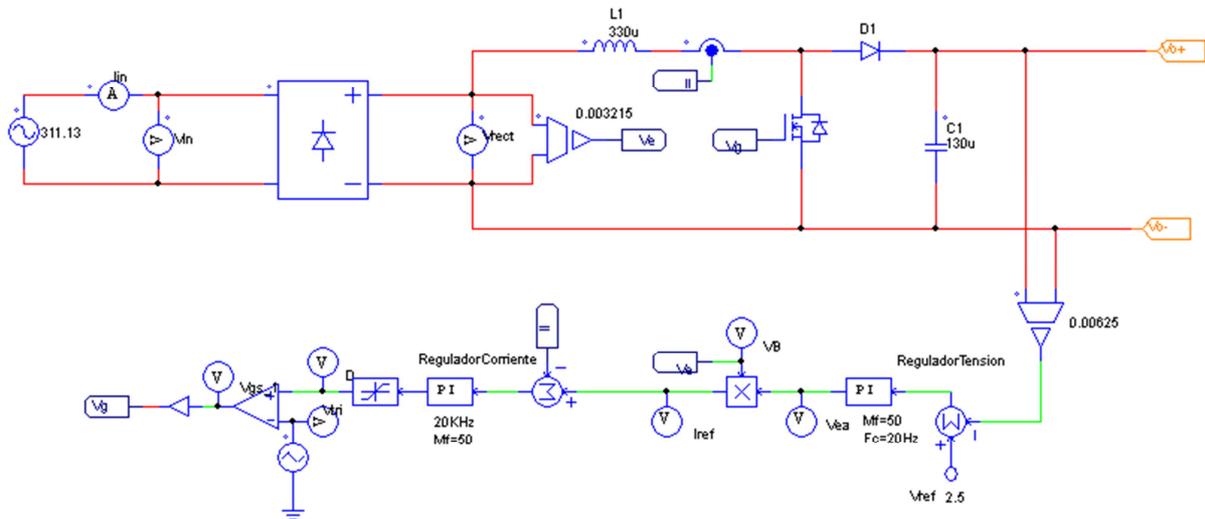


Figura 49. Etapa elevadora con CFP.

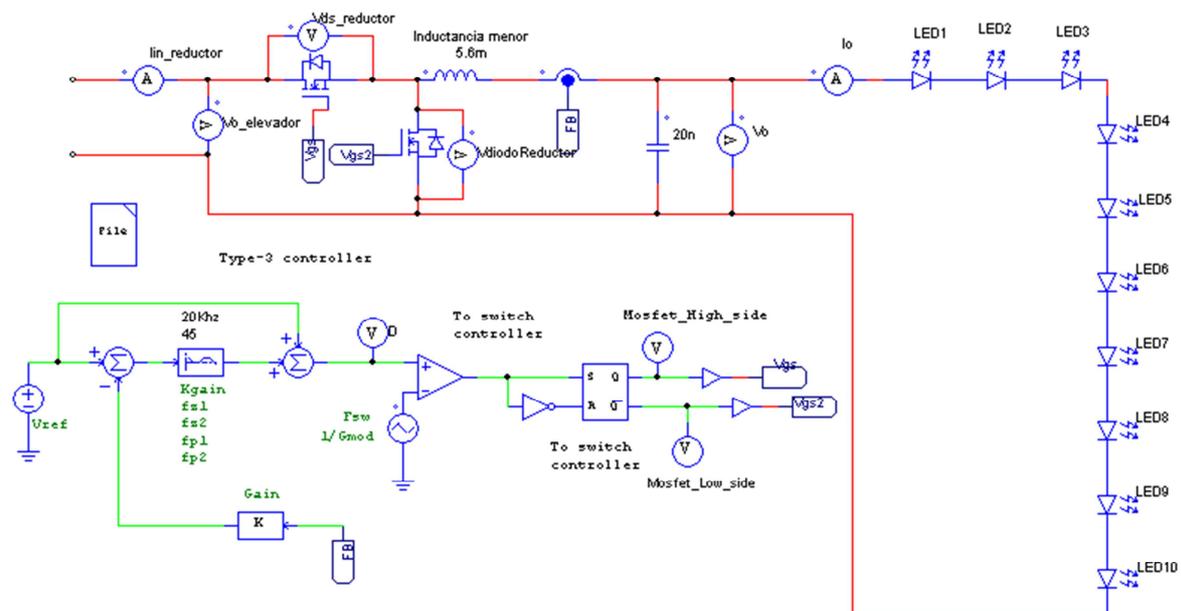


Figura 50. Reductor a la salida del elevador con CFP.

El reductor que se utilizará es el mismo ya empleado en el apartado 6.2, con la diferencia de que los diez módulos de LEDs están conectados. Esto se debe a que el doble lazo de la etapa elevadora corregirá el factor de potencia de todo lo que tenga conectado tras él y como consecuencia la corriente que el elevador tome de la red será sinusoidal. Por tanto no es necesario variar la carga del reductor para ajustar la corriente de entrada de todo el sistema a la tensión de entrada de la red. La gráfica siguiente muestra lo explicado:

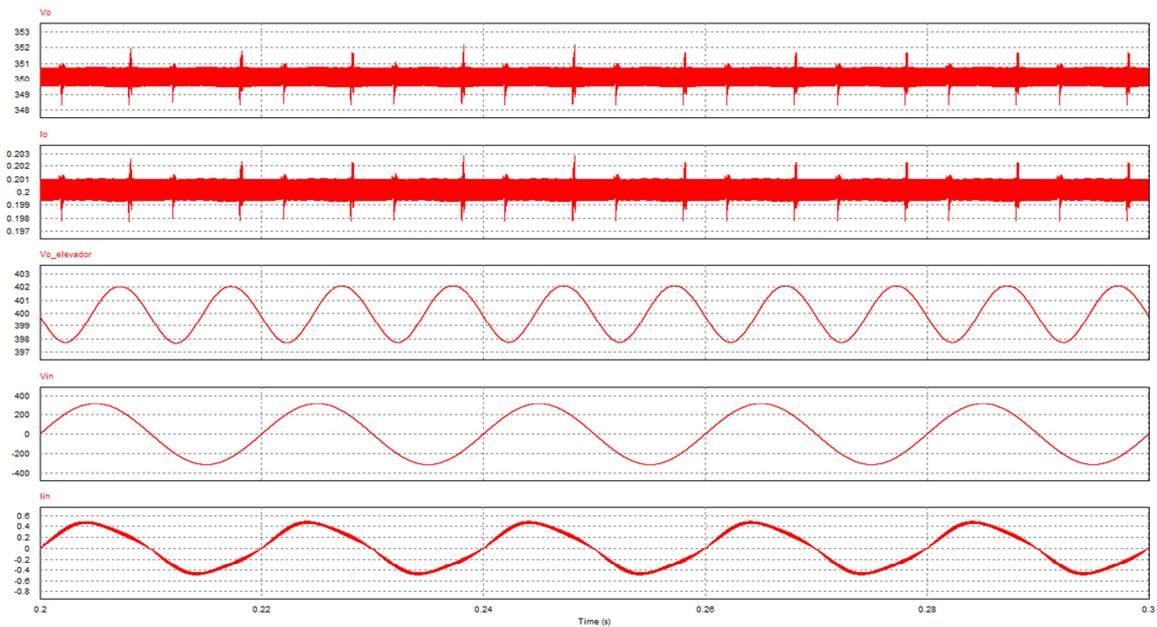


Figura 51. Resultados del elevador con CFP y reductor.

Se observa que tanto la corriente como la tensión en la carga son estables y tienen un rizado muy contenido. La tensión que suministra el elevador es sinusoidal, con un valor medio de 400 V y si se comparan la tensión de entrada y corriente de entrada se puede comprobar que están prácticamente en fase, resultando un factor de potencia de 0,96. La distorsión armónica total (DAT) de la corriente de entrada es inferior al 8%.

### 6.3.1. Diseño con componentes reales

En este caso es preciso utilizar un integrado UC3854 para el control de la etapa elevadora con CFP. El integrado UC3854 es un pre regulador del factor de potencia capaz de alcanzar factores de 0,99 y distorsión en la corriente de red inferior al 5%. Dispone de una salida de 1 A para disparar el transistor del elevador.

Para el diseño del circuito de conexión de UC3854, el primer paso a seguir es calcular la corriente de pico máxima [7]:

$$I_{pk,max} = I_{pk} + \frac{\Delta I}{2} = 1,237 + \frac{0,247}{2} = 1,361 \text{ A}$$

Según el fabricante, la tensión en la resistencia debe ser 1V cuando se alcanza la corriente de pico máxima. Por tanto:

$$R_S = \frac{V_{RS}}{I_{pk,max}} = \frac{1}{1,361} = 0,735\Omega \approx 0,75\Omega$$

Entonces la tensión en la resistencia  $R_S$  cuando circule la corriente de pico máxima será:

$$V_{RS,pk} = I_{pk,max} \cdot R_S = 1,361 \cdot 0,75 = 1,021 \text{ V}$$

El siguiente paso es diseñar el limitador de corriente, para ello el fabricante recomienda establecer como límite una corriente de sobrecarga del 12% del valor de  $I_{pk,max}$ :

$$V_{RS,sobrecarga} = I_{pk,sobrecarga} \cdot R_S = 1,12 \cdot 1,361 \cdot 0,75 = 1,143 \text{ V}$$

Si se toma  $R_{pk1} = 10 \text{ k}\Omega$  y  $V_{ref} = 7,5 \text{ V}$ :

$$R_{pk2} = \frac{V_{RS,sobrecarga} \cdot R_{pk1}}{V_{ref}} = \frac{1,143 \cdot 10 \text{ k}}{7,5} = 1,524 \text{ k}\Omega \approx 1,5 \text{ k}\Omega$$

Para el divisor de tensión feedforward el fabricante recomienda los siguientes valores:

$$R_{ff1} = 910 \text{ k}\Omega$$

$$R_{ff2} = 91 \text{ k}\Omega$$

$$R_{ff3} = 20 \text{ k}\Omega$$

Para seleccionar  $R_{vac}$  hay que tener en cuenta el pico máximo de la tensión de línea y la tensión máxima del multiplicador de corriente,  $600 \mu\text{A}$ :

$$V_{pk,max} = \sqrt{2} \cdot V_{in,max} = \sqrt{2} \cdot 270 = 381,83 \text{ V}_{pk}$$

$$R_{vac} = \frac{381,83}{600 \cdot 10^{-6}} = 636,4 \text{ k}\Omega \approx 620 \text{ k}\Omega$$

A continuación se calcula la resistencia de polarización  $R_{b1}$  con la ecuación que proporciona el fabricante:

$$R_{b1} = 0,25 \cdot R_{vac} = 0,25 \cdot 620 \cdot 10^3 = 155 \text{ k}\Omega \approx 150 \text{ k}\Omega$$

Selección de  $R_{set}$ :

$$I_{ac,min} = \frac{V_{in,min,pk}}{R_{vac}} = \frac{80 \cdot \sqrt{2}}{620 \cdot 10^3} = 182,5 \mu\text{A}$$

$$R_{set} = \frac{3,75}{2 \cdot I_{ac,min}} = \frac{3,75}{2 \cdot 182,5 \cdot 10^{-6}} = 10,275 \text{ k}\Omega \approx 10 \text{ k}\Omega$$

Selección de  $R_{mo}$ . La tensión en esta resistencia debe ser la misma que en  $R_S$  cuando se llegue al límite de corriente máxima con la entrada de corriente mínima:

$$R_{mo} = \frac{V_{RS,pk} \cdot 1,12}{2 \cdot I_{ac,min}} = \frac{1,021 \cdot 1,2}{2 \cdot 182,5 \cdot 10^{-6}} = 3,133 \text{ k}\Omega \approx 3,3 \text{ k}\Omega$$

Para fijar la frecuencia del oscilador hay que calcular el condensador  $C_T$ :

$$C_T = \frac{1,25}{R_{set} \cdot f_{sw}} = \frac{1,25}{10 \cdot 10^3 \cdot 200 \cdot 10^3} = 625 \text{ pF} \approx 680 \text{ pF}$$

Ganancia del amplificador de corriente a la frecuencia de conmutación. La variación de tensión en la resistencia de sensado debido al rizado de la corriente por la bobina debe ser igual a la tensión del condensador de temporización (5.2 V):

$$\Delta V_{RS} = \frac{V_o \cdot R_S}{L \cdot f_{sw}} = \frac{400 \cdot 0,75}{1,6 \cdot 10^{-3} \cdot 200 \cdot 10^3} = 0,938 \text{ V}_p$$

$$G_{ca} = \frac{V_s}{\Delta V_{RS}} = \frac{5,2}{0,938} = 5,55 \text{ V/V}$$

El siguiente paso es calcular las resistencias de realimentación:

$$R_{ci} = R_{mo} = 3,3 \text{ k}\Omega$$

$$R_{cz} = G_{ca} \cdot R_{ci} = 5,55 \cdot 3,3 \cdot 10^3 = 18,3 \text{ k}\Omega$$

Frecuencia de cruce del lazo de corriente:

$$f_{ci} = \frac{V_o \cdot R_S \cdot R_{cz}}{V_s \cdot 2\pi L \cdot R_{ci}} = \frac{400 \cdot 0,75 \cdot 18,3 \cdot 10^3}{5,2 \cdot 2\pi \cdot 1,6 \cdot 10^{-3} \cdot 3,3 \cdot 10^3} = 31,82 \text{ kHz}$$

El condensador  $C_{cz}$  dará un margen de fase a  $45^\circ$ , estableciendo un cero a la frecuencia de cruce del lazo:

$$C_{cz} = \frac{1}{2\pi \cdot f_{ci} \cdot R_{cz}} = \frac{1}{2\pi \cdot 31,8 \cdot 10^3 \cdot 18,32 \cdot 10^3} = 273 \text{ pF} \approx 270 \text{ pF}$$

Ahora se coloca un polo por encima de  $f_{sw}/2$ :

$$C_{cp} = \frac{1}{2\pi \cdot f_{sw} \cdot R_{cz}} = \frac{1}{2\pi \cdot 200 \cdot 10^3 \cdot 18,3 \cdot 10^3} = 43,5 \text{ pF} \approx 47 \text{ pF}$$

Rizado de la tensión de salida:

$$V_{o,pk} = \frac{P_{in}}{2\pi \cdot f_r \cdot C_o \cdot V_o} = \frac{70}{2\pi \cdot 100 \cdot 127 \cdot 10^{-6} \cdot 400} = 2,14 \text{ V}$$

Rizado de tensión de amplificador de error de tensión:

$$G_{ca} = \frac{\Delta V_{vao} \cdot \%Rizado}{V_{o,pk}} = \frac{4 \cdot 0,015}{2,14} = 0,028$$

Condensadores y resistencias del lazo de tensión:

$$R_{vi} = 511 \text{ k}\Omega$$

$$C_{vf} = \frac{1}{2\pi \cdot f_r \cdot R_{vi} \cdot G_{ca}} = \frac{1}{2\pi \cdot 100 \cdot 511 \cdot 10^3 \cdot 0,028} = 111,2 \text{ nF} \approx 120 \text{ nF}$$

$$R_{vd} = \frac{R_{vi} \cdot V_{ref}}{V_o - V_{ref}} = \frac{511 \cdot 10^3 \cdot 7,5}{400 - 7,5} = 9,764 \text{ k}\Omega \approx 10 \text{ k}\Omega$$

Frecuencia de cruce del lazo de tensión:

$$f_{ci} = \sqrt{\frac{P_{in}}{\Delta V_{vao} \cdot V_o \cdot R_{vi} \cdot C_o \cdot C_{vf} \cdot (2\pi)^2}}$$

$$f_{vi} = \sqrt{\frac{70}{4 \cdot 400 \cdot 511 \cdot 10^3 \cdot 127 \cdot 10^{-6} \cdot 120 \cdot 10^{-9} \cdot (2\pi)^2}} = 11,79 \text{ Hz}$$

Cálculo de  $R_{vf}$  :

$$R_{vf} = \frac{1}{2\pi \cdot f_{vi} \cdot C_{vf}} = \frac{1}{2\pi \cdot 11,79 \cdot 120 \cdot 10^{-9}} = 112,5 \text{ k}\Omega \approx 110 \text{ k}\Omega$$

Los condensadores de la red feedforward de tensión determinan la cantidad de tercer armónico que la red feedforward inyecta a la corriente red eléctrica. El contenido de segundo armónico de la tensión de red rectificada es el 66.2% y THD la distorsión armónica total permitida. Entonces se calcula la atenuación necesaria y la frecuencia a la que colocaremos dos polos, siendo  $f_r$  es la frecuencia del segundo armónico:

$$G_{ff} = \frac{\%THD}{66,2\%} = \frac{1,5}{66,2} = 0.0227$$

$$f_p = \sqrt{G_{ff}} \cdot f_r = \sqrt{0.0227} \cdot 100 = 15 \text{ Hz}$$

$$C_{ff1} = \frac{1}{2\pi \cdot f_p \cdot R_{ff2}} = \frac{1}{2\pi \cdot 15 \cdot 91 \cdot 10^3} = 117 \text{ nF} \approx 120 \text{ nF}$$

$$C_{ff2} = \frac{1}{2\pi \cdot f_p \cdot R_{ff3}} \frac{1}{2\pi \cdot 15 \cdot 20 \cdot 10^3} = 530 \text{ nF} \approx 560 \text{ nF}$$

A continuación se muestra el circuito de conexión del UC3854 al elevador:

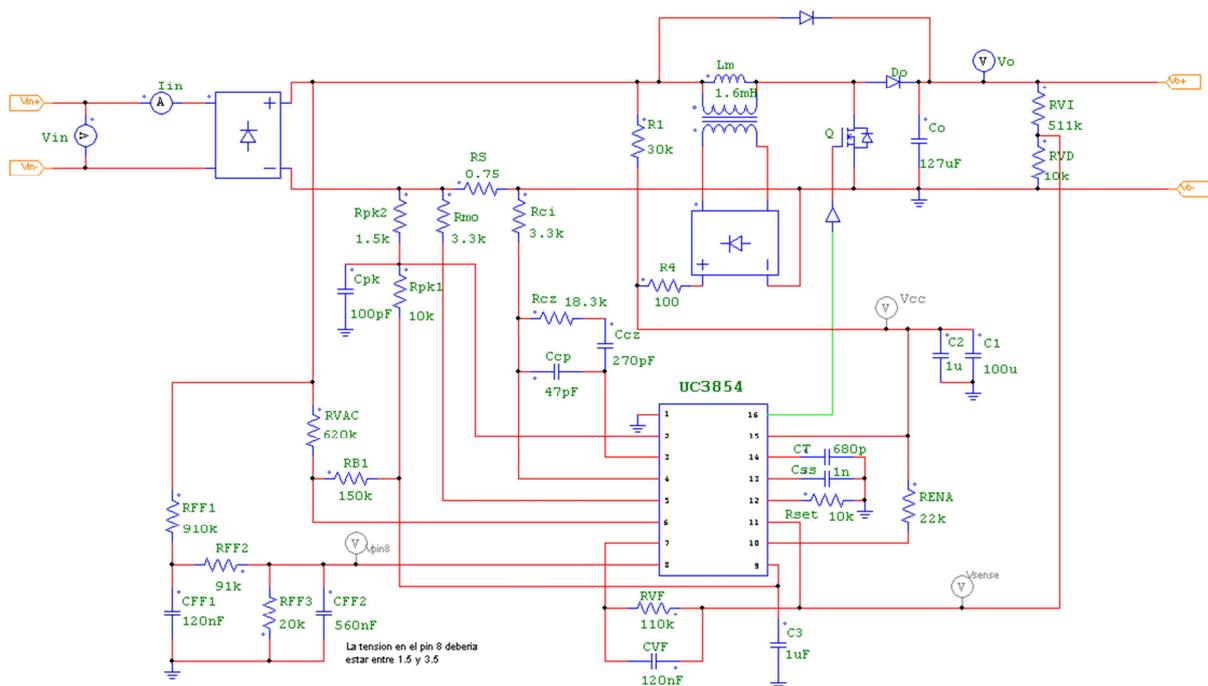


Figura 52. Circuito de conexión del integrado UC3854.

## Capítulo 7

### Diseño del sistema de conexión y desconexión de la carga

En este capítulo se detallará el proceso de diseño y fabricación del sistema de conexión y desconexión de la carga. Se han utilizado los programas informáticos OrCAD Pspice para el diseño eléctrico y OrCAD Layout para el diseño de la tarjeta de circuito impreso.

Este circuito deberá recibir las señales de control de una FPGA que regirán la apertura y cierre de unos mosfets para cortocircuitar la carga o permitir el paso de la corriente por ella. Puesto que la corriente que proporciona la FPGA no es suficiente para disparar los transistores, se necesitarán unos drivers para tal propósito. Además, los drivers seleccionados tienen una tensión umbral para el nivel alto que es superior a la amplitud de las señales de control de la FPGA, por lo que se necesitará adaptar los niveles de las señales de control.

A pesar de que en las simulaciones se han hecho pruebas con hasta diez módulos de LEDs, el circuito que se va a diseñar solamente tendrá capacidad para controlar cinco módulos, pues son de los que se dispone en el laboratorio.

Los componentes elegidos para el diseño son los siguientes:

- Driver Mosfet IR2117
- Transistor Mosfet Dual AU1RF7341Q
- Transistor Mosfet VN0610L
- Condensador cerámico 100nF 55V
- Condensador cerámico 10nF 300V
- Diodo 1N4007
- Resistencia 10k $\Omega$  1/4W
- Resistencia 15 $\Omega$  1/4W

A continuación se muestran las diferentes partes del circuito:

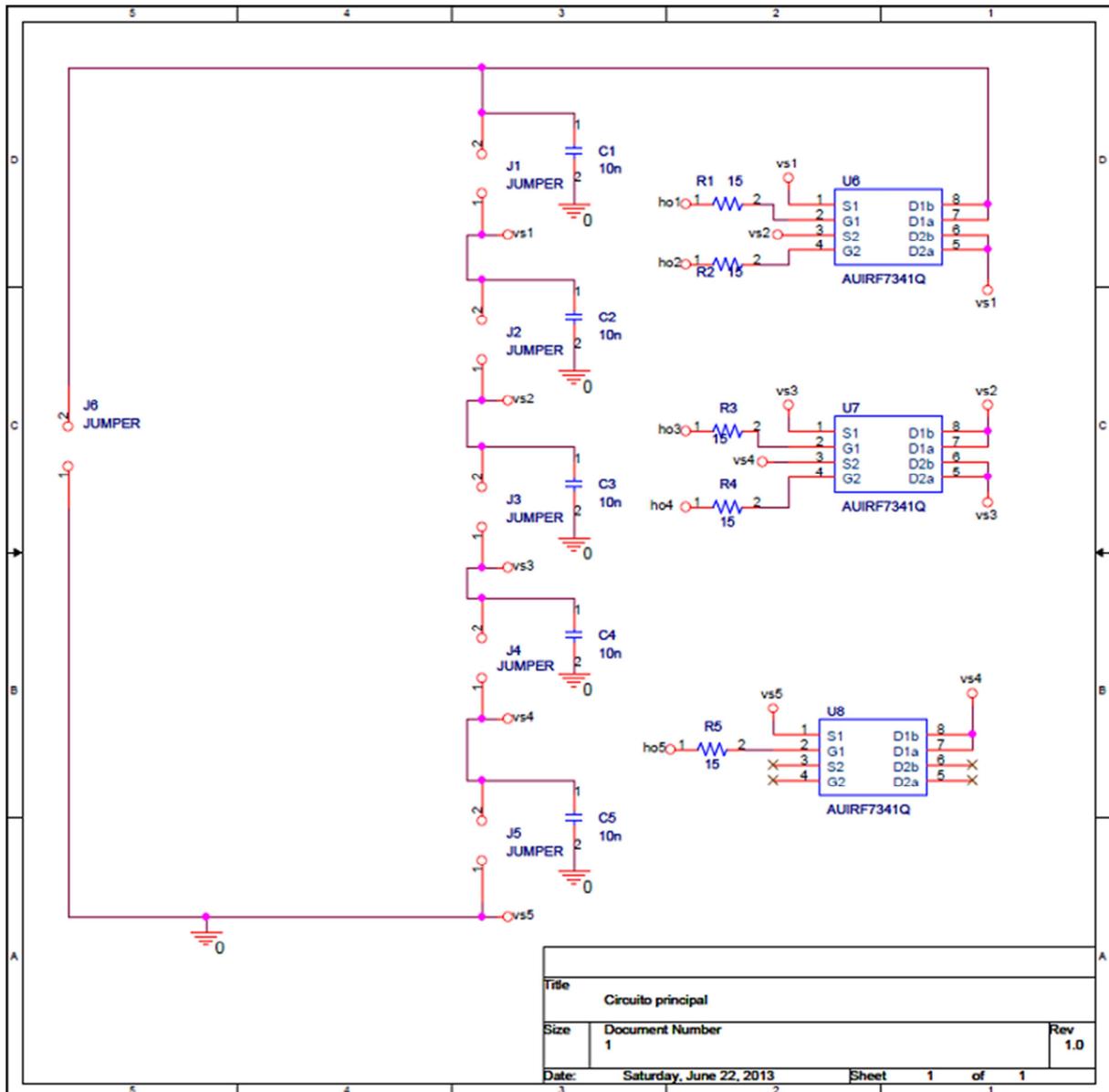


Figura 53. Circuito principal del sistema de conexión y desconexión.

Los Jumper 1 a 5 serán los bornes de los de los módulos de LEDs, siendo los terminales 2 los ánodos y los terminales 1 los cátodos. En el Jumper 6 se conectará la salida de la etapa de potencia que se vaya a utilizar. El transistor U8 tiene uno de sus transistores internos sin conectar, puesto que no es necesario.

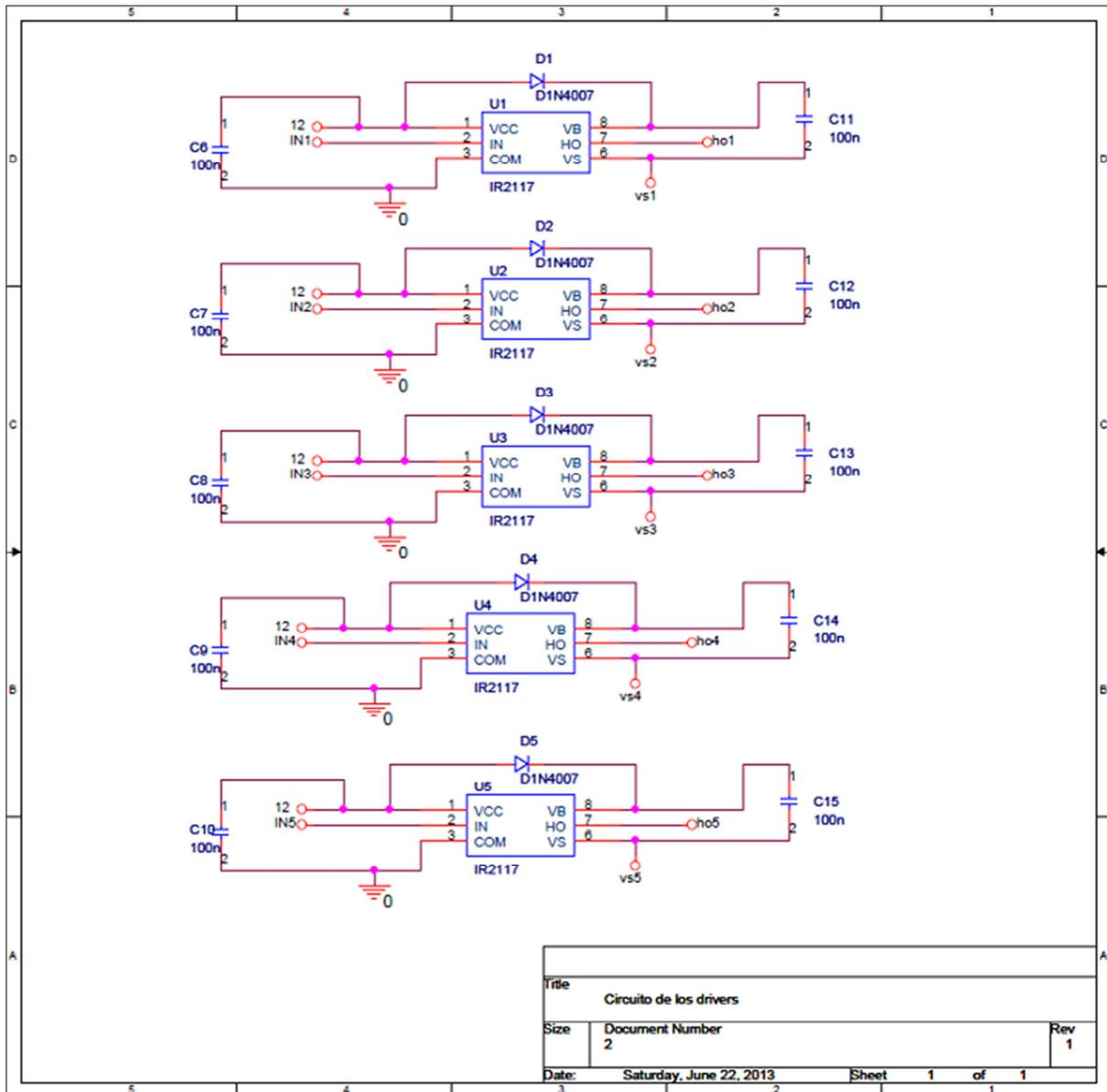


Figura 54. Circuito de los drivers.

Cada driver recibe una señal procedente del circuito que adapta la amplitud de las señales de control y emite una señal de disparo hacia la puerta de los transistores.

Para el driver U1, IN1 sería la señal de control adaptada en amplitud y ho1 sería la señal de disparo para la puerta del transistor que cortocircuita el módulo LED número 1.

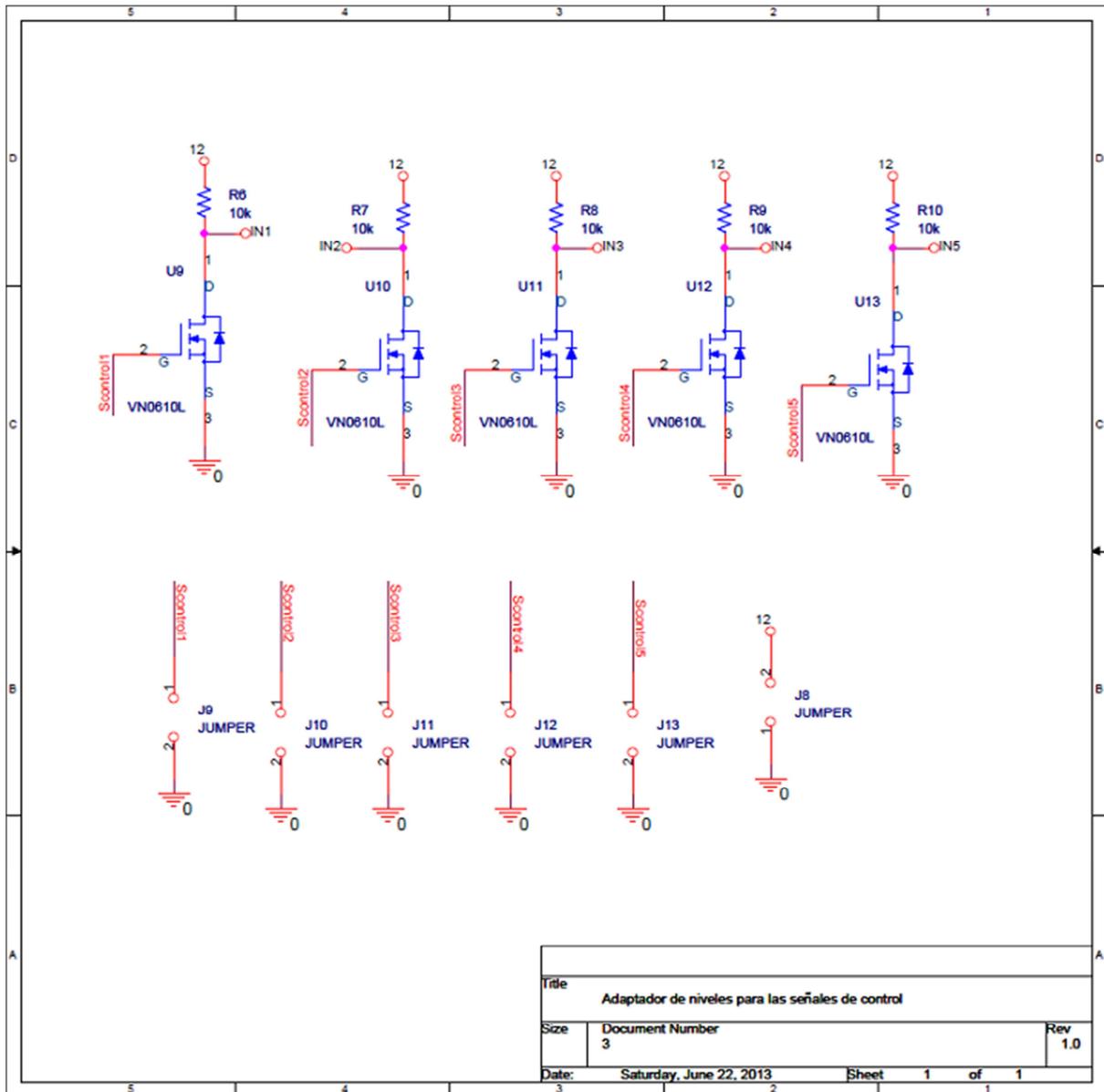


Figura 55. Adaptador de niveles para las señales de control.

Esta etapa funciona como un inversor: cuando entra una señal de 3,3V procedente de la FPGA, sale una señal de 0V hacia los drivers. Por el contrario, cuando entra una señal de nivel bajo, el adaptador manda una señal de 12V a los drivers.

En la siguiente página se puede ver una simulación del funcionamiento de la tarjeta. El primer gráfico corresponde a unas hipotéticas señales de la FPGA mientras que el segundo muestra las señales invertidas que salen del adaptador y por último los módulos LED que se conectan o desconectan.

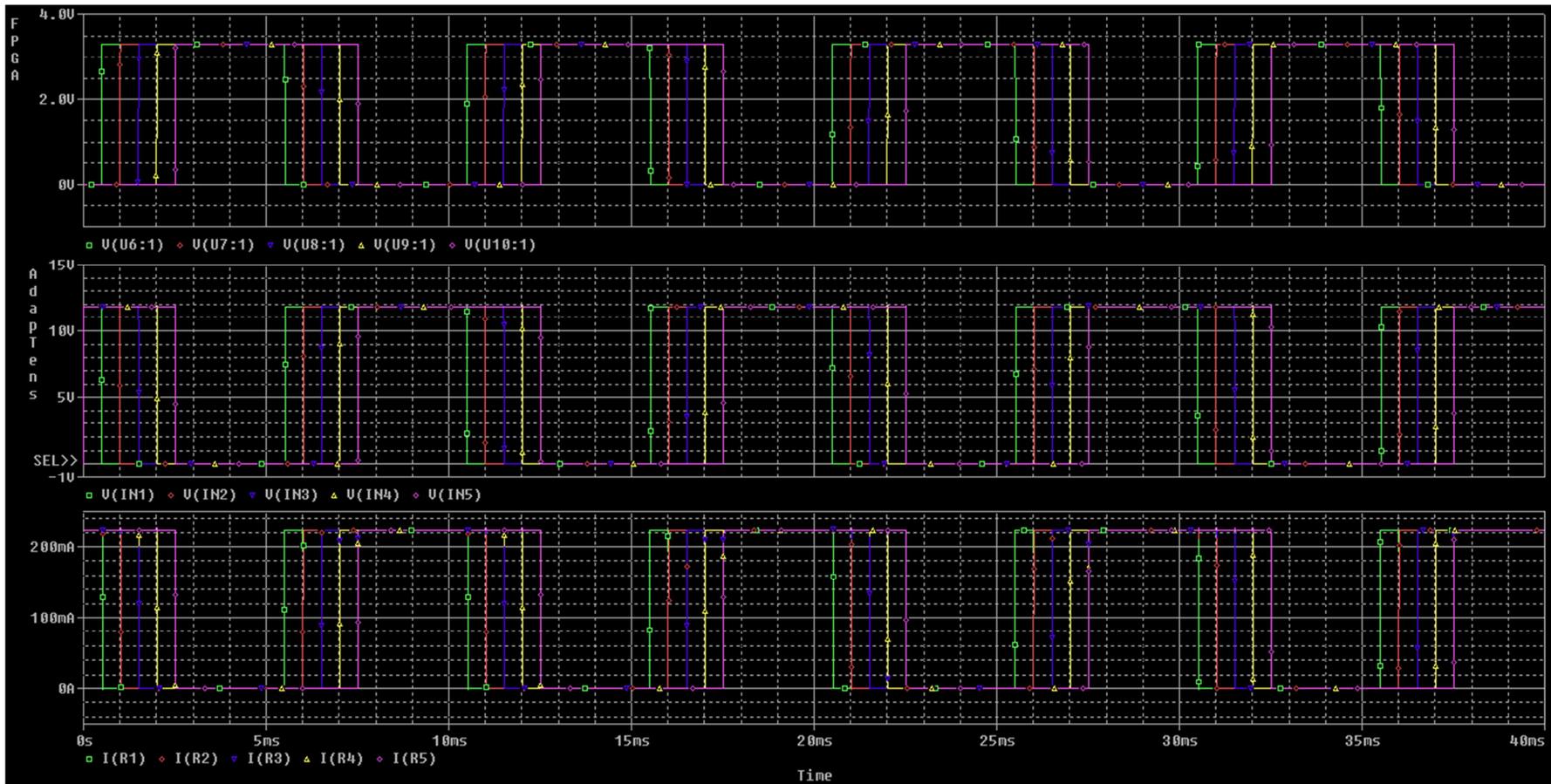


Figura 56. Simulación del sistema de conexión y desconexión de la carga.

Por último, hay que hacer el diseño de la PCB. Para hacer un buen diseño hay que emplazar los componentes por bloques funcionales para facilitar la visualización del circuito, pero a la vez hay que pensar como facilitar el montaje. Es importante que las pistas tengan el ancho suficiente para reducir la resistencia, que no tengan ángulos si cambian de dirección y que la distancia entre pistas sea suficientemente amplia como para que no salten arcos eléctricos. Para la alimentación, es muy recomendable crear un plano de alimentación y otro de masa. A continuación se muestran los diferentes fotolitos:

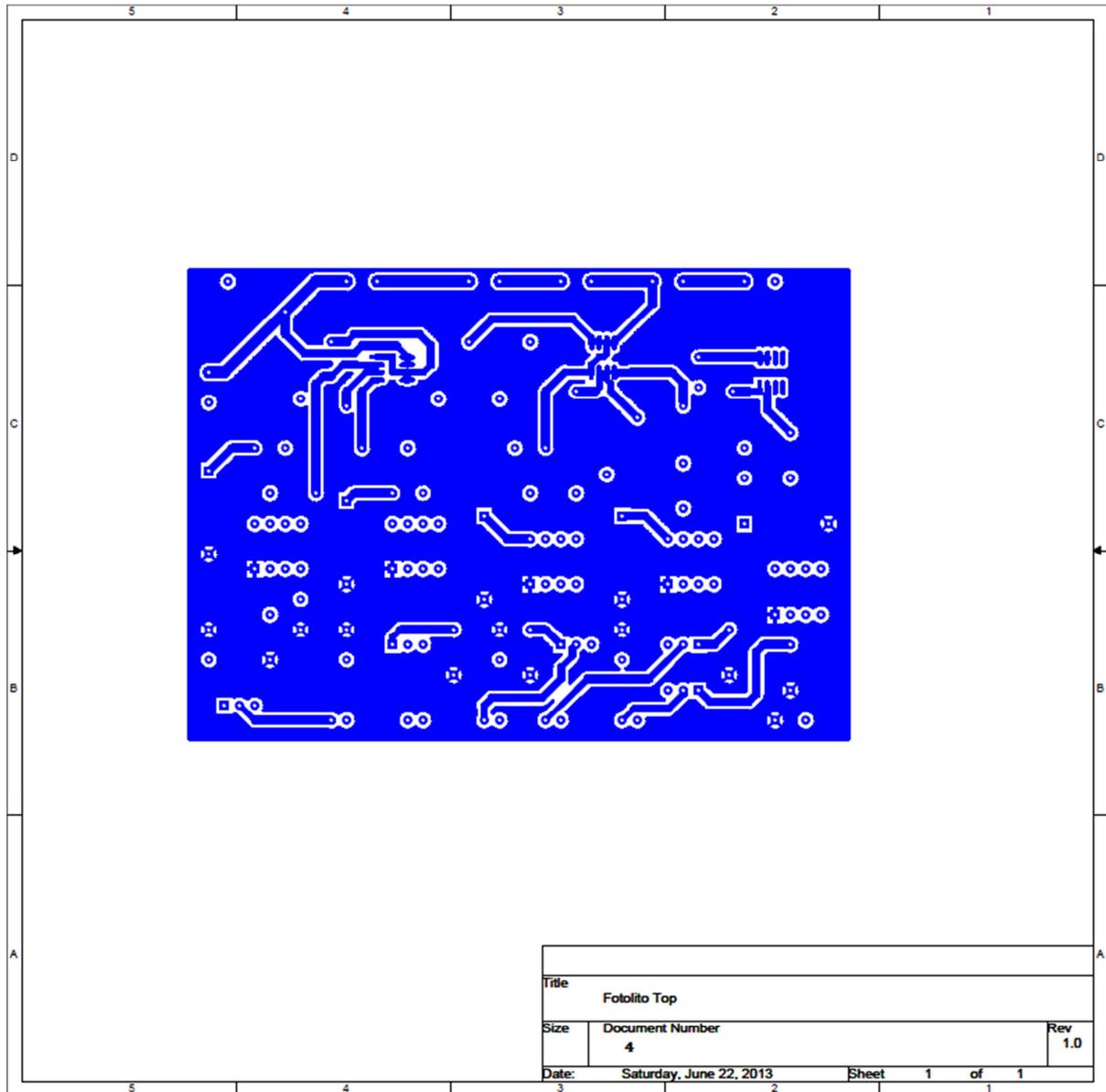


Figura 57. Fotolito Top.

En la cara Top se sitúa el plano de alimentación a 12V.

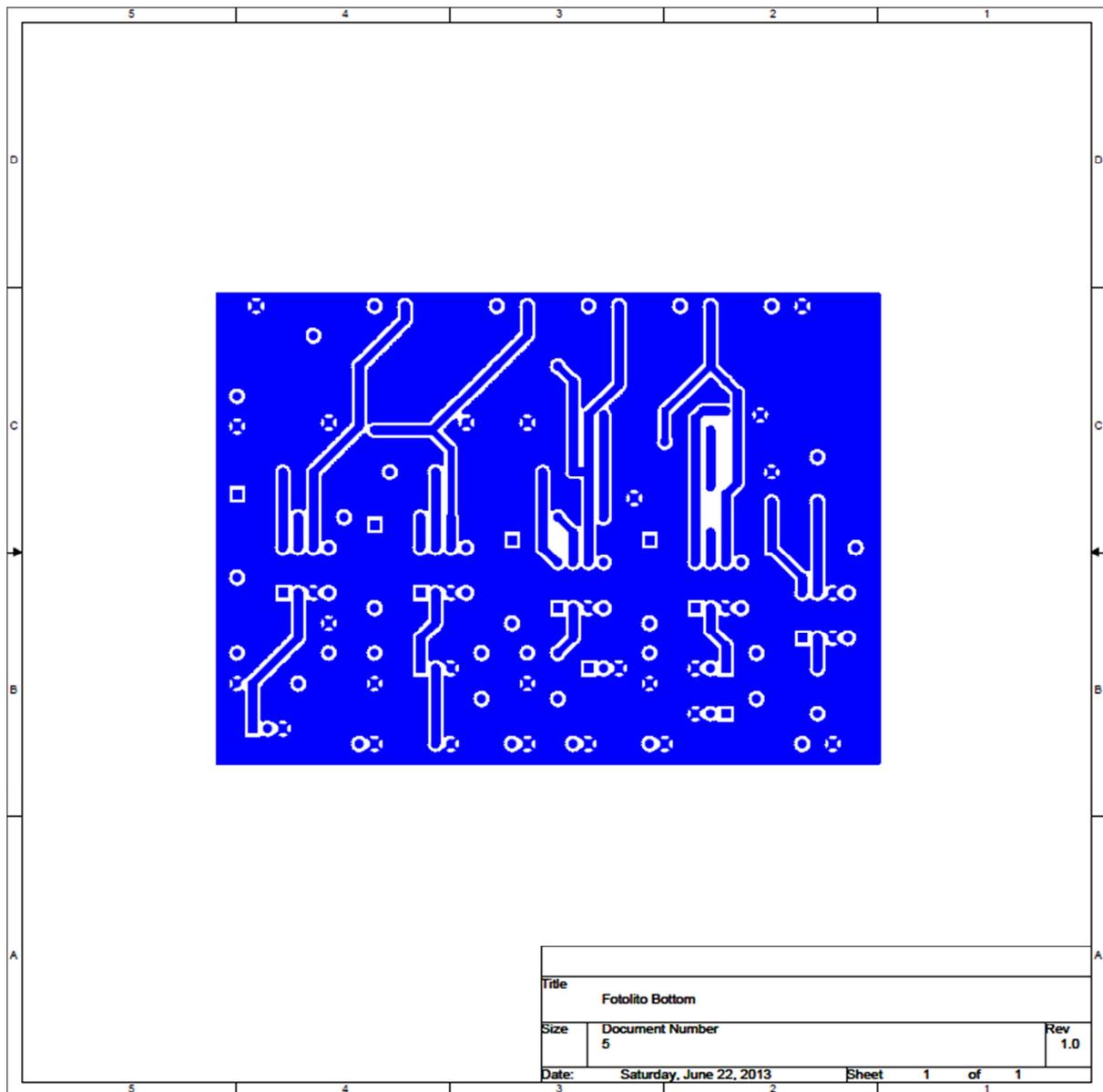


Figura 58. Fotolito Bottom.

En la cara Bottom se sitúa el plano de masa de la tarjeta.



Por último se muestra la PCB terminada:

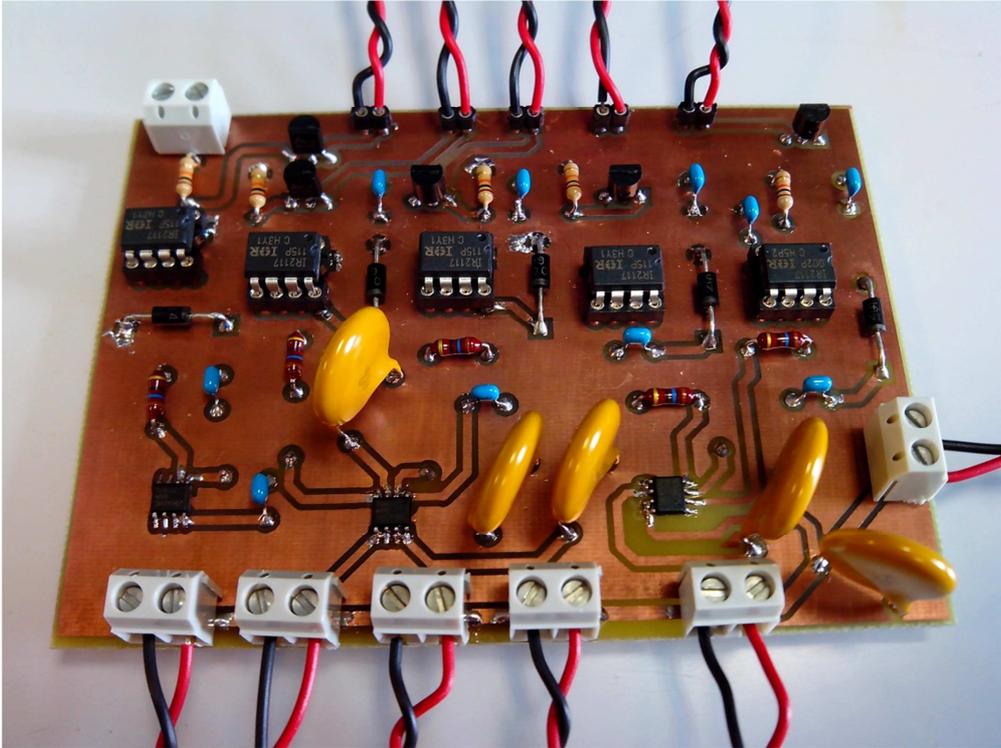


Figura 60. PCB terminada.

## Capítulo 8

### Resultados experimentales

En el presente capítulo se va a mostrar el comportamiento del sistema diseñado para la conexión y desconexión de la carga y el de las diferentes etapas de potencia elegidas para la alimentación de los LEDs.

Se ha decidido probar dos soluciones. La primera es una única etapa con un reductor controlado en corriente promediada mediante un UC3823 y carga de LED variable. La segunda es una solución de doble etapa compuesta por un elevador con pre regulador del factor de potencia UC3854, con el mismo reductor conectado a la salida y carga LED fija.

Antes de eso se muestra el comportamiento de la PCB fabricada. En la figura 8.1 se muestran 4 de las 5 señales que proporciona la FPGA ya adaptadas a 12V, en la figura 8.2 se puede comprobar cómo se invierte y adapta el nivel de la señal de la FPGA.

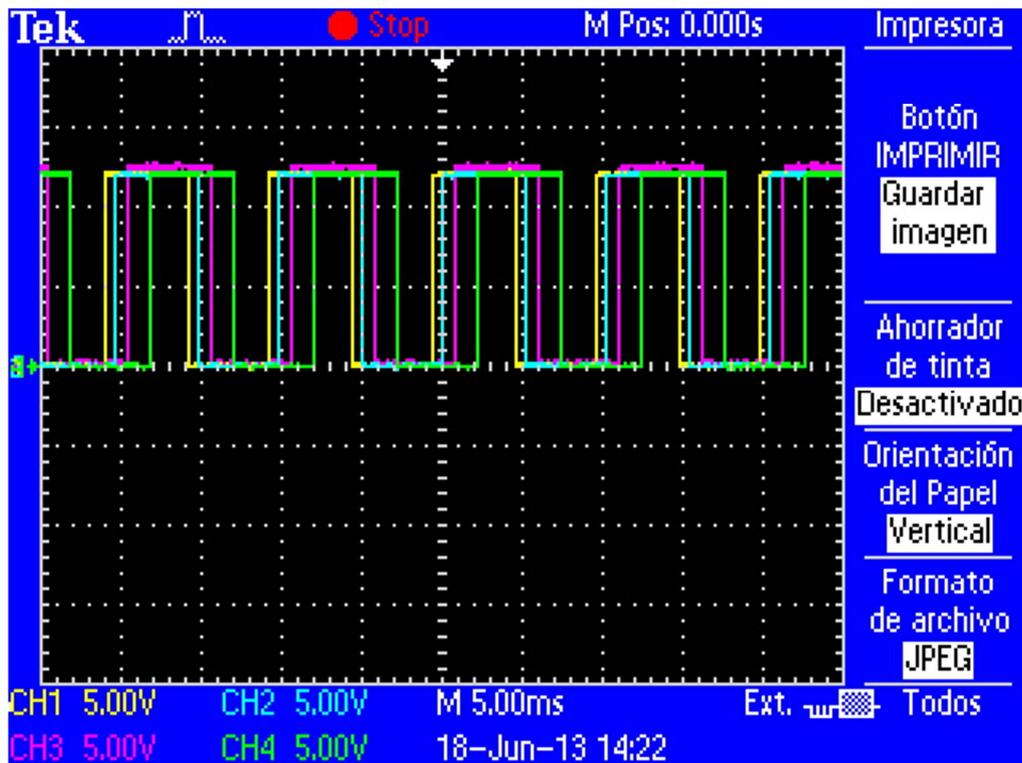


Figura 61. Formas de onda de las señales de control adaptadas.

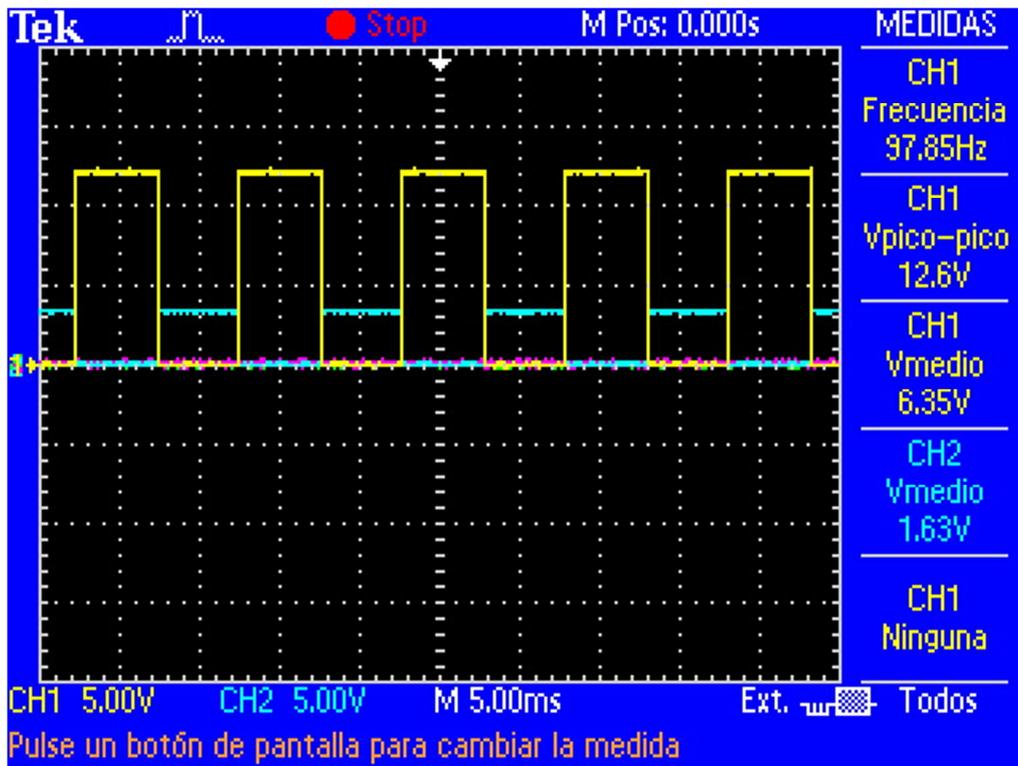


Figura 62. Formas de onda de las señales de control.

## 8.1. Solución de una etapa

En este apartado se van a mostrar los resultados del reductor controlado en corriente con control digital de la carga. Para evaluar su comportamiento el convertidor se ha conectado a la red eléctrica. En las siguientes imágenes se muestra su comportamiento.

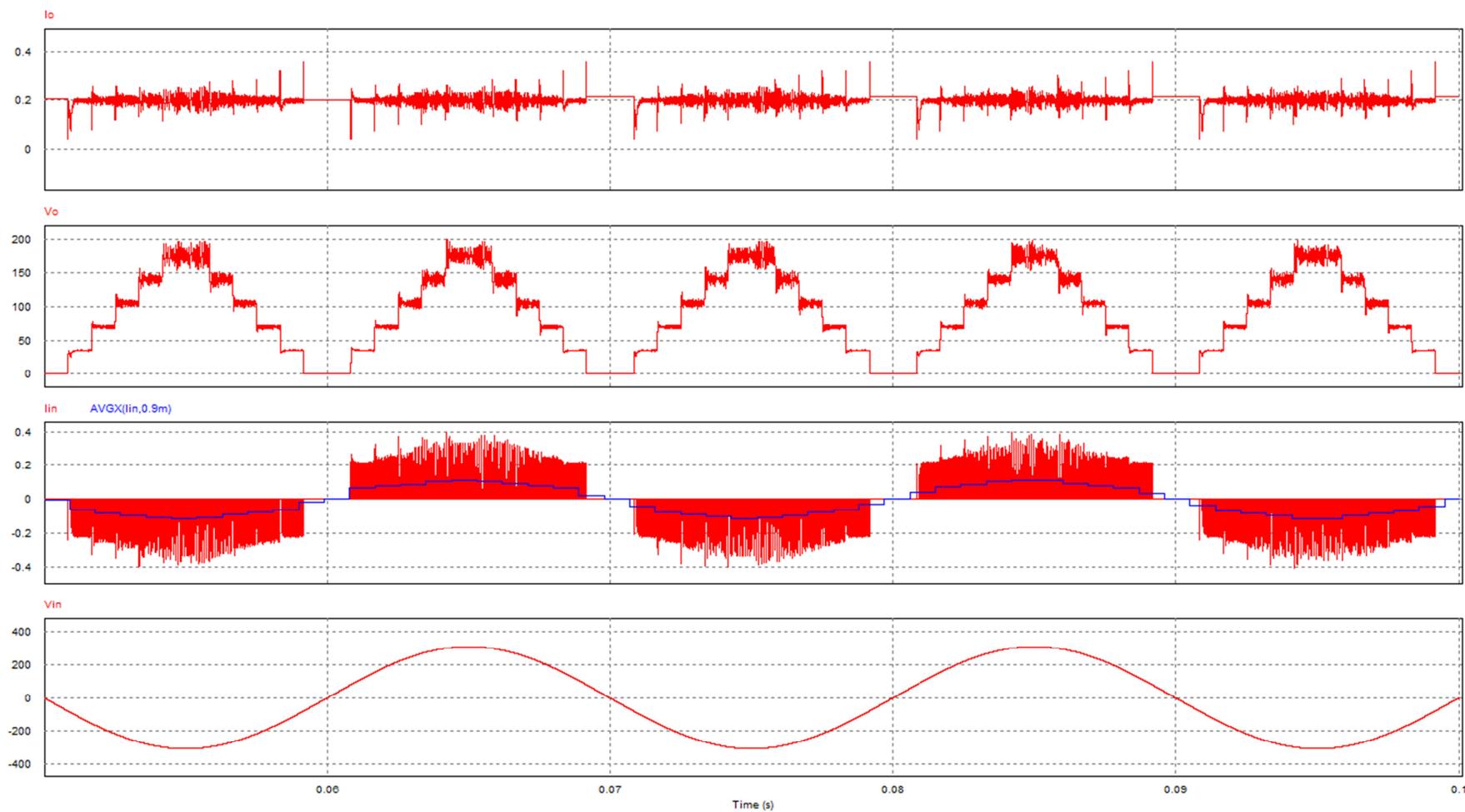


Figura 63. Resultados del reductor con control digital.

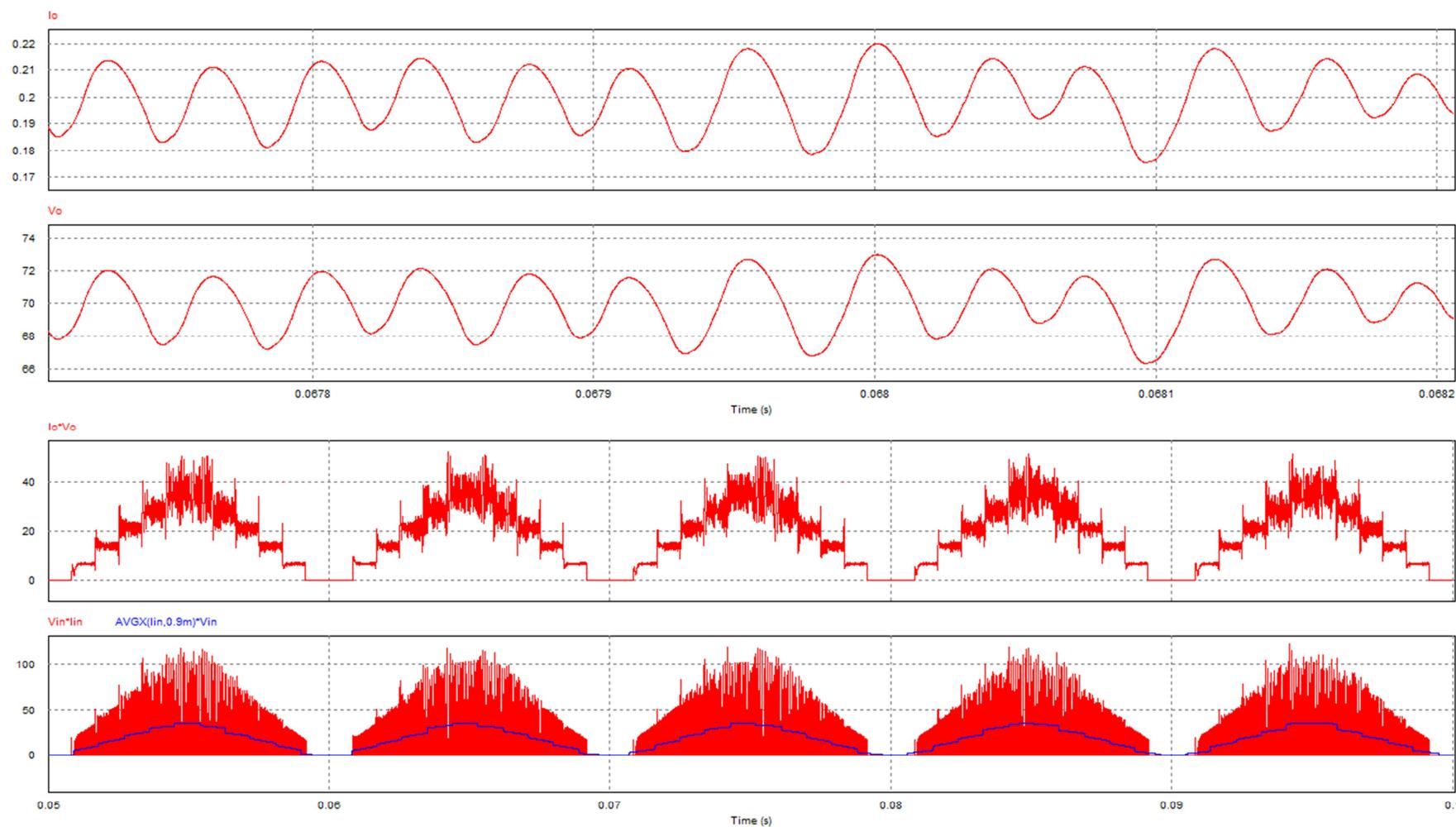


Figura 64. Detalles de resultados del reductor control digital.

En la figura 8.3 se observa que la corriente de salida tiene bastante rizado en algunos momentos; sin embargo, el valor medio de la señal es el adecuado en todo momento. Las transiciones entre los escalones de carga son muy rápidas. La corriente de entrada tiene un gran rizado de conmutación, algo inherente a la etapa reductora, aunque el valor medio aumenta correctamente en forma de escalones.

En la figura 8.4, viendo los datos de la corriente y tensión en la carga, apreciamos que están en fase. El rizado de la tensión de salida es demasiado elevado cuando están conectados cinco módulos; esto es debido a que el UC3854 no es capaz de regular con la suficiente velocidad la corriente de salida, ya que se están produciendo variaciones de carga y de tensión de entrada. A pesar de todo, la potencia media de entrada y salida es la correcta.

La potencia media de entrada es 17,6 W, mientras que la de salida es 16,9 W, lo que da un rendimiento del 96%. Considerando el desfase entre la corriente media móvil y la tensión de entrada, el factor de potencia es 0,99.

## 8.2. Solución de dos etapas

Para poder comparar los resultados del apartado anterior debe recalcularse el elevador de esta solución para adaptarlo a cinco módulos de LEDs; la etapa reductora no es necesario modificarla. Con cinco módulos la potencia de salida es menor y al ser las tensiones de entrada y salida las mismas, la corriente de entrada es menor. Si no se modificara el circuito cuando la tensión rectificadora de línea se acercase a cero, la corriente por la bobina llegaría a cero también, entrando el circuito en modo de conducción discontinuo y empeorando el factor de potencia.

El nuevo elevador tendrá que proporcionar una potencia de 35W y el circuito de conexión del UC3854 tendrá los siguientes valores, según el proceso explicado en los apartados 5.3 y 6.3.1:

- $L = 3,3 \text{ mH}$
- $C = 68 \text{ nF}$
- $R_{pk1} = 10 \text{ k}\Omega$
- $R_{pk2} = 1,5 \text{ k}\Omega$
- $R_{ff1} = 910 \text{ k}\Omega$
- $R_{ff2} = 91 \text{ k}\Omega$
- $R_{ff3} = 20 \text{ k}\Omega$
- $R_{vac} = 620 \text{ k}\Omega$
- $R_{b1} = 150 \text{ k}\Omega$
- $R_{set} = 10 \text{ k}\Omega$
- $R_{mo} = 3,1 \text{ k}\Omega$
- $C_t = 680 \text{ pF}$
- $R_{ci} = 3.1 \text{ k}\Omega$
- $R_{cz} = 18 \text{ k}\Omega$
- $C_{cz} = 270 \text{ pF}$
- $C_{cp} = 47 \text{ pF}$
- $R_{vi} = 511 \text{ k}\Omega$
- $C_{vf} = 100 \text{ nF}$
- $R_{vd} = 9,8 \text{ k}\Omega$
- $R_{vf} = 9,8 \text{ k}\Omega$
- $C_{ff1} = 120 \text{ nF}$
- $C_{ff2} = 560 \text{ nF}$

En las gráficas de las siguientes páginas se muestran los resultados del elevador con UC3854 y reductor con UC3823:

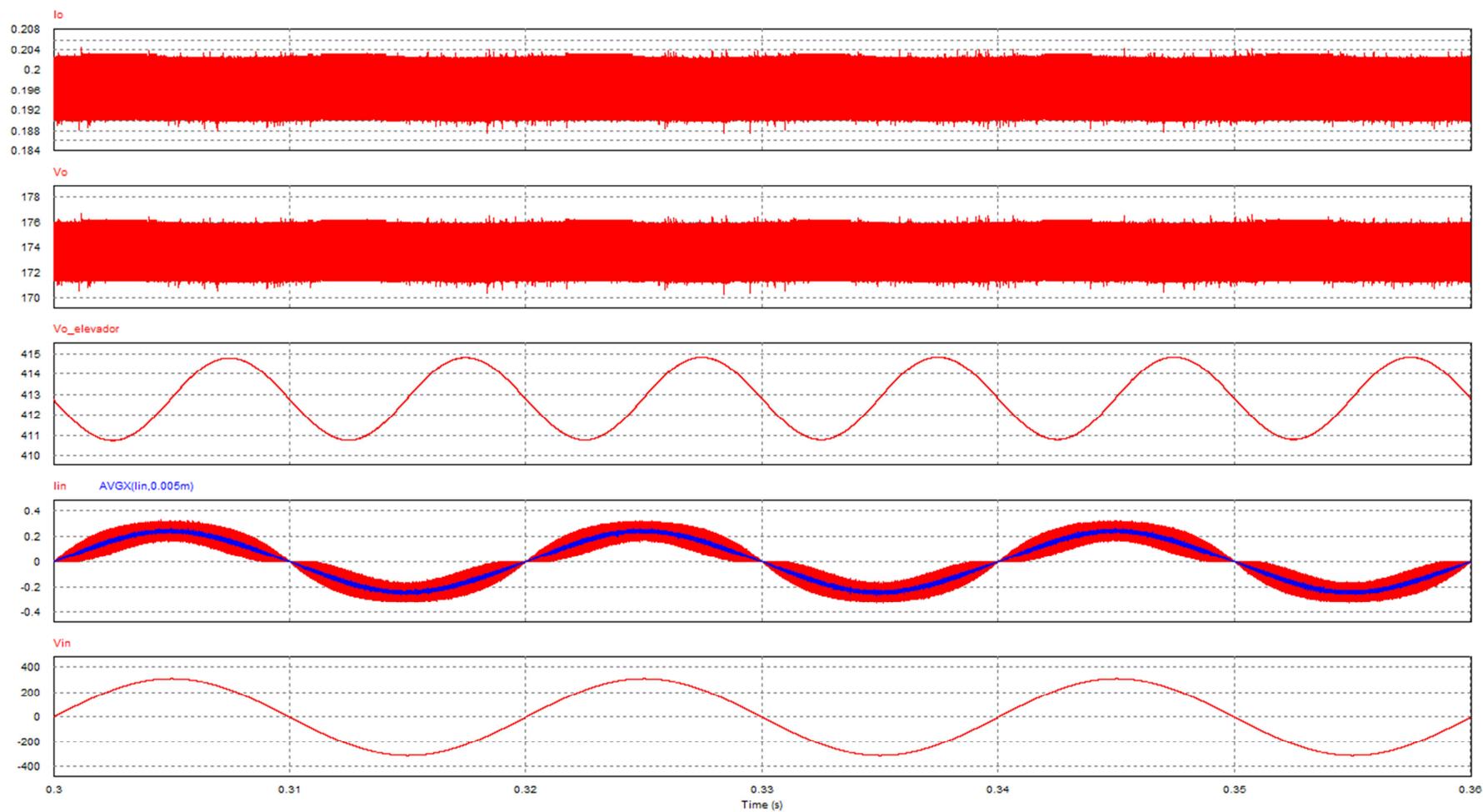


Figura 65. Resultados del elevador con corrector del factor de potencia.

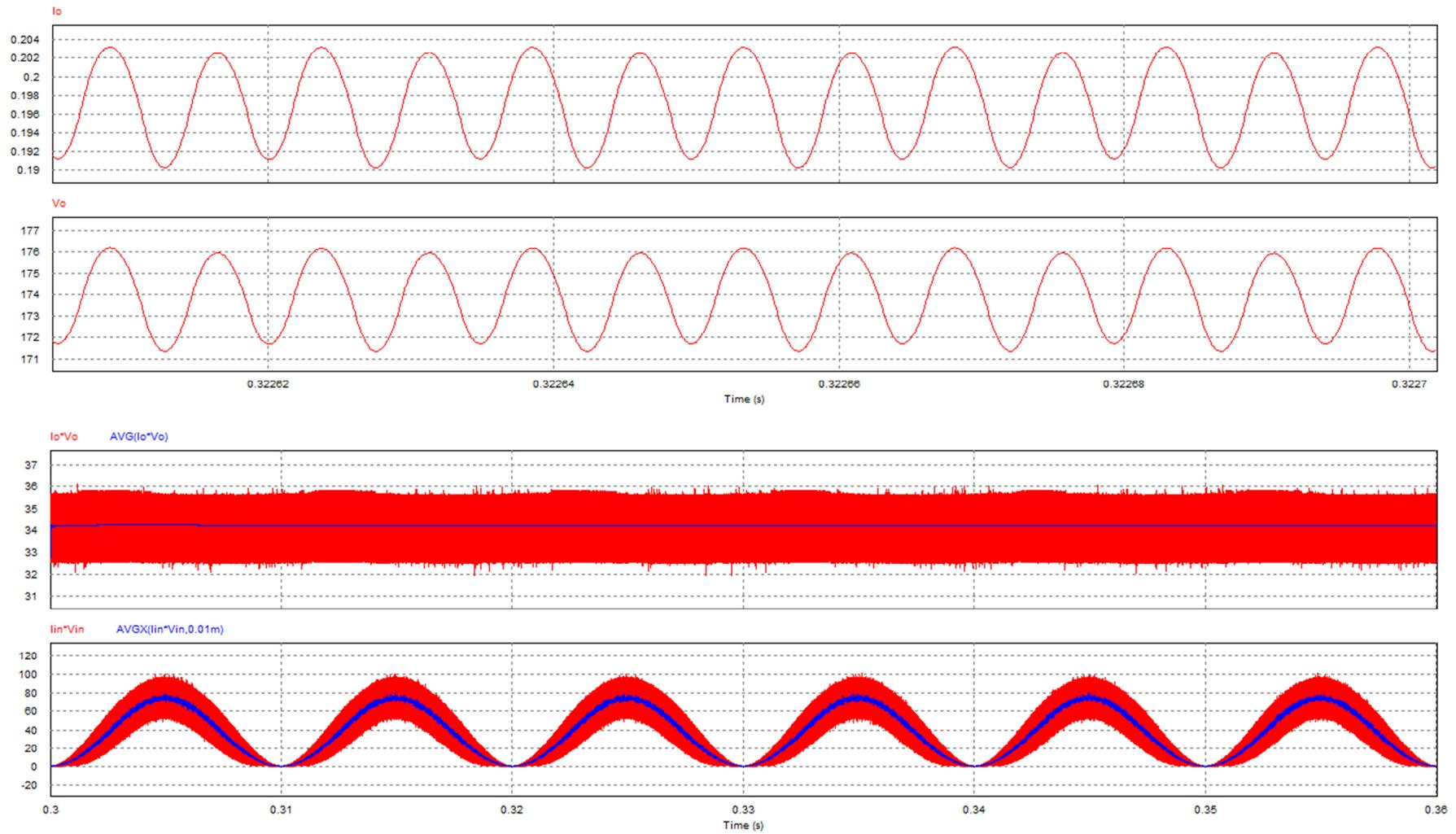


Figura 66. Detalles de Resultados elevador del con corrector del factor de potencia.

En la figura 8.3 se puede observar que los niveles de corriente y tensión en la carga son los deseados. El valor medio de la tensión de salida del elevador es ligeramente superior al que se había calculado, debido a que el divisor resistivo está compuesto por resistencias de valores comerciales, afectando a la sensibilidad del sensor de tensión. La corriente de entrada es sinusoidal y tiene el inevitable rizado de conmutación. Sin embargo, el valor medio es el correcto y comparando con la tensión de entrada no se aprecia desfase alguno.

En la figura 8.4 se ve ampliada la corriente y tensión en la carga. El rizado de ambas es despreciable y también están en fase. Las dos últimas gráficas muestran la potencia de salida y la potencia de entrada: la potencia media de entrada varía como se espera de una tensión y corriente sinusoidal, siendo el valor medio de 36,65 W, mientras que la potencia de salida es constante, con un valor medio de 34,2 W.

El factor de potencia conseguido es 0,98 y la distorsión armónica total un 5%, valores correctos para una corriente de entrada tan baja. Las pérdidas de potencia son 2,24 W debido a las pérdidas de conmutación en los transistores y en alimentar los circuitos de control. El sistema completo tiene un rendimiento del 93,32%.

## Capítulo 9

### Conclusiones y trabajos futuros

El objetivo principal de este proyecto era diseñar un sistema de iluminación basado en LED de alto brillo con control digital a través de una FPGA de forma que la potencia de entrada aumentase a escalones y corriente y tensión de entrada estuvieran en fase. Este objetivo se ha alcanzado satisfactoriamente al haber conseguido que la etapa reductora funcionara correctamente. Además se ha diseñado un elevador con el corrector de potencia, que a pesar de no tener control digital de la carga, obtiene unos resultados satisfactorios.

El control digital mediante FPGA permite que a través de unos drivers se pueda conectar y desconectar la carga modular. Las propiedades de las señales de control podrían ser modificados fácilmente a través del código almacenado en la FPGA.

Cabe destacar algunos aspectos concretos del proyecto desde un punto de vista técnico. Entre las dificultades que han surgido en el desarrollo de este trabajo se podría mencionar en primer lugar el diseño de los de los circuitos para la conexión de los controladores UC3854 y UC3823. En segundo lugar, las tensiones de las señales de control de la FPGA no eran compatibles con los drivers seleccionados, por lo que se tuvo que diseñar un circuito adicional. Por último, debido a la gran variedad de etapas de potencia se consideraron un amplio número de ellas con diferentes métodos de control, aunque no todas tuvieron un resultado satisfactorio aportaron aspectos enriquecedores desde un punto de vista académico.

En cuanto a la valoración de las etapas de potencia, en opinión del autor, tienen un comportamiento bastante bueno. En ambas soluciones propuestas, los factores de potencia y rendimientos alcanzados fueron buenos. Sin embargo, la corriente y tensión de salida en la etapa reductora no fueron todo lo estable que cabría esperar.

Como objetivo futuro sería conveniente mejorar ese aspecto. Una posible línea de investigación sería valorar si es posible mejorar este aspecto con un sistema de filtros. Otra posible línea de investigación sería el diseño de topologías multifase para alimentar independiente cada carga.

## Capítulo 10

### Anexos

#### 10.1. Planificación

A continuación se muestra la planificación seguida en cuanto a tareas correspondientes a la realización del presente trabajo. En la tabla se muestran de forma ordenada las tareas efectuadas así como una estimación del tiempo invertido en las mismas.

Nº	Tarea	Duración (días)	Fecha inicio	Fecha fin
1	Cálculo de la etapa de potencia y de control para el convertidor elevador	23	17-Sep	17-Oct
2	Cálculo de la etapa de potencia y de control para el convertidor reductor	22	18-Oct	16-Nov
3	Cálculo de los parámetros del convertidor elevador con CFP y reductor	26	19-Nov	21-Dic
4	Ajuste de los parámetros del UC3854	30	10-Ene	20-Feb
5	Ajuste de los parámetros del UC3823	22	21-Feb	22-Mar
6	Ajuste del control por histéresis	6	25-Mar	01-Abr
7	Diseño del sistema de conexión y desconexión de la carga	15	02-Abr	22-Abr
8	Selección de los componentes para el sistema de conexión y desconexión de la carga	5	23-Abr	29-Abr
9	Fabricación del prototipo del sistema de conexión y desconexión de la carga	28	30-Abr	04-Jun
10	Pruebas del funcionamiento del prototipo	16	3-Jun	25-Jun
11	Elaboración de documentación	65	27-Mar	25-Jun

Tabla 1. Planificación de tareas.

A partir de estos datos se ha realizado el diagrama de Gantt de la figura 67.

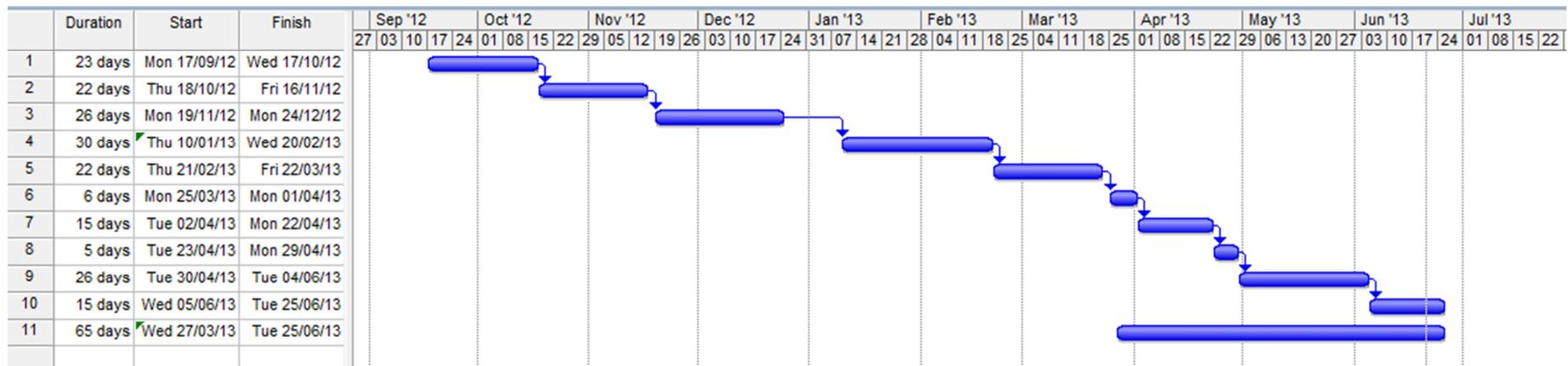


Figura 67. Diagrama de Gantt.

## 10.2. Presupuesto

**Título:** Sistema de iluminación basado en LED de alto brillo con control digital.

**Tasa de costes indirectos:** 20%.

**IVA:** 21% incluido en todos los precios.

- **Presupuesto parcial del material inventariable**

Nº	NÚMERO DE UNIDADES	DESIGNACIÓN DE LA OBRA	PRECIO POR UNIDAD	IMPORTES PARCIALES (€)
1.1	5	Driver IR2117PBF	1,78	8,9
1.2	3	Mosfet AU1RF7341Q	1,45	4,35
1.3	5	Condensador cerámico 10nF 330V	0,65	3,25
1.4	10	Condensador cerámico 100nF 50V	0,24	2,4
1.5	1	Placa de circuito impreso	3	3
1.6	5	Transistor VN0610L	0,23	1,15
1.7	10	Resistencias de 1/4W	0,022	0,22
1.8	1	Tira de pines hembra	1,31	1,31
1.9	7	Clema 2POS, 22-14AWG	0,24	1,68
1.0	1	FPGA Digilent Basys	45,18	45,18
1.11	2	Metros de cable de cobre	0,032	0,07
1.12	1	Luminaria HBLED	35,29	35,29
<b>SUBTOTAL</b>				<b>103,93</b>
<b>TOTAL MATERIAL INVENTARIABLE</b>				<b>103,93</b>

Tabla 2. Coste desglosado de material.

- Presupuesto parcial de equipos

Nº	Descripción	Coste	%Uso dedicado proyecto	Dedicación (meses)	Periodo de depreciación	COSTE IMPUTABLE (€)
2.1	Ordenador	700	100	10	60	116,67
2.2	Fuente de alimentación	380	100	1	60	6,33
2.3	Osciloscopio	980	100	1	60	16,33
2.4	Polímetro digital	25,60	100	1	60	0,43
2.5	Soldador	23	100	0.5	60	0,20
2.6	Taladradora	100	100	0.5	60	0,83
2.7	Generador de funciones	150	100	1	60	2,5
<b>TOTAL EQUIPOS</b>						<b>193,29</b>

Tabla 3. Coste desglosado de equipos.

- Presupuesto parcial de equipos

Nº	NÚMERO DE UNIDADES	DESIGNACION DE LA HORA	PRECIO POR UNIDAD	IMPORTE PARCIALES (€)
3.1	200	Horas de investigación y recopilación de información	20,53	4106
3.2	250	Horas de diseño del prototipo	20,53	5132,5
3.3	60	Horas de fabricación y montaje del prototipo	20,53	1231,8
3.4	60	Horas de pruebas y ensayos experimentales	20,53	1231,8
3.5	70	Horas de elaboración de la documentación	20,53	1437,1
<b>TOTAL PERSONAL</b>				<b>13139,2</b>

Tabla 4. Coste desglosado de personal.

- **Total**

<b>Concepto</b>	<b>Coste (€)</b>
Total Material Inventariable	103,93
Total Equipos	193,29
Total Personal	13139,2
<b>PRESUPUESTO TOTAL</b>	<b>13436,42</b>

**Tabla 5. Presupuesto total del proyecto.**

El presupuesto total de este proyecto asciende a TRECE MIL CUATROCIENTOS TREINTA Y SEIS EUROS CON CUARENTA Y DOS CÉNTIMOS.

Leganés, a 20 de Junio de 2013

## Bibliografía

- [1] N. Mohan, T.M. Undeland, W.P. Robbins. *Power electronics. Converters, applications and design*. John Wiley & Sons, Inc., 2003.
- [2] Daniel W. Hart. *Introducción a la Electrónica de Potencia*. Prentice Hall, 1997.
- [3] Iyo Horikoshi. *Diseño, construcción y caracterización de un convertidor reductor síncrono con drivers aislados y control digital*. Proyecto Fin de Carrera, Universidad Carlos III, 2012.
- [4] “Diseño del corrector del factor de potencia de una puente de alimentación de un PC”. Sistemas electrónicos de potencia. Grado de Ingeniería Electrónica y Automática. Universidad Carlos III, curso académico 2011/2012.
- [5] Lloyd H. Dixon. *Control Loop Cookbook*. Power Supply Design Seminar, Unitrode 1996. Disponible en: <http://www.dianyuan.com/blog/u/53/1179362695.pdf>
- [6] “Control de convertidores”. Sistemas electrónicos de potencia. Grado de Ingeniería Electrónica y Automática. Universidad Carlos III, curso académico 2011/2012.
- [7] Philip C. Todd. *UC3854 Controlled Power Factor Correction Circuit Design*. Application Note U-134. Unitrode, 1999.
- [8] “Type 1, 2 and 3 Control Schemes”. Converter Technology. Disponible en: [http://www.convertertechnology.co.uk/index.php?s=file\\_download&id=3](http://www.convertertechnology.co.uk/index.php?s=file_download&id=3)
- [9] UC3823 Datasheet. Texas Instruments. Disponible en: <http://www.ti.com/lit/ds/slus219b/slus219b.pdf>