Análisis, diseño y optimización del convertidor
CC–CC bidireccional reductor–elevador con
acoplamiento magnético

Alba Rodríguez Lorente

Tesis depositada en cumplimiento parcial de los requisitos para el
grado de Doctor en
Ingeniería eléctrica, electrónica y automática

Universidad Carlos III de Madrid

Director:

Andrés Barrado Bautista

Tutor:

Andrés Barrado Bautista

Septiembre de 2021

Esta tesis se distribuye bajo licencia “Creative Commons **Reconocimiento – No Comercial – Sin Obra Derivada**”.

A mi abuela, que me preguntaba cuándo.

AGRADECIMIENTOS

Quiero agradecer tanto, por tanto, y a tanta gente, que no me va a quedar más remedio que escribir algo de todo ello en este apartado, aunque por lo que dice la plantilla oficial no sea obligatorio.

No hay “en primer lugar” en mis agradecimientos, así que podéis leerlos en cualquier orden. Si no os encontráis en alguno de ellos, tened claro que es despiste mío porque estar, estáis.

Gracias a todos los profesores, en general. En particular, gracias a los profesores del GSEP por acompañarme en mi periplo, compartir vuestra experiencia y vuestros chistes. En especial, a mi tutor, Andrés, por darme la oportunidad de unirme al grupo, por acogerme, enseñarme, guiarme y tenerme paciencia.

Gracias a mis compañeros–amigos de la universidad. Gente genial, rara, divertida y entrañable, que tiene la habilidad de hacer que una bola de estrés se deshaga en cuestión de minutos. De eso y de que considere tomar café antes que agua. Por orden aleatorio: Alberto, Marlon, Leo, David, Jorge, Oscar (sin tilde en la “O”), Dahi y Moni (¡mis chicas!), Dragos y demás gentes de bien del frente común GSEP–GOTL–SIT.

Gracias a mis amigos, los de siempre, los de quedar cuando se alinean los planetas, pero quedar. Por eso, por quedar. Chicos, gracias por aguantar mis quejas, mi impuntualidad y aun así mostrar interés por mí y mi compañía.

Gracias a mi familia, a mamá, papá y David (mi trío favorito), a mis tíos, primos y abuelos. Por quererme, por apoyarme sin entender nada absolutamente, por preocuparos de que no acabase la tesis a tiempo y de que trabajase más horas de las que son saludables. Ya acabo, lo prometo.

Gracias a Jaime, porque aparte de ser guapo, alto, inteligente y divertido me ayuda a escribir los agradecimientos. Por ser mi mejor resultado de tesis, y no tener ni idea.

Mención aparte a la gente de la DEI de la Università degli Studi di Padova, en especial a los profesores Paolo Mattavelli y Giorgio Spiazzi, mis tutores en una estancia por muchas cosas memorable. Gracias por la guía y la acogida.

Por último, gracias a Ferroxcube que nos facilitó los núcleos E del Capítulo 6, porque no eran tan accesibles como creíamos al principio.

CONTENIDOS PUBLICADOS Y PRESENTADOS

Artículos de revista

1. A. Rodriguez, A. Barrado, C. Calderon, A. Lazaro, and P. Zumel, "Magnetically Coupled Buck–Boost Bidirectional DC–DC Converter", in *IEEE Transactions on Industrial Electronics*, Early Access, ISSN: 0278–0046, DOI: 10.1109/TIE.2020.3020011

(La información presentada en este artículo está totalmente incluida en el Capítulo 3. Todo el material de esta fuente incluido en la tesis no está señalado por medios tipográficos ni referencias)

2. Alba Rodriguez–Lorente, Andrés Barrado, Carlos Calderón, Cristina Fernández, Antonio Lázaro, " Non–Inverting and Non–Isolated Magnetically Coupled Buck–Boost Bidirectional DC–DC Converter ", in *IEEE Transactions on Power Electronics*, Nov. 2020, ISSN: 0885–8993, DOI: 10.1109/TPEL.2020.2984202

(La información presentada en este artículo está totalmente incluida en el Capítulo 3 y en el Capítulo 7. Todo el material de esta fuente incluido en la tesis no está señalado por medios tipográficos ni referencias)

Artículos de congreso

1. A. Rodriguez–Lorente, A. Barrado, A. Lázaro P. Zumel, and M. Sanz, "Non–inverting Magnetically Coupled Buck–Boost Bidirectional DC–DC Converter ", in *2020 IEEE 14th International Conference on Compatibility, Power Electronics and Power Engineering (CPE–POWERENG)*, Jun. 2020, ISBN: 978–1–7281–4218–0, pp. 148–155, DOI: 10.1109/TPEL.2020.2984202

(La información presentada en este artículo está totalmente incluida en el Capítulo 3 y en el Capítulo 7. Todo el material de esta fuente incluido en la tesis no está señalado por medios tipográficos ni referencias)

2. A. Rodriguez–Lorente, A. Barrado, G. Spiazzi, P. Mattavelli, J. López–López, A. Lázaro, " Modelado de un componente magnético integrado con estructura tipo E y 3 entrehierros (E3E)", in *XXVII Seminario Anual de Automática, Electrónica Industrial e Instrumentación SAAEI'20*, Sept. 2020, ISBN: 978–84–122260–2–7, pp. 377–382

(La información presentada en este artículo está totalmente incluida en el Capítulo 6. Todo el material de esta fuente incluido en la tesis no está señalado por medios tipográficos ni referencias)

3. A. Rodríguez-Lorente, A. Barrado, C. Calderón, A. Lázaro, P. Zumel, "Estudio comparativo del convertidor Reductor-Elevador de Cuatro Interruptores (FSBB) y el convertidor Reductor-Elevador Bidireccional con Acoplamiento Magnético (MCB³)", in *XXVI Seminario Anual de Automática, Electrónica Industrial e Instrumentación SAAEI'19*, Jul. 2019, ISBN: 978-84-17171-49-0, pp. 719-724

(La información presentada en este artículo está totalmente incluida en el Capítulo 7. Todo el material de esta fuente incluido en la tesis no está señalado por medios tipográficos ni referencias)

4. A. Rodríguez-Lorente, A. Barrado, A. Lázaro, C. Fernández, M. Sanz, "Diseño paso a paso de un componente magnético integrado con núcleo E y triple entrehierro ", in *XXVI Seminario Anual de Automática, Electrónica Industrial e Instrumentación SAAEI'19*, Jul. 2019, ISBN: 978-84-17171-49-0, pp. 233- 238

(La información presentada en este artículo está totalmente incluida en el Capítulo 6. Todo el material de esta fuente incluido en la tesis no está señalado por medios tipográficos ni referencias)

5. A. Rodríguez-Lorente, A. Barrado, C. Calderón, P. Zumel, A. Lazaro, C. Fernandez, "Convertidor Bidireccional Dual Active Bridge No Aislado ", in *XXV Seminario Anual de Automática, Electrónica Industrial e Instrumentación SAAEI'18*, Jul. 2018, ISBN: 978-1-7281-4218-0, pp. 148-155

(La información presentada en este artículo está totalmente incluida en el Capítulo 3. Todo el material de esta fuente incluido en la tesis no está señalado por medios tipográficos ni referencias)

6. A. Rodríguez, A. Barrado, C. Calderón, P. Zumel, A. Lázaro, C. Fernández, C. Fernandez, "Convertidor CC-CC bidireccional de doble Puente Activo Modificado (MDAB)", in *XXIV Seminario Anual de Automática, Electrónica Industrial e Instrumentación SAAEI'17*, Jul. 2017, ISBN: 978-84-606-8573-9, pp. 1-6

(La información presentada en este artículo está totalmente incluida en el Capítulo 3. Todo el material de esta fuente incluido en la tesis no está señalado por medios tipográficos ni referencias)

OTROS MÉRITOS DE INVESTIGACIÓN

Artículos de revista

1. Carlos Calderon, Andrés Barrado, Alba Rodriguez, Pedro Alou, Antonio Lazaro, Cristina Fernandez and Pablo Zumel, "General Analysis of Switching Modes in a Dual Active Bridge with Triple Phase Shift Modulation", *MDPI Energies*, Sept. 2018, ISSN: 1996–1073, DOI: 10.3390/en11092419. <https://doi.org/10.3390/en11092419>

Artículos de congreso

1. C. Calderon, A. Barrado, A. Rodriguez, A. Lazaro, M. Sanz, E. Olías, “Dual active bridge with triple phase shift, soft switching and minimum RMS current for the whole operating range”, in *43rd IEEE Annual Conference of the IEEE Industrial Electronics Society, IECON 2017*, Nov. 2017, ISBN: 978–1–5386–1128–9, pp. 4671–4676, DOI: 10.1109/IECON.2017.8216805.
2. C. Calderon, A. Barrado, A. Rodriguez, A. Lazaro, C. Fernandez, P. Zumel, “Dual active bridge with triple phase shift by obtaining soft switching in all operating range ", in *Energy Conversion Congress and Exposition (ECCE), 2017 IEEE*, 2017, ISBN: 978–1–5090–2999–0, pp. 1739–1744, DOI: 10.1109/ECCE.2017.8096004
3. C. Calderón, A. Barrado, A. Rodríguez, A. Lázaro, C. Fernández, P. Zumel, “Dual Active Bridge (TPS–DAB) with Soft Switching in the whole output power range", in *11th IEEE International Conference on Compatibility, Power Electronics and Power Engineering (CPE–POWERENG) CPE 2017*, Abril. 2017, ISBN: 978–1–5090–4963–9, pp. 217–222, DOI: 10.1109/CPE–POWERENG48600.2020.9161698
4. C. Calderón, A. Barrado, A. Rodríguez, A. Lázaro, M. Sanz, E. Olías, “Dual Active Bridge con triple desfase, soft switching y corriente eficaz mínima en todo el rango de funcionamiento ", in *XXIV Seminario Anual de Automática, Electrónica Industrial e Instrumentación SAAEI'17*, Jul. 2017, ISBN: 978–84–606–8573–9, pp. 1–6
5. C. Calderón, A. Barrado, A. Rodríguez, A. Lázaro, C. Fernández, P. Zumel, “Modos de conmutación del DAB–TPS con ZVS o ZCS: Caso I ", in *XXIV Seminario Anual de Automática, Electrónica Industrial e Instrumentación SAAEI'17*, Jul. 2017, ISBN: 978–84–606–8573–9, pp. 1–6

6. C. Calderón, A. Barrado, A. Rodríguez, A. Lázaro, C. Fernández, P Zumel, "Dual Active Bridge con triple desfase y soft switching en todo el rango de funcionamiento", in *XXIV Seminario Anual de Automática, Electrónica Industrial e Instrumentación SAAEI'17*, Jul. 2017, ISBN: 978-84-606-8573-9, pp. 1-6
7. A. Martín-Lozano, A. Barrado, A. Rodríguez-Lorente, A. Lázaro, and C. Fernández, "Energy Management System Optimization for a Fuel Cell Hybrid Vehicle based on Power Losses Minimization", in *2020 IEEE 14th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG)*, Jun. 2020, ISBN: 978-1-7281-4218-0, 402-408, DOI: 10.1109/CPE-POWERENG48600.2020.9161482
8. A. Martín-Lozano, A. Barrado, A. Rodríguez-Lorente, A. Lázaro, C. Fernández, "Optimización del sistema de gestión de energía de un vehículo híbrido de pila de combustible basado en la minimización de las pérdidas de energía", in *XXVII Seminario Anual de Automática, Electrónica Industrial e Instrumentación SAAEI'20*, Sept. 2020, ISBN: 978-84-122260-2-7, pp. 492-497

Patentes, Registros y Modelos de Utilidad

1. A. Barrado, A. Prodic, "Convertidor y método de conversión bidireccional de corriente continua a corriente continua sin aislamiento galvánico", ES Patente ES2706391 B2, 13 Nov. 2019

ABSTRACT

Due to their ability to absorb, store, and subsequently deliver electrical energy, Energy Storage Systems (ESS) stand out as a solution to many technical problems arising from the need always to have energy available on demand.

Among the different ESS technologies, batteries, within the category of electrochemical ESSs, have gained special relevance in recent times, for their exponential deployment in industry, with a rapid improvement in their performance. Studies predict that their use will continue to grow in the upcoming years and that they will play a major role in applications such as renewable energies and electric transport.

In general, all applications that interact with the ESSs need to have power converter circuits that control and transform the energy delivered by the ESSs efficiently, according to the needs of the load demanding that energy. Bidirectional converters are especially useful as an interface with the ESSs, since their versatility allows both the control of the power supply to the load and the conditioning of the surplus or recovered energy from the load to recharge the ESSs after having satisfied the original demand.

In this context, the research work carried out in this thesis focuses on those power converters that present non-isolated bidirectional DC–DC topologies with Buck–Boost operation as an interface with batteries and other secondary DC energy storage systems. This subset of topologies provides practical advantages in this context of use in terms of power density, and operating capability regardless of the voltage values demanded by the load and the voltage level at the source.

From the topologies analysis in the state-of-the-art that meets these requirements, it is concluded that the highest performances are obtained with topologies that allow greater flexibility in modulation, at the cost of increasing the number of components and the control difficulty.

This thesis document proposes a new non-isolated bidirectional DC–DC topology with Buck–Boost operation as an interface to electrical energy storage systems, especially batteries. The new topology is called Magnetically Coupled Bidirectional Buck–Boost converter, or MCB³. The proposal aims to achieve good power density and high modulation flexibility, allowing access to advanced modulations aimed at reducing total losses. Of the proposed converter: the operation is analyzed, the optimization through modulation possibilities is studied for both switching and conduction loss reduction, its magnetic components are designed according to a minimum volume criterion, the power stage is dimensioned based on an established specification and, at each step, the theory is validated with simulation and experimental results. Finally, its performance is compared to topological alternatives with which it shares either behavior or field of application.

The report of this thesis is organized into ten chapters, the contents of which are described below:

Chapter 1. This chapter aims to provide context to the application by reviewing the main EESs technologies, their field of use, and their current development expectations. The chapter concludes by highlighting the importance of bidirectional power converters to manage the energy supplied by ESSs.

Chapter 2. This chapter proposes a categorization of bidirectional converters according to their topological and operating characteristics and the modulation type. Some of the strategies used to reduce conduction and switching losses are also indicated. Once the design possibilities are known, the state-of-the-art is analyzed, focusing on DC–DC, non-isolated topologies with Buck–Boost operation.

Chapter 3. This chapter presents the basic version of the proposed converter, MCB³, considering ideal magnetic coupling. The topology is analyzed based on this consideration, and its operation is described using an advanced control strategy, called Triple Phase Shifted modulation, aimed at minimizing losses. The study is carried out for the Boost and Buck mode operation of the converter. The theory is validated with simulation and experimental results.

Chapter 4. This chapter studies the effect of a non-ideal magnetic coupling on the Boost mode operation of the MCB³ converter. The analysis includes the modification of the original control strategy to consider finite coupling, and the study of the observable changes for the previous optimization. The validation of the theory is performed with simulation and experimental results.

Chapter 5. This chapter studies the effect of a non-ideal magnetic coupling on the MCB³ converter's operation in Buck mode. This chapter is complementary to the previous one and includes the same parts adapted to the Buck operation.

Chapter 6. This chapter proposes the modeling of a structure based on commercial E-cores to construct integrated magnetic components called E3E. The modeling proposal includes the definition of a new equation to represent the flux leakage reluctance in the winding window. The equations from the modeling process are used to design the integrated magnetic component in the MCB³ converter configuration with higher power density.

Chapter 7. This chapter shows the potential of the proposed MCB³ converter, comparing it with two known topologies based on its operating behavior and performance as a competitive alternative in the state-of-the-art.

Chapter 8. This chapter shows the main conclusions of the study carried out in this thesis and includes the proposal of new lines of research arising from the work carried out.

References. This chapter contains all the references used in the thesis document.

Annexes. In this chapter, additional material to the explanation in the body of the thesis document is included, intended to complete the information provided and to include details of some processes.

RESUMEN

Debido a su capacidad de absorber, almacenar, y posteriormente entregar energía eléctrica, los Sistemas de Almacenamiento de Energía (SAE) se destacan como solución a un gran número de problemas técnicos derivados de la necesidad de disponer de energía en todo momento a petición de la demanda.

Entre las diferentes tecnologías de los SAE, las baterías, que figuran dentro de la categoría de SAE electroquímicos, han cobrado especial relevancia en los últimos tiempos, con un crecimiento exponencial en su implantación en la industria, y una rápida mejoría en sus prestaciones. Los estudios prevén que su uso continúe en auge durante los próximos años y que tengan un papel principal en aplicaciones como las energías renovables y el transporte eléctrico.

En general, todas las aplicaciones que interaccionan con los SAE necesitan disponer de circuitos convertidores de potencia que controlen y transformen la energía entregada por éstos de forma eficiente, de acuerdo a las necesidades de la carga demandante. En concreto, la convertidores bidireccionales son especialmente útiles como interfaz con los SAE, ya que su versatilidad permite tanto controlar el suministro de energía hacia la carga, como el acondicionamiento de la energía sobrante o recuperada de la carga para recargar los SAE después de haber satisfecho la demanda original.

En este contexto, el trabajo de investigación llevado a cabo en esta tesis se centra en aquellos convertidores de potencia que presentan topologías CC–CC bidireccionales no–aisladas con operación reductora–elevadora como interfaz con baterías, y otros sistemas secundarios de almacenamiento de energía CC. Este subconjunto de topologías aporta ventajas útiles en este contexto de uso, en términos de densidad de potencia, y capacidad de funcionamiento independientemente de los valores de tensión demandada por la carga y el nivel de tensión que haya en la fuente.

Del análisis de las topologías en el estado de la técnica que cumplen estos requisitos, se concluye que los rendimientos más altos se obtienen con topologías que permiten una mayor flexibilidad en la modulación, a costa de aumentar el número de componentes, y de una mayor dificultad en el control.

En el presente documento de tesis se propone una nueva topología CC–CC bidireccional no–aislada con operación reductora–elevadora para su aplicación como interfaz con sistemas de almacenamiento de energía eléctrica, especialmente con baterías. La nueva topología, se denomina convertidor Bidireccional Reductor–Elevador con Acoplamiento Magnético, o MCB³ a partir de las siglas de su denominación inglesa *Magnetically Coupled Bidirectional Buck–Boost converter*. La propuesta tiene como objetivo conseguir una buena densidad de potencia y una alta flexibilidad de cara a la

modulación, que le permita acceder a modulaciones avanzadas orientadas a la reducción de las pérdidas totales. Del convertidor propuesto: se analiza su funcionamiento, se estudian las posibilidades de optimización a través de la modulación tanto para la reducción de pérdidas en conmutación como en conducción, se diseñan sus componentes magnéticos de acuerdo a un criterio de mínimo volumen, se dimensiona la etapa de potencia en base a una especificación establecida y, en cada paso, se valida la teoría con resultados de simulación y experimentales. Finalmente, su desempeño se compara con alternativas topológicas con las que comparte bien comportamiento, o bien campo de aplicación.

La memoria de esa tesis se organiza en diez capítulos, cuyo contenido se describe a continuación:

Capítulo 1. Este capítulo tiene como objetivo dar contexto a la aplicación, repasando las tecnologías principales de los SAE, su campo de uso y sus expectativas actuales de desarrollo. El capítulo termina destacando la importancia de los convertidores de potencia bidireccionales como medio de gestión de la energía que suministran los SAE.

Capítulo 2. En este capítulo se propone una categorización de los convertidores bidireccionales en función de sus características topológicas, de operación y según el tipo de modulación. También se indican algunas de las estrategias utilizadas para la reducción de pérdidas en conducción y conmutación. Conocidas las posibilidades de diseño, se analiza el estado de la técnica centrado en las topologías CC–CC, no–aisladas, con operación reductora–elevadora.

Capítulo 3. En este capítulo se presenta la versión fundamental del convertidor propuesto, MCB³, considerando acoplamiento magnético ideal. La topología se analiza en base a esta consideración, y se describe su funcionamiento utilizando una estrategia de control avanzada, denominada modulación por Triple Fase Desplazada, orientada a la minimización de las pérdidas. El estudio se realiza para la operación elevadora y reductora del convertidor. La validación de la teoría se realiza con resultados de simulación y experimentales.

Capítulo 4. En este capítulo se estudia el efecto de un acoplamiento magnético no–ideal en el funcionamiento en modo elevador del convertidor MCB³. El análisis incluye la modificación de la estrategia de control original para tener en cuenta el acoplamiento finito, y el estudio de los cambios observables para la optimización realizada. La validación de la teoría se realiza con resultados de simulación y experimentales.

Capítulo 5. En este capítulo se estudia el efecto de un acoplamiento magnético no–ideal en el funcionamiento en modo reductor del convertidor MCB³. Este capítulo es complementario al anterior, e incluye las mismas partes adaptadas a la operación reductora.

Capítulo 6. En este capítulo se propone el modelado de una estructura basada en núcleos E comerciales para la construcción de componentes magnéticos integrados denominada E3E. La propuesta de modelado incluye la definición de una nueva ecuación para representar la reluctancia de dispersión de flujo en la ventana de devanado. Las ecuaciones del proceso de modelado se utilizan en el diseño del componente magnético integrado, que completa la configuración del convertidor MCB³ con mayor densidad de potencia.

Capítulo 7. En este capítulo se muestra el potencial del convertidor MCB³ propuesto, comparándolo con dos topologías conocidas en base a su comportamiento en operación y a sus prestaciones como alternativa competitiva en el estado de la técnica.

Capítulo 8. En este capítulo se muestran las conclusiones del estudio realizado en la memoria de tesis y se incluye la propuesta de las nuevas líneas de investigación que surgen a partir del trabajo realizado.

Referencias. Este capítulo contiene todas las referencias empleadas en el documento de tesis.

Anexos. En este capítulo, se incluye material adicional a la explicación en el cuerpo de la tesis, destinado a completar la información proporcionada y a incluir detalles de algunos procesos.

ÍNDICE DE CONTENIDO

CAPÍTULO 1. INTRODUCCIÓN Y ÁMBITO DE LA APLICACIÓN	1
1.1 Importancia del almacenamiento de energía eléctrica	4
1.1.1 Tipos de Sistemas de Almacenamiento de Energía	4
1.1.1.1 SAE mecánicos	5
1.1.1.2 SAE electroquímicos	5
1.1.1.3 SAE eléctricos	5
1.1.1.4 SAE químicos	6
1.1.1.5 SAE térmicos	6
1.1.1.6 Comparación entre las tecnologías de SAE	7
1.1.2. Aplicación de los SAE en la industria	8
1.1.2.1 En las energías renovables	8
1.1.2.2 En el transporte eléctrico	9
1.1.2.3 En la electrónica portátil	11
1.1.3 Las baterías basadas en litio como dispositivo en auge	11
1.2. Gestión de la energía procedente de los SAE	13
1.2.1 El convertidor de potencia como interfaz de los SAE	14
1.2.2 Convertidores de potencia y SAE en los sistemas de distribución	14
1.2.3 Conversión bidireccional de energía	16
1.3. Conclusiones	17
 CAPÍTULO 2. ESTADO DE LA TÉCNICA DE LOS CONVERTIDORES CC–CC BIDIRECCIONALES	 19
2.1 Partes fundamentales de los convertidores bidireccionales	22
2.2 Clasificación general de los convertidores BDC CC–CC	23
2.2.1 Según sus características topológicas	23
2.2.1.1 Topologías aisladas y no aisladas	23
2.2.1.2 Topologías reductoras, elevadoras y reductoras-elevadoras	24
2.2.2 Según sus características de operación	25
2.2.2.1 Conmutaciones <i>Hard-switching</i> y <i>Soft-switching</i>	25
2.2.2.2 Resonantes y no-resonantes	27
2.2.3 Según el tipo de modulación	28
2.2.3.1 Modulación por pulsos	28
2.2.3.2 Modulación por desplazamiento de fase	30
2.3 Estrategias de reducción de pérdidas en los convertidores BDC CC–CC	31
2.3.1 Reducción de pérdidas en conducción	31
2.3.2 Reducción de pérdidas en conmutación	32

2.4 Topologías BDC, CC–CC, no–aisladas, con operación reductora–elevadora	33
2.4.1 Convertidor reductor–elevador bidireccional convencional	34
2.4.2 Convertidor Ćuk bidireccional	35
2.4.3 Convertidor SEPIC/Zeta	36
2.4.4 Convertidor reductor-elevador de cuatro interruptores	37
2.5 Conclusiones y objetivos de la tesis	38
 CAPÍTULO 3. PRESENTACIÓN DEL CONVERTIDOR MCB³ CON ACOPLAMIENTO MAGNÉTICO IDEAL	 41
3.1. Convertidor MCB³	44
3.2. Estructura y principio de funcionamiento	44
3.3. Análisis de la operación en régimen permanente	45
3.3.1 Fase Desplazada como modulación básica del convertidor MCB ³	46
3.3.2 Modulación avanzada por Triple Fase Desplazada	47
3.3.3 Funcionamiento del convertidor MCB ³ con modulación TPS	49
3.3.3.1 Modos de conmutación	53
3.4 Corriente, potencia y mecanismos de reducción de pérdidas para Caso 3	55
3.4.1 Expresiones de corriente y potencia	55
3.4.2 Mecanismos de reducción de pérdidas	60
3.4.2.1 Minimización de las pérdidas en conmutación	60
3.4.2.2 Minimización de las pérdidas en conducción	64
3.5 Corriente, potencia y mecanismos de reducción de pérdidas para Caso 2	68
3.5.1 Expresiones de corriente y potencia	68
3.5.2 Mecanismos de reducción de pérdidas	72
3.5.2.1 Minimización de las pérdidas en conmutación	72
3.5.2.2 Minimización de las pérdidas en conducción	74
3.6 Validación de los resultados teóricos del Caso 3	75
3.6.1 Voltios por Segundo en el transformador de modo común, <i>TMC</i>	76
3.6.2 Dimensionamiento de los componentes del Enlace CA	78
3.6.3 Validación mediante resultados de simulación	79
3.6.4 Validación mediante resultados experimentales	82
3.7 Conclusiones	89
 CAPÍTULO 4. FUNCIONAMIENTO DEL CONVERTIDOR MCB³ CON ACOPLAMIENTO NO–IDEAL EN MODO ELEVADOR	 91
4.1 Modificación de las ecuaciones de funcionamiento	94

4.2 Modificación de las expresiones de corriente y potencia	95
4.2.1 Expresiones de corriente y potencia en modo Elevador–Caso 3	96
4.2.1.1 Corriente i_1 y potencia transferida en modo Elevador	96
4.2.1.2 Corrientes i_{μ} e i_2 en modo Elevador	101
4.3 Modificación de los mecanismos de reducción de pérdidas	104
4.3.1 Minimización de las pérdidas en conmutación	105
4.3.1.1 Condiciones generales de <i>Soft-switching</i>	105
4.3.1.2 Procedimiento para el estudio de la solución común <i>Soft-switching</i>	107
4.3.1.3 Estudio gráfico de las soluciones con <i>Soft-switching</i>	109
4.3.1.4 Obtención de la ecuación D_1 universal y límites de funcionamiento	124
4.3.1.5 Fronteras de la operación <i>Soft-switching</i>	130
4.3.1.6 Impacto de la variación de k_L y d en la solución <i>Soft-switching</i>	133
4.3.2 Minimización de las pérdidas en conducción	137
4.4 Validación de los resultados teóricos	142
4.4.1 Dimensionamiento de los componentes del Enlace CA	142
4.4.2 Validación mediante resultados de simulación	143
4.4.2.1 Simulaciones con D_1 S78 SM2 como D_1 universal	146
4.4.2.2 Simulaciones con D_1 S34 SM1 como D_1 universal	149
4.4.3 Validación mediante resultados experimentales	153
4.4.3.1 Resultados experimentales con D_1 S78 SM2 como D_1 universal	154
4.4.3.2 Resultados experimentales con D_1 S34 SM1 como D_1 universal	157
4.5 Conclusiones	162

CAPÍTULO 5. FUNCIONAMIENTO DEL CONVERTIDOR MCB³ CON ACOPLAMIENTO NO-IDEAL EN MODO REDUCTOR

165

5.1 Modificación de las ecuaciones de corriente y potencia	168
5.1.1 Expresiones de corriente y potencia en modo Reductor–Caso 2	168
5.1.1.1 Corriente i_1 y potencia transferida en modo Reductor	168
5.1.1.2 Corrientes i_{μ} e i_2 en modo Reductor	173
5.2 Modificación de los mecanismos de reducción de pérdidas	176
5.2.1 Minimización de las pérdidas en conmutación	176
5.2.1.1 Resultados del estudio gráfico de las soluciones <i>Soft-switching</i>	177
5.2.1.2 Obtención de la ecuación D_2 universal	185
5.2.1.3 Fronteras de la operación <i>Soft-switching</i>	191
5.2.2 Minimización de las pérdidas en conducción	195
5.3 Validación de los resultados teóricos	198
5.3.1 Validación mediante resultados de simulación	199
5.3.2 Validación mediante resultados experimentales	204
5.3.2.1 Análisis de los resultados de rendimiento	209

5.4 Conclusiones	210
CAPÍTULO 6. MODELADO Y DISEÑO DEL COMPONENTE MAGNÉTICO INTEGRADO	213
6.1 Introducción al modelado de componentes magnéticos	216
6.1.1 Opciones de modelado de componentes magnéticos integrados	216
6.1.2 Uso de las geometrías EE	217
6.2 Descripción de la estructura propuesta	217
6.2.1 Estructura E3E	217
6.2.2 Configuración de las inductancias integradas en la estructura E3E	218
6.3 Modelado de la estructura E3E	219
6.3.1 Redes de reluctancias–Modelado de alto nivel	219
6.3.1.1 Modelo 1	220
6.3.1.2 Modelo 2	221
6.3.1.3 Modelo 3	222
6.3.2 Ecuaciones de las reluctancias–Modelado de bajo nivel	223
6.3.2.1 Reluctancias del material ferromagnético	223
6.3.2.2 Reluctancias del espacio libre	224
6.4 Validación experimental	229
6.4.1 Comparación entre modelos	230
6.4.2 Validación del modelo seleccionado	232
6.4.3 Fiabilidad del modelado propuesto con el nivel de corriente	234
6.5 Diseño y construcción del componente <i>MI</i> sobre la estructura E3E	235
6.5.1 Especificación y parámetros del algoritmo de diseño	235
6.5.1. Desarrollo de la expresión de la densidad de flujo óptima	238
6.5.2 Resultados del algoritmo de diseño	239
6.5.3 Validación experimental y construcción del componente <i>MI</i>	241
6.6 Conclusiones	242
CAPÍTULO 7. COMPARATIVAS DEL CONVERTIDOR MCB³	245
7.1 MCB ³ como equivalente comportamental al convertidor DAB	248
7.1.1 Dimensionamiento del convertidor DAB en comparación al MCB ³	249
7.1.1.1 Similitud en los componentes activos	249
7.1.1.2 Diferencias en los componentes pasivos	249
7.1.2 Validación en simulación de la equivalencia comportamental	251
7.1.3 Validación experimental de la equivalencia comportamental	256
7.2 MCB ³ como alternativa funcional al convertidor FSBB	259

7.2.1 Selección del convertidor FSBB como principal competidor	259
7.2.2 Modulación óptima del convertidor FSBB	261
7.2.3 Dimensionamiento del convertidor FSBB	262
7.2.3.1 Componentes magnéticos	263
7.2.3.2 Componentes activos	264
7.2.4 Validación en simulación de la comparativa funcional	265
7.2.4.1 Pérdidas estimadas en los componentes principales	270
7.3 Conclusiones	274
CAPÍTULO 8. CONCLUSIONES Y LÍNEAS FUTURAS/CONCLUSIONS AND FUTURE WORK	277
8.1. Conclusiones y aportaciones	279
8.2. Líneas futuras	285
8.3. Conclusions and contributions	286
8.4. Future work	292
ANEXO A. ALGORITMO DE DISEÑO DE BOBINAS	301
ANEXO B. ALGORITMO DE DISEÑO DE TRANSFORMADORES	305
ANEXO C. ALGORITMO DE DISEÑO DEL COMPONENTE M/I	309
ANEXO D. ALGORITMO DE BÚSQUEDA DE LA TRAYECTORIA ÓPTIMA	313
ANEXO E. DECISIONES Y CONDICIONES DE USO DE LA ESTRATEGIA DE MODULACIÓN	317
ANEXO G. ESTIMACIÓN DE PÉRDIDAS CON EL MÓDULO TÉRMICO DE PSIM	327

LISTA DE ABREVIATURAS

Acrónimos

Por orden alfabético:

ABESS	Baterías avanzadas
BDC	Bidireccional
BEV	<i>Battery Electric Vehicle</i> / Vehículo Eléctrico con Batería
CA	Corriente Alterna
CAES	Aire Comprimido
CC	Corriente Continua
CC–CC	Transformación de corriente continua a corriente continua
CMI	Componente Magnético Integrado
DAB	<i>Dual Active Bridge</i>
DPS	<i>Dual Phase Shift</i> / Modulación por Fase Desplazada Dual
EMI	Interferencias Electromagnéticas
EPS	<i>Extended Phase Shift</i> / Modulación por Fase Desplazada Extendida
EV	<i>Electric Vehicle</i> / Vehículo Eléctrico
<i>f.m.m.</i>	Fuerza Magnetomotriz
FBESS	Baterías de flujo
FC	Celda de combustible
FEA	<i>Finite Element Analysis</i> / Análisis por Elementos Finitos
FES	Volante de inercia
FSBB	<i>Four Switches Buck–Boost converter</i> / Convertidor Reductor–Elevador de cuatro interruptores
LFP	Litio Ferrofosfato
LHS	Calor latente
LTO	Titanato de Litio
MCB ³	<i>Magnetically Coupled Bidirectional Buck-Boost converter</i> / Convertidor Reductor–Elevador Bidireccional con Acoplamiento Magnético
MHEV	<i>Mild Hybrid Electric Vehicles</i> / Vehículo Eléctrico Híbrido suave
<i>MI</i>	Magnético Integrado
NaNiCl	Sodio Cloruro de Nitrato o “Sal fundida”
NaS	Sulfuro de Sodio
NCA	Litio Níquel Cobalto Aluminio

NMC	Litio Níquel Manganeso Cobalto
PFM	<i>Pulse Frequency Modulation</i> / Modulación por Frecuencia de Pulso
PHEV	<i>Plug-in Hybrid Electric Vehicle</i> / Vehículo Eléctrico Híbrido Enchufable
PHS	Bombeo Hidroeléctrico
PS	<i>Phase Shift</i> –Modulación por Fase Desplazada
PWM	<i>Pulse Width Modulation</i> / Modulación por Ancho de Pulso
SAE / ESS	<i>Energy Storage Systems</i> / Sistemas de Almacenamiento de Energía
SCES	Supercondensador
SHS	Calor sensible
SMES	Superconductor magnético
SMi	<i>Switching Modes</i> / Modos de Conmutación (“i” representa las particularizaciones del parámetro que se identificarán según corresponda en el capítulo correspondiente)
TMC	Transformador de Modo Común
TG	Transformador de aislamiento galvánico
TPS	<i>Triple Phase Shift</i> / Modulación por Triple Fase Desplazada
VRB	Red–ox de Vanadio
VRLA	Baterías de Plomo ácido
ZBB	Zinc Bromuro

Términos

Por orden alfabético:

A_e	Área efectiva del núcleo magnético
A_{ext}	Sección de las columnas externas del núcleo E
B	Densidad de flujo magnético
B_{max}	Densidad de flujo máxima permitida para evitar la saturación del núcleo
C_1	Condensador en serie al primario del MI
C_2	Condensador en serie al secundario del MI
$C_{oss\ S1} - C_{oss\ S8}$	Capacidad parásita de salida de los transistores $S_1 - S_8$
d	Ratio entre V_1 y V_2
D_1	Ciclo de trabajo de la señal v_{11} , referido al desfase entre las ramas del Puente 1
D_2	Ciclo de trabajo de la señal v_{22} , referido al desfase entre las ramas del Puente 2
f_o	Frecuencia de resonancia
f_{sw}	Frecuencia de conmutación
g_a	Entrehierro/ gap en las columnas externas
g_b	Entrehierro/ gap en la columna central
H	Intensidad de campo eléctrico
i_μ	Corriente magnetizante por L_μ
i_1	Corriente por L_1
$i_{1,rms}$	Corriente eficaz por L_1
i_2	Corriente por L_2
i_{dis}	Corriente mínima para la descarga de las capacidades parásitas de los transistores antes de su encendido
$i_{S1} - i_{S8}$	Corriente por los transistores $S_1 - S_8$
J	Densidad de corriente en el conductor
K_{fe} y β	Valores de las constantes de Steinmetz para un material ferromagnético a una frecuencia de operación
k_L	Ratio entre L_μ y L_1
K_u	Ocupación de la ventana, porcentaje cobre/aire en la ventana
L_μ	Inductancia de mutua del MI / Inductancia magnetizante del TMC
L_1	Inductancia de dispersión en el primario del MI / Inductancia de transferencia de potencia en la rama superior del Enlace CA
L_{11}	Inductancia propia en el primario del componente MI

L_2	Inductancia de dispersión en el secundario del MI / Inductancia de transferencia de potencia en la rama inferior del Enlace CA
L_{22}	Inductancia propia en el secundario del componente MI
$l_a, l_b, l_{va}, l_{vb}, l_h, a, b, l_{va,semi}$	Longitudes implicadas en el cálculo de bajo nivel de las reluctancias
l_e	Longitud de la trayectoria magnética efectiva en el núcleo
MLT	Longitud media de la vuelta en el núcleo
μ	Permeabilidad magnética relativa del material
μ_0	Permeabilidad magnética del vacío
n	Ratio de vueltas en el TCM (= 1)
n_{DAB}	Ratio de vueltas en el TG del convertidor DAB
N	Número de vueltas en los devanados del componente E3E
P	Potencia transferida
P_{cu}	Pérdidas de potencia por los conductores del componente magnético
P_{EPS}	Potencia de cambio del patrón de modulación TPS-EPS a TPS-PS
P_{fe}	Pérdidas de potencia debidas al núcleo magnético
P_{max}	Potencia máxima
P_{TPS}	Potencia de cambio del patrón de modulación TPS puro a TPS-EPS
$R_a / R_{a,i}$	Reluctancia debida al entrehierro de las columnas externas (“ i ” representa las particularizaciones del parámetro que se identificarán según corresponda en el capítulo correspondiente)
$R_{air} / R_{air,i}$	Reluctancia debida al flujo de dispersión en ventana de devanado (“ i ” representa las particularizaciones del parámetro que se identificarán según corresponda en el capítulo correspondiente)
$R_b / R_{b,i}$	Reluctancia debida al entrehierro de la columna central (“ i ” representa las particularizaciones del parámetro que se identificarán según corresponda en el capítulo correspondiente)
R_h	Reluctancia debida al material ferromagnético en los tramos horizontales
R_{va}	Reluctancia debida al material ferromagnético en las columnas externas
R_{vb}	Reluctancia debida al material ferromagnético en la columna central
$S_1 - S_8$	Transistores en los puentes completos/ señales de disparo (S_1 a S_4 en el Puente 1; S_5 a S_8 en el Puente 2)
t_{1HL}	Flanco de subida de v_{11} al final de D_1 / Instante de encendido de S_3 (Instante de Conmutación de Referencia)
t_{1LH}	Flanco de subida de v_{11} al inicio de D_1 / Instante de encendido de S_1 (Instante de Conmutación de Referencia)
t_{2HL}	Flanco de subida de v_{22} al final de D_2 / Instante de encendido de S_7 (Instante de Conmutación de Referencia)

t_{2LH}	Flanco de subida de v_{22} al inicio de D_2 / Instante de encendido de S_5 (Instante de Conmutación de Referencia)
T_{sw}	Periodo de conmutación
V_I	Tensión CC en el Puente 1
v_1	Tensión en el primario del componente MI
v_{11}	Tensión diferencial a la salida del Puente 1
V_2	Tensión CC en el Puente 2
v_{22}	Tensión diferencial a la salida del Puente 2
V_c	Volumen de la sección central de un semi-núcleo E
$v_{DS\ S1} - v_{DS\ S8}$	Tensión drenador-fuente de los transistores $S_1 - S_8$
V_{ext}	Volumen un semi-núcleo E menos la sección central
$v_{GS\ S1} - v_{GS\ S8}$	Tensión de puerta de los transistores $S_1 - S_8$
$v_{L\mu}$	Tensión por L_μ
v_{L1}	Tensión en L_1
v_{L2}	Tensión por L_2
W_a	Área de la ventana donde se alojan los devanados
$\Delta B_i / \Delta B_i$	Amplitud o pico de la densidad de flujo. (“i” representa las particularizaciones del parámetro que se identificarán según corresponda en el capítulo correspondiente)
Δi_μ	Pico de corriente magnetizante
$\lambda_{\mu, max}$	Voltios por segundo máximos en el TMC
$\lambda_{\mu, max@Caso\ 3}$	Voltios por segundo en el primario del TMC en <i>Caso 3</i>
λ_1	Voltios por segundo en el primario del componente MI
λ_1	Voltios por segundo en el secundario del componente MI
ρ	Resistividad del cobre
φ	Desfase entre la señal v_{11} y la señal v_{22} , referido al desfase entre el Puente 1 y el Puente 2
ϕ_{1ext}, ϕ_{1int}	Flujo magnético debido al devanado primario utilizado en la resolución de los sistemas de mallas
ϕ_μ	Flujo mutuo. Flujo magnético común a los dos devanados
Φ_1	Flujo magnético total producido por devanado primario
ϕ_1	Flujo magnético producido por el devanado primario que circula por la columna externa de la estructura E3E
Φ_2	Flujo magnético total producido por devanado secundario
ϕ_2	Flujo magnético producido por el devanado secundario que circula por la columna externa de la estructura E3E
ϕ_{2ext}, ϕ_{2int}	Flujo magnético debido al devanado secundario utilizado en la resolución de los sistemas de mallas

ϕ_{C1}	Porción del flujo magnético producido por el devanado primario que circula por la columna central de la estructura E3E
ϕ_{C2}	Porción del flujo magnético producido por el devanado secundario que circula por la columna central de la estructura E3E

ÍNDICE DE TABLAS

Tabla 1.1 Características de las principales tecnologías de baterías	12
Tabla 2.1 Principales características de las topologías comparadas.....	34
Tabla 3.1 Valores de tensión en los puntos intermedios de cada semipunto para cada intervalo de funcionamiento.....	50
Tabla 3.2 Rango de φ/π de cada SM en el convertidor MCB ³ en Caso 2 y 3.....	54
Tabla 3.3 Expresión de la potencia nominal en los Modos de Conmutación en Caso 3	58
Tabla 3.4 Corriente instantánea i_l en los Modos de Conmutación en Caso 3	59
Tabla 3.5 Condiciones generales de <i>Soft-switching</i>	60
Tabla 3.6 Simplificación de la Tabla 3.5 con la simetría de la forma de onda de corriente	60
Tabla 3.7 Condiciones Límite de <i>Soft-switching</i> a partir de la Tabla 3.4 y la Tabla 3.6	61
Tabla 3.8 Corriente instantánea i_l en los Modos de Conmutación de interés en Caso 2	71
Tabla 3.9 Expresión de la potencia nominal en los Modos de Conmutación de interés en Caso 2.....	71
Tabla 3.10 Condiciones Límite de <i>Soft-switching</i> a partir de la Tabla 3.8 y la Tabla 3.6	72
Tabla 3.11 Especificaciones para la validación del convertidor MCB ³	75
Tabla 3.12 Valores de los componentes pasivos del Enlace CA.....	79
Tabla 3.13 Instantes de conmutación y tipo de conmutación <i>Soft-switching</i> en los transistores	79
Tabla 3.14 Puntos de operación analizados en simulación	80
Tabla 3.15 Resumen de las características de los componentes de la etapa de potencia construida	83
Tabla 4.1 Corriente instantánea i_l en los Modos de Conmutación de interés en Caso 3	100
Tabla 4.2 Expresión de la potencia nominal en los Modos de Conmutación de interés en Caso 3.....	100
Tabla 4.3 Corriente instantánea i_μ en los Modos de Conmutación de interés en Caso 3	103
Tabla 4.4 Condiciones generales de <i>Soft-switching</i>	106

Tabla 4.5 Simplificación de la Tabla 4.4 con la simetría de la forma de onda de corriente	106
Tabla 4.6 Condiciones de <i>Soft-switching</i> que se consideran en el estudio de la solución común.....	107
Tabla 4.7 Planos D_1 Límite del cumplimiento de la condición <i>Soft-switching</i> en SM1, Caso 3.....	110
Tabla 4.8 Planos D_1 Límite del cumplimiento de la condición <i>Soft-switching</i> en SM2, Caso 3.....	115
Tabla 4.9 Planos D_1 Límite del cumplimiento de la condición <i>Soft-switching</i> en SM3*,Caso 3	120
Tabla 4.10 Resultado del estudio para la obtención de D_1 universal según la Aproximación <i>Idis0</i>	125
Tabla 4.11 Resultado del estudio para la obtención de D_1 universal según la Aproximación <i>Idis</i>	128
Tabla 4.12 Variación del espacio de Soluciones <i>Soft-switching</i> con k_L y d en SM1 ...	133
Tabla 4.13 Valores de los componentes pasivos del Enlace CA.....	143
Tabla 4.14 Puntos de operación analizados en simulación para validar la Aproximación <i>Idis0</i>	145
Tabla 4.15 Puntos de operación analizados en simulación para validar la Aproximación <i>Idis</i>	146
Tabla 4.16 Resumen de las características de los componentes del Enlace CA en el prototipo	154
Tabla 4.17 Puntos de operación de validación experimental	154
Tabla 5.1 Corriente instantánea i_l en los Modos de Conmutación de interés en Caso 2	172
Tabla 5.2 Expresión de la potencia nominal en los Modos de Conmutación de interés en Caso 2.....	172
Tabla 5.3 Corriente instantánea i_μ en los Modos de Conmutación de interés en Caso 2	175
Tabla 5.4 Planos D_2 Límite que permiten el cumplimiento de la condición <i>Soft-switching</i> en SM1, Caso 2	178
Tabla 5.5 Planos D_2 Límite que permiten el cumplimiento de la condición <i>Soft-switching</i> en SM2, Caso 2	181

Tabla 5.6 Planos D_2 Límite para las condiciones de <i>Soft-switching</i> en SM3*, Caso 2	184
Tabla 5.7 Resultado del estudio para la obtención de D_1 universal según la <i>Aproximación</i> I_{dis0} – Caso 2.....	186
Tabla 5.8 Resultado del estudio para la obtención de D_2 universal según la <i>Aproximación</i> I_{dis} – Caso 2.....	189
Tabla 5.9 Especificación eléctrica del convertidor MCB ³ con ganancia reductora (Caso 2)	199
Tabla 5.10 Puntos de operación analizados en simulación para validar la <i>Aproximación</i> I_{dis0}	200
Tabla 5.11 Puntos de operación analizados en simulación para validar la <i>Aproximación</i> I_{dis}	200
Tabla 5.12 Puntos de operación para la validación experimental	205
Tabla 6.1 Especificaciones para los experimentos de validación del modelado teórico	229
Tabla 6.2 Dimensiones experimentales en milímetros de los núcleos E en los experimentos	230
Tabla 6.3 Comparación de los valores experimentales del componente basado en E3E del Experimento 1 con los valores teóricos obtenidos para cada combinación <i>Modelo</i> / R_a y R_b / R_{air}	231
Tabla 6.4 Comparación con los valores experimentales del componente CMI E3E en los <i>Experimentos 2–4</i> según <i>Modelo 3</i> / $R_{a,SC\ 3D}$ y $R_{b,SC\ 3D}$ para las dos definiciones de R_{air} consideradas.....	233
Tabla 6.5 Comparación del error medio en el total de experimentos.....	234
Tabla 6.6 Resultados experimentales de L_I y L_μ para diferentes niveles de corriente .	235
Tabla 6.7 Especificación eléctrica para el diseño del componente <i>MI</i> en el prototipo de 460W	236
Tabla 6.8 Valores límite de los parámetros de diseño del componente <i>MI</i> de la aplicación	238
Tabla 6.9 Parámetros de construcción del componente <i>MI</i> según el diseño seleccionado	241
Tabla 6.10 Dimensiones nominales del núcleo E41/17/12, en milímetros	241
Tabla 6.11 Comparación del valores teóricos y experimentales del diseño seleccionado para el <i>MI</i>	241

Tabla 7.1 Parámetros de simulación de los convertidores MCB ³ -k _{L∞} y DAB	252
Tabla 7.2 Características de los puntos de operación simulados.....	253
Tabla 7.3 Parámetros de construcción de los componentes magnéticos del MCB ³ y el DAB	257
Tabla 7.4 Principales características de las topologías comparadas.....	261
Tabla 7.5 Especificación y parámetros de simulación de los convertidores MCB ³ , FSBB y FSBB2.....	265
Tabla 7.6 Parámetros de control de las topologías comparadas	266
Tabla 7.7 Valores eléctricos de interés en el cálculo de pérdidas en las topologías comparadas.....	270
Tabla 7.8 Parámetros constructivos de los componentes magnéticos del FSBB y el FSBB2	271
Tabla 7.9 Datos de simulación para el cálculo de pérdidas en el <i>MI</i>	272

ÍNDICE DE FIGURAS

Figura 1.1 Clasificación de los Sistemas de Almacenamiento de Energía en función del método de almacenamiento.....	4
Figura 1.2 Mapa comparativo de los principales SAE en función de su potencia nominal, tiempo de descarga y eficiencia	7
Figura 1.3 Mapa comparativo de los principales SAE en función de su densidad de potencia y densidad de energía [11].....	7
Figura 1.4 Generación de energía eléctrica de 1970 – 2020 en función de la fuente de energía [12]	8
Figura 1.5 Ventas globales de vehículos eléctricos hasta 2030, en función del tipo de vehículo [14]	10
Figura 1.6 Instalaciones de almacenamiento acumulativo de energía en todo el mundo [4]	11
Figura 1.7 Volumen de ventas global de baterías de ion–litio por campo de aplicación [21].....	13
Figura 1.8 Esquema conceptual genérico de un convertidor de potencia	14
Figura 1.9 Esquema conceptual de una cadena de distribución en un ejemplo de <i>microgrid</i>	15
Figura 1.10 Vehículo eléctrico puro BEV	16
Figura 1.11 Vehículo eléctrico híbrido HEV–conexión paralelo	16
Figura 1.12 Flujo bidireccional en la cadena de distribución de una <i>microgrid</i>	17
Figura 1.13 Vehículo eléctrico puro BEV con operación bidireccional.....	17
Figura 1.14 Vehículo eléctrico híbrido–conexión paralelo con operación bidireccional	17
Figura 1.1 Bloques principales de los convertidores bidireccionales.....	22
Figura 1.2 Categorización propuesta para los convertidores CC–CC bidireccionales...	23
Figura 1.3 Conmutación <i>Hard–switching</i>	25
Figura 1.4 Conmutación <i>Soft–switching</i> con ZCS	26
Figura 1.5 Conmutación <i>Soft–switching</i> con ZVS	26
Figura 1.6 Ejemplos de perfil de corriente por la bobina de los convertidores: (a) Reductor síncrono [35], (b) Dual Active Bridge [30], (c) Reductor–elevador de cuatro interruptores [40].....	27

Figura 1.7 Ejemplo de modulación PWM	29
Figura 1.8 Ejemplo de modulación PFM	29
Figura 1.9 Ejemplo de modulación por desplazamiento de fase	30
Figura 1.10 Desfases entre ramas en esquemas de modulación derivados de PS: (a) EPS, (b) DPS/TPS.....	31
Figura 1.11 Ilustración de las capacidades de una operación reductora–elevadora	34
Figura 1.12 Convertidor reductor–elevador bidireccional convencional	35
Figura 1.13 Convertidor Ćuk bidireccional	35
Figura 1.14 Convertidor SEPIC/Zeta	37
Figura 1.15 Convertidor reductor–elevador de cuatro interruptores o FSBB	37
Figura 1.16 Propuesta de modulación PWM-PS en [40] para optimizar el rendimiento del convertidor FSBB	38
Figura 3.1 Estructura básica del convertidor MCB ³	45
Figura 3.2 Modulación PS sobre v_{11} y v_{22}	46
Figura 3.3 Ilustraciones genéricas de los patrones de modulación (a) EPS, (b) TPS.....	48
Figura 3.4 Principales formas de onda del convertidor MCB ³ operando con TPS en régimen permanente	49
Figura 3.5 Convertidor MCB ³ durante el: (a) Intervalo 1; (b) Intervalo 2; (c) Intervalo 3; (d) Intervalo 4; (e) Intervalo 5; (f) Intervalo 6; (g) Intervalo 7; (h) Intervalo 8....	50
Figura 3.6 Perfiles de corriente – Modos de Conmutación en Caso 3 y φ positivo	54
Figura 3.7 Tensiones v_{11} y v_{22} y corriente i_l en un punto de operación genérico de SM1 en Caso 3	55
Figura 3.8 (a) Distribución de los Modos de Conmutación según resultado de (3.27); (b) Ejemplo de perfil de corriente en SM1; (c) Ejemplo de perfil de corriente en SM3*	64
Figura 3.9 Superficie de Potencia transferida por Modo de Conmutación en función de D_1 – D_2 – φ	64
Figura 3.10 Líneas de corte a potencia constante para (a) superficie de potencia φ – D_2 – P y (b) superficie de corriente eficaz φ – D_2 – $i_{l,rms}$, para el convertidor MCB ³ en <i>Caso</i> <i>3</i>	65
Figura 3.11 Diagrama de flujo del algoritmo de búsqueda de los puntos de operación en la Trayectoria de Mínima Corriente Eficaz.....	67

Figura 3.12 Tensiones v_{11} y v_{22} y corriente i_l en un punto de operación genérico de SM1 en Caso 2	69
Figura 3.13 Mapa de distribución de los Modos de Conmutación de interés en Caso 2	74
Figura 3.14 Líneas de corte a potencia constante para (a) superficie de potencia $\varphi-D_1-P$ y (b) superficie de corriente eficaz $\varphi-D_1-i_{l,rms}$, para el convertidor MCB ³ en Caso 2.....	75
Figura 3.15 Estudio de los voltios·segundo en el devanado primario del TMC a lo largo del esquema de modulación propuesto: (a) TPS pura, (b) TPS-EPS, y (c) TPS-PS	77
Figura 3.16 Formas de onda simuladas para el convertidor MCB ³ @100W con TPS...	81
Figura 3.17 Formas de onda simuladas para el convertidor MCB ³ @340W con TPS-EPS	81
Figura 3.18 Formas de onda simuladas para el convertidor MCB ³ @460W con TPS-PS	82
Figura 3.19 Detalle del prototipo del convertidor MCB ³	83
Figura 3.20 Set-up de medida del prototipo	83
Figura 3.21 Medidas experimentales del convertidor en TPS a 100W con $D_1=0,66$; $D_2=0,34$; $\varphi/\pi=0,16$	84
Figura 3.22 Medidas experimentales del convertidor en P_{TPS} (230W) con $D_1=1$; $D_2=0,5$; $\varphi/\pi=0,25$	84
Figura 3.23 Medidas experimentales del convertidor en TPS-EPS a 340W con $D_1=1$; $D_2=0,68$; $\varphi/\pi=0,29$	85
Figura 3.24 Medidas experimentales del convertidor en P_{EPS} (430W) con $D_1=1$; $D_2=0,92$; $\varphi/\pi=0,35$	85
Figura 3.25 Medidas experimentales del convertidor en P_{max} (460W) con $D_1=1$; $D_2=1$; $\varphi/\pi=0,5$	85
Figura 3.26 Formas de onda del transistor S_1 y detalle de la conmutación a: 100 W en (a) y (b) respectivamente, y a 340 W en (c) y (d).....	86
Figura 3.27 Formas de onda del transistor S_2 y detalle de la conmutación a: 100 W en (a) y (b) respectivamente, y a 340 W en (c) y (d).....	87
Figura 3.28 Formas de onda del transistor S_5 y detalle de la conmutación a: 100 W en (a) y (b) respectivamente, y a 340 W en (c) y (d).....	88

Figura 3.29 Curvas de eficiencia del convertidor MCB ³ : $V_1=240V$, $V_2=124V$ (línea negra), y $V_2=200V$ (línea naranja)	88
Figura 4.1 Versión no-integrada del convertidor MCB ³ con los caminos de las corrientes i_1 e i_2 destacados.....	94
Figura 4.2 Tensión y corriente en L_1 en un punto de operación genérico de SM1 en Caso 3.....	97
Figura 4.3 Tensión y corriente en L_1 en un punto de operación genérico del Modo de Conmutación (a) SM2/SM2* y (b) SM3*.....	99
Figura 4.4 Tensión y corriente en L_μ en un punto de operación genérico de SM1 en Caso 3.....	101
Figura 4.5 Corrientes i_1 , i_2 e i_μ en un punto de operación genérico del Modo de Conmutación SM1	102
Figura 4.6 Tensión y corriente en L_μ en un punto de operación genérico del Modo de Conmutación (a) SM2 y (b) SM3*.....	103
Figura 4.7 Representación de dos planos matemáticos D_1 , evaluados para $D_2 = [0, 1]$ y $\varphi_{ad} = [0, 1/2]$	108
Figura 4.8 (a) Definición del cubo de lados $D_1 = [0, 1]$, $D_2 = [0, 1]$ y $\varphi_{ad} = [0, 1/2]$ dentro de la solución Matemática, (b) Truncamiento de los planos D_1	108
Figura 4.9 Los planos Truncados se inscriben al volumen del Modo de Conmutación delimitado en amarillo, y producen la Solución Truncada.	108
Figura 4.10 Solución <i>Soft-switching</i> , a partir de la intersección de los planos de la Solución Truncada.	109
Figura 4.11 Imágenes obtenidas con el algoritmo de Matlab desarrollado: (a) Solución Matemática de los planos Límite obtenidos para SM1, (b) Solución Truncada de los planos Límite de la Solución Matemática dentro del volumen SM1.....	111
Figura 4.12 Detalle de la situación de los planos límite truncados en el volumen SM1: (a) Planos $D_1 S12 SM1$ y $D_1 S78 SM1$, (b) Planos $D_1 S12 SM1$, $D_1 S34 SM1$ y $D_1 S78 SM1$	112
Figura 4.13 Representación de la Solución Truncada de SM1. Las regiones sombreadas en gris representan las soluciones con <i>Hard-switching</i>	112
Figura 4.14 (a) Modificación de la Figura 4.13 con la <i>Aproximación Idís</i> , (b) Modificación del perfil de i_2 con D_2	114

Figura 4.15 (a) Solución Matemática de los planos Límite obtenidos para SM2. (b) Solución Truncada de los planos Límite de la Solución Matemática dentro del volumen SM2.....	116
Figura 4.16 Detalle de la situación de los planos Límite en el volumen SM2: (a) Plano $D_1 S12 SM2$, (b) Planos $D_1 S12 SM2$ y $D_1 S34 SM2$, (c) Planos $D_1 S12 SM2$, $D_1 S34 SM2$ y $D_1 S78 SM2$. Los volúmenes sombreados en gris corresponden a la región Hard-switching.....	117
Figura 4.17 Representación de la Solución Truncada y las regiones <i>Hard-switching</i> en SM2. Los volúmenes sombreados en gris corresponden a la región <i>Hard-switching</i>	118
Figura 4.18 (a) Solución Matemática de los planos Límite obtenidos para SM3*. (b) Solución Truncada de los planos Límite dentro del volumen SM3*	121
Figura 4.19 Detalle de la situación de los planos Límite en el volumen SM3*: (a) Plano $D_1 S12 SM3b$, (b) Planos $D_1 S12 SM3b$ y $D_1 S34 SM3b$, (c) Planos $D_1 S12 SM3b$, $D_1 S34 SM3b$ y $D_1 S78 SM3b$. Los volúmenes sombreados señalan la región <i>Hard-switching</i> de los transistores asociados al plano incluido.	122
Figura 4.20 Representación parcial de la Solución Truncada y las regiones <i>Hard-switching</i> en SM3*	123
Figura 4.21 Solución <i>Soft-switching</i> común a todos los transistores en SM3*	123
Figura 4.22 (a) Modificación de la Figura 4.20 con la <i>Aproximación Idis</i> , (b) Modificación de la Figura 4.21 con la <i>Aproximación Idis</i>	124
Figura 4.23 <i>Combinación 1</i>	126
Figura 4.24 <i>Combinación 2</i>	126
Figura 4.25 <i>Combinación 3</i>	126
Figura 4.26 <i>Combinación 4</i>	126
Figura 4.27 Composición del plano $D_1 universal$ como $D_1 S78 SM2$ (4.61) según la <i>Aproximación Idis0</i> (Tabla 4.8) en el rango de los parámetros de control $D_1 = [0, 1]$, $D_2 = [0, 1]$ y $\varphi_{ad} = [0, 1/2]$	127
Figura 4.28 Distribución de los Modos de Conmutación según resultado de $D_1 S78 SM2$ (4.61) según la <i>Aproximación Idis0</i> con (a) $k_L = 10$ y (b) $k_L \rightarrow \infty$	127
Figura 4.29 <i>Combinación 5</i>	128
Figura 4.30 Distribución de los Modos de Conmutación la <i>Aproximación Idis</i> utilizando como $D_1 universal$ el plano $D_1 S34 SM1$ (4.73) para (a) $k_L = 10$ y (b) $k_L \rightarrow \infty$...	129

Figura 4.31 Evolución de los planos D1 Límite en SM1 para $d = 15,34$ según (4.86) con (a) <i>Aproximación Idis</i> , $i_{dis} = 0,5A$, (b) <i>Aproximación Idis0</i>	132
Figura 4.32 Proyección de los planos Límite de SM1 según la <i>Aproximación Idis0</i> en el plano D_1 – D_2 para $k_L = 10$ con (a) $d = 1,94$; (b) $d = 3$	134
Figura 4.33 Proyección de los planos Límite de SM1 según la <i>Aproximación Idis</i> en el plano D_1 – D_2 para $k_L = 10$ con (a) $d = 1,94$; (b) $d = 3$	135
Figura 4.34 Resultados con D_1 S78 SM2 (4.61) como D_1 universal por el uso de la <i>Aproximación Idis0</i> : (a) $d = 1,94$ – $k_L = 10$; (b) $d = 1,94$ – $k_L = \infty$; (c) $d = 3$ – $k_L = 10$; (d) $d=3$ – $k_L = \infty$	135
Figura 4.35 Resultados con D_1 S34 SM1 (4.45) como D_1 universal por el uso de la <i>Aproximación Idis</i> : (a) $d = 1,94$ – $k_L = 10$; (b) $d = 1,94$ – $k_L = \infty$; (c) $d = 3$ – $k_L = 10$; (d) $d=3$ – $k_L = \infty$	136
Figura 4.36 Superficies de potencia y corriente eficaz en los Modos de Conmutación de interés para D_1 universal según la <i>Aproximación Idis0</i>	139
Figura 4.37 Con D_1 S78 SM2 (4.61) como D_1 universal según la <i>Aproximación Idis0</i> : (a) Cortes a potencia constante en la superficie de potencia φ_{ad} - D_2 - P y, (b) Planta de la superficie de potencia. (c) Cortes a potencia constante en la superficie de Corriente Eficaz φ_{ad} - D_2 - $i_{1,rms}$	139
Figura 4.38 D_1 S34 SM1 (4.45) como D_1 universal según la <i>Aproximación Idis0</i> : (a) Cortes a potencia constante en la superficie de potencia φ_{ad} - D_2 - P y, (b) planta de la superficie de potencia. (c) Cortes a potencia constante en la superficie de Corriente Eficaz φ_{ad} - D_2 - $i_{1,rms}$	141
Figura 4.39 Evolución de los valores de las corrientes $i_1(t_{2LH})$ e $i_2(t_{2LH})$ para valores de k_L entre 1 y 200	144
Figura 4.40 Con D_1 S78 SM2 como D_1 universal: (a) Formas de onda simuladas del convertidor MCB ³ @100, (b) Diferencia entre las corrientes i_1 e i_2 en el instante de conmutación del transistor S_1	147
Figura 4.41 Con D_1 S78 SM2 como D_1 universal: (a) Formas de onda simuladas del convertidor MCB ³ @340W, (b) Diferencia entre las corrientes i_1 e i_2 en el encendido del transistor S_2	147
Figura 4.42 Con D_1 S78 SM2 como D_1 universal: (a) Formas de onda simuladas del convertidor MCB ³ @460W, (b) Diferencia entre las corrientes i_1 e i_2 en el encendido del transistor S_7	148

Figura 4.43 Con D_1 S78 SM2 como D_1 universal: (a) Formas de onda simuladas para el convertidor MCB ³ @100W en SM2, (b) Diferencia entre las corrientes i_1 e i_2 en la conmutación del transistor S_7	149
Figura 4.44 Con D_1 S34 SM1 como D_1 universal: (a) Formas de onda simuladas para el convertidor MCB ³ @100W, (b) Formas de onda simuladas para el convertidor MCB ³ @340W	150
Figura 4.45 Formas de onda del convertidor MCB ³ @260W con D_1 S34 SM1 como D_1 universal: (a) en la Trayectoria de Mínima Corriente Eficaz y (b) en la Trayectoria de Mínima Corriente Eficaz 2	151
Figura 4.46 Localización de los puntos simulados en la Figura 4.45.....	152
Figura 4.47 Estimación de pérdidas de conducción y conmutación en los transistores del convertidor MCB ³ @260W en SM3* (a) con <i>Soft-switching</i> en la Trayectoria de Mínima Corriente Eficaz (b) con <i>Hard-switching</i> en la Trayectoria de Mínima Corriente Eficaz 2.	152
Figura 4.48 (a) Prototipo del convertidor MCB ³ con magnetismo integrado, (b) Set-up de medida	153
Figura 4.49 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 100W en la Trayectoria de Mínima Corriente Eficaz para D_1 S78 SM2 (4.61) como D_1 universal.....	155
Figura 4.50 Detalle del encendido de S_2 con ZVS a 100W	155
Figura 4.51 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 340W en la Trayectoria de Mínima Corriente Eficaz para D_1 S78 SM2 (4.61) como D_1 universal.....	156
Figura 4.52 Detalle del encendido de S_4 con ZVS a 340W	157
Figura 4.53 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 100W en la Trayectoria de Mínima Corriente Eficaz para D_1 S34 SM1(4.61) como D_1 universal.....	157
Figura 4.54 Detalle del encendido de S_3 con ZVS a 100W	158
Figura 4.55 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 340W en la Trayectoria de Mínima Corriente Eficaz para D_1 S34 SM1(4.61) como D_1 universal.....	159
Figura 4.56 Detalle del encendido de S_4 con ZVS a 340W	159
Figura 4.57 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 460W en la Trayectoria de Mínima Corriente Eficaz para D_1 S34 SM1(4.61) como D_1 universal.....	160
Figura 4.58 Detalle del encendido de S_6 con ZVS a 460W	161
Figura 4.59 Curvas de rendimiento experimentales del convertidor MCB ³ con operación elevadora (Caso 3).....	162

Figura 5.1 Tensión y corriente en L_I en un punto de operación genérico de SM1 en Caso 2.....	169
Figura 5.2 Tensión y corriente en L_I en un punto de operación genérico del Modo de Conmutación (a) SM2 y (b) SM3*.....	171
Figura 5.3 Tensión y corriente en L_μ en un punto de operación genérico de SM1 en Caso 2.....	173
Figura 5.4 Tensión y corriente en L_μ en un punto de operación genérico del Modo de Conmutación (a) SM2 y (b) SM3*.....	175
Figura 5.5 Resultados del volumen de puntos de operación con <i>Soft-switching</i> sobre la Solución Saturada en SM1 según (a) la <i>Aproximación Idis0</i> , y (b) la <i>Aproximación Idis</i>	180
Figura 5.6 Resultados del volumen de puntos de operación con <i>Soft-switching</i> sobre la Solución Saturada en SM2 según (a) la <i>Aproximación Idis0</i> , y (b) detalle de la Solución <i>Soft-switching</i>	182
Figura 5.7 Resultados del volumen de puntos de operación con <i>Soft-switching</i> sobre la Solución Saturada en SM3* según (a) la <i>Aproximación Idis0</i> , y (b) la <i>Aproximación Idis</i>	185
Figura 5.8 Desplazamiento de los planos D_2 Límite de SM3* con la <i>Aproximación Idis</i> . Los planos coloreados representan la localización final por considerar $i_{dis} > 0$...	185
Figura 5.9 Resultado de las combinaciones evaluadas para la obtención de D_2 universal según la <i>Aproximación Idis0</i> : (a) <i>Combinación 1</i> , (b) <i>Combinación 2</i> , (c) <i>Combinación 3</i> , (d) <i>Combinación 4</i>	187
Figura 5.10 Mapa de distribución de los Modos de Conmutación de interés con D_2 S12 SM2 como D_2 universal, según la <i>Aproximación Idis0</i> con (a) $k_L = 10$ y (b) $k_L \rightarrow \infty$	188
Figura 5.11 Resultado de la <i>Combinación 5</i> para la obtención de D_2 universal según la <i>Aproximación Idis</i>	189
Figura 5.12 Mapa de distribución de los Modos de Conmutación de interés con D_2 S56 SM1 como D_2 universal, según la <i>Aproximación Idis</i> para (a) $k_L = 10$ y (b) $k_L \rightarrow \infty$	190
Figura 5.13 Resultados con D_2 S56 SM1 (5.38) como D_1 universal por el uso de la <i>Aproximación Idis0</i> : (a) $d = 0,52-k_L = 10$; (b) $d = 0,52-k_L = \infty$; (c) $d = 0,33-k_L = 10$; (d) $d = 0,33-k_L = \infty$	194

Figura 5.14 Resultados con $D_2 S56 SM3b$ (5.60) como $D_2 universal$ por el uso de la <i>Aproximación Idis</i> : (a) $d = 0,52-k_L = 10$; (b) $d = 0,52-k_L = \infty$; (c) $d = 0,33-k_L = 10$; (d) $d = 0,33-k_L = \infty$	195
Figura 5.15 Con $D_2 S12 SM2$ (5.46) como $D_2 universal$ según la <i>Aproximación Idis0</i> : (a) Cortes a potencia constante en la superficie de potencia, (b) detalle de la planta de la superficie de potencia y (c) Cortes a potencia constante en la superficie de corriente eficaz	196
Figura 5.16 $D_2 S56 SM1$ (5.38) como $D_2 universal$ según la <i>Aproximación Idis</i> : (a) Cortes a potencia constante en la superficie de potencia $\varphi_{ad}-D_1-P$, (b) planta de la superficie de potencia, (c) Cortes a potencia constante en la superficie de Corriente Eficaz $\varphi_{ad}-D_1-i_{L,rms}$	198
Figura 5.17 Formas de onda del convertidor MCB ³ @100W en la Trayectoria de Mínima Corriente Eficaz según la solución (a) $D_1 S12 SM2$ como $D_2 universal$ con <i>Idis0</i> , (b) $D_1 S56 SM1$ como $D_2 universal$ con <i>Idis</i>	200
Figura 5.18 Formas de onda del convertidor MCB ³ @340W en la Trayectoria de Mínima Corriente Eficaz según la solución (a) $D_1 S12 SM2$ como $D_2 universal$ con <i>Idis0</i> , (b) $D_1 S56 SM1$ como $D_2 universal$ con <i>Idis</i>	202
Figura 5.19 Recorrido de las Trayectorias de Mínima Corriente Eficaz según la solución de la <i>Aproximación Idis0</i> (negra), y la <i>Aproximación Idis</i> (rosa)	202
Figura 5.20 Formas de onda del convertidor MCB ³ @460W en la Trayectoria de Mínima Corriente Eficaz	203
Figura 5.21 Formas de onda del convertidor MCB ³ @100W en SM2 con $D_1 S12 SM2$ como $D_2 universal$	203
Figura 5.22 Formas de onda del convertidor MCB ³ @212W en SM2 con $D_2 S56 SM1$ como $D_2 universal$ en (a) la Trayectoria de Mínima Corriente Eficaz y (b) la Trayectoria de Mínima Corriente Eficaz 2	204
Figura 5.23 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 100W en la Trayectoria de Mínima Corriente Eficaz para $D_2 S12 SM2$ (5.46) como $D_2 universal$ según la <i>Aproximación Idis0</i>	205
Figura 5.24 Detalle del encendido de S_2 con ZVS a 100W con $D_2 S12 SM2$ (5.46) como $D_2 universal$ según la <i>Aproximación Idis0</i>	206
Figura 5.25 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 100W en la Trayectoria de Mínima Corriente Eficaz para $D_2 S56 SM1$ (5.38) como $D_2 universal$ según la <i>Aproximación Idis</i>	206

Figura 5.26 Detalle del encendido de S_2 con ZVS a 100W con D_2 S56 SM1 (5.38) como D_2 universal según la Aproximación I_{dis}	207
Figura 5.27 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 340W en la Trayectoria de Mínima Corriente Eficaz. Válido para la Aproximación I_{dis0} e I_{dis}	207
Figura 5.28 Detalle del encendido de S_2 con ZVS a 340W. Válido para la Aproximación I_{dis0} e I_{dis}	208
Figura 5.29 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 460W en la Trayectoria de Mínima Corriente Eficaz. Válido para la Aproximación I_{dis0} e I_{dis}	208
Figura 5.30 Detalle del encendido de S_6 con ZVS a 460W	209
Figura 5.31 Curvas de rendimiento experimentales del convertidor MCB ³ con operación reductora (Caso2)	209
Figura 6.1 Estructura E3E	217
Figura 6.2 Distribución del flujo magnético en la estructura E3E	218
Figura 6.3 Composición del CMI con estructura E3E	218
Figura 6.4. Modelo 1 del E3E.....	220
Figura 6.5. Modelo 2 del E3E.....	221
Figura 6.6. Modelo 3 del E3E.....	222
Figura 6.7. Dimensiones acotadas de un núcleo E	223
Figura 6.8. Vistas de las secciones de $R_{air[78]}$ [85]	227
Figura 6.9. Representación de los principales parámetros en la estimación de $R_{air,prop}$ sobre una simulación de $\mathbf{B}$ con FEA de la estructura E3E. (a) Vista frontal y detalle del gap. (b) Vista de la planta	228
Figura 6.10.....	233
Figura 6.11.....	233
Figura 6.12.....	233
Figura 6.13. Representación conceptual de $\Delta \mathbf{B}_{opt}$. Evolución de pérdidas en función de $\Delta \mathbf{B}$	236
Figura 6.14. Segmentación de la geometría E en volúmenes y áreas.....	237
Figura 6.15 Análisis de los parámetros de los diseños ofrecidos por el algoritmo desarrollado	240
Figura 6.16 Componente MI según las especificaciones del diseño seleccionado (Tabla 6.9)	242

Figura 7.1 Configuración de los dos convertidores comparados: (a) MCB ³ , (b) DAB 248	
Figura 7.2 Comparación de las áreas con voltios·segundo máximos del convertidor MCB ³ ($\lambda_{\mu,max}$) y del convertidor DAB ($\lambda_{\mu,max@DAB}$).....	251
Figura 7.3 Formas de onda simuladas para el convertidor MCB ³ @100W con TPS...	253
Figura 7.4 Formas de onda simuladas para el convertidor DAB @100W con TPS	253
Figura 7.5 Formas de onda simuladas para el convertidor MCB ³ @340W con TPS–EPS	254
Figura 7.6 Formas de onda simuladas para el convertidor DAB @340W con TPS–EPS	254
Figura 7.7 Formas de onda simuladas para el convertidor MCB ³ @ P_{max} con TPS–PS	255
Figura 7.8 Formas de onda simuladas para el convertidor DAB @ P_{max} con TPS–PS.	255
Figura 7.9 Evolución de los voltios·segundo en el devanado primario del TMC del MCB ³ y el TG del DAB a lo largo de la Trayectoria de Mínima Corriente Eficaz	255
Figura 7.10 (a) Diseños viables para la construcción del transformador <i>TMC</i> (púrpura) y del <i>TG</i> (lila) según el algoritmo de diseño de transformadores; (b) Construcción de los componentes.....	257
Figura 7.11 Formas de onda experimentales del convertidor MCB ³ @100W con TPS	258
Figura 7.12 Formas de onda experimentales del convertidor DAB @100W con TPS	258
Figura 7.13 Formas de onda experimentales del convertidor MCB ³ @340W con TPS–EPS.....	258
Figura 7.14 Formas de onda experimentales del convertidor DAB @340W con TPS–EPS	258
Figura 7.15 Formas de onda experimentales del convertidor MCB ³ @ P_{max} con TPS–PS	258
Figura 7.16 Formas de onda experimentales para el convertidor DAB @ P_{max} con TPS–PS	258
Figura 7.17 Convertidores participantes en la comparativa: (a) MCB ³ con magnetismo integrado, (b) FSBB, (c) FSBB2	260
Figura 7.18 Principales formas de onda del convertidor FSBB con la modulación propuesta en [40].....	262
Figura 7.19 Formas de onda de interés en el MCB ³ a 100W	267

Figura 7.20 Formas de onda de interés en el FSBB a 100W	267
Figura 7.21 Formas de onda de interés en el FSBB2 a 100W	267
Figura 7.22 Formas de onda de interés en el MCB ³ a 340W	268
Figura 7.23 Formas de onda de interés en el FSBB a 340W	268
Figura 7.24 Formas de onda de interés en el FSBB2 a 340W	268
Figura 7.25 Formas de onda de interés en el MCB ³ a P_{max}	269
Figura 7.26 Formas de onda de interés en el FSBB a P_{max}	269
Figura 7.27 Formas de onda de interés en el FSBB2 a P_{max}	269
Figura 7.28 Resultado del programa de diseño de bobinas para $L_{@FSBB}$. En rojo el diseño de menor valor del producto Pérdidas totales x Volumen efectivo (Ve)	271
Figura 7.29 Resultado del programa de diseño de bobinas para $L_{1@FSBB2}$ ($= L_{2@FSBB2}$). En rojo, el diseño de menor valor del producto Pérdidas totales x Volumen efectivo (Ve)	271
Figura 7.30 Pérdidas estimadas en el MCB ³	273
Figura 7.31 Pérdidas estimadas en el FSBB	273
Figura 7.32 Pérdidas estimadas en el FSBB2	273
Figura 8.1 Etapa de potencia del convertidor MCB ³ propuesto	282

Capítulo 1

Introducción y ámbito de la aplicación

CAPÍTULO 1. INTRODUCCIÓN Y ÁMBITO DE LA APLICACIÓN	1
1.1 Importancia del almacenamiento de energía eléctrica	4
1.1.1 Tipos de Sistemas de Almacenamiento de Energía	4
1.1.1.1 SAE mecánicos	5
1.1.1.2 SAE electroquímicos	5
1.1.1.3 SAE eléctricos	5
1.1.1.4 SAE químicos	6
1.1.1.5 SAE térmicos	6
1.1.1.6 Comparación entre las tecnologías de SAE	7
1.1.2. Aplicación de los SAE en la industria	8
1.1.2.1 En las energías renovables	8
1.1.2.2 En el transporte eléctrico	9
1.1.2.3 En la electrónica portátil	11
1.1.3 Las baterías basadas en litio como dispositivo en auge	11
1.2. Gestión de la energía procedente de los SAE	13
1.2.1 El convertidor de potencia como interfaz de los SAE	14
1.2.2 Convertidores de potencia y SAE en los sistemas de distribución	14
1.2.3 Conversión bidireccional de energía	16
1.3. Conclusiones	17

Los Sistemas de Almacenamiento de Energía, SAE, sirven para garantizar un suministro fiable y eficiente de energía ante cualquier circunstancia de la demanda de una sociedad dependiente de la energía eléctrica en el día a día.

En este capítulo, se describen brevemente los principales tipos de SAE y su aplicación en la industria de las energías renovables, el transporte eléctrico y la electrónica portátil. Entre todas las tecnologías expuestas, las baterías, en especial las basadas en litio están experimentando un importante auge, en la última década, debido a sus ventajas competitivas en rendimiento, densidad de energía, tiempos de carga y autonomía, para un gran rango de potencias.

La energía depositada en los SAE debe ser adaptada en magnitud y frecuencia a los requisitos de los sistemas consumidores y gestionada en su descarga, de lo cual se encargan los convertidores de potencia.

También en este capítulo, se establece la clasificación general de los convertidores de potencia por la forma de la energía que convierten, y se ejemplifica su uso combinado con los SAE para una red distribuida, un coche eléctrico puro, y un coche eléctrico híbrido.

Por último, se señala la utilidad de los convertidores bidireccionales como interfaz con los SAE, ya que permiten aprovechar los periodos de menor consumo de la carga y la energía sobrante en los procesos para recargarlos.

1.1 Importancia del almacenamiento de energía eléctrica

La necesidad de independizar el funcionamiento de los sistemas electrónicos, de las condiciones y el momento en que se produce la demanda energética, hace imprescindible el uso de dispositivos que hayan almacenado previamente la energía necesaria para satisfacerla.

Por esta razón, son muchos los esfuerzos en investigación y desarrollo que tratan de ayudar a que aplicaciones en sectores relacionados con las energías renovables o el transporte eléctrico, entre otras, adquieran cada vez mayor independencia y autonomía, en una sociedad dependiente de un suministro fiable de electricidad en el momento en que se precisa.

1.1.1 Tipos de Sistemas de Almacenamiento de Energía

En los últimos tiempos, los distintos sistemas de almacenamiento de energía (SAE) han sido objeto de numerosos estudios, con la intención de sacar el máximo partido a las características que ofrecen. El esquema de la Figura 1.1 muestra las principales tecnologías de SAE según el método con que se almacena la energía, y las principales estrategias que los incorporan.

En esta primera clasificación, se identifican cinco grandes grupos: el almacenamiento de energía mecánico, eléctrico, electroquímico, químico y térmico [1]–[3].

Figura 1.1 Clasificación de los Sistemas de Almacenamiento de Energía en función del método de almacenamiento

1.1.1.1 SAE mecánicos

Los SAE mecánicos utilizan la energía que producen ciertas operaciones mecánicas, y la transforman en energía eléctrica. Las principales estrategias que lo utilizan son los sistemas de aire comprimido (CAES), el bombeo hidroeléctrico (PHS) y el volante de inercia (FES).

Los CAES, almacenan aire a gran presión en los momentos de exceso de energía, para poder después mover un generador eléctrico; el PHS se basa en el intercambio de energía potencial entre dos presas a diferentes alturas y es la tecnología más madura de cuantas se presentan, prueba de su estabilidad y eficiencia a gran escala [4], [5]. Por último, el volante de inercia (FES) conserva la energía eléctrica en forma de energía cinética haciendo rotar un disco, revirtiendo el proceso en caso de necesidad.

1.1.1.2 SAE electroquímicos

En los SAE electroquímicos, como las baterías, la energía se transforma de energía química a eléctrica y viceversa a través de reacciones químicas de oxidación–reducción. Las características finales de las baterías en términos de densidad de energía, eficiencia, vida útil y precio, entre otros, las determinan los reactivos que las conformen. Las principales tecnologías de batería que se distinguen en el estado de la técnica son: las baterías de plomo–ácido (VRLA), las denominadas baterías avanzadas (ABESS), y las baterías de flujo (FBESS).

En [2] se hace una descripción pormenorizada del proceso químico por cada par de reactivos y se añade una tabla que relaciona las características obtenidas con cada química. De manera general, las baterías de cualquier índole destacan entre los SAE por su rapidez de respuesta y escalabilidad, si bien las ABESS (donde se encuentran las basadas en Níquel, Litio y Sodio) lo hacen especialmente por su eficiencia y facilidad de instalación [5].

1.1.1.3 SAE eléctricos

Los SAE eléctricos guardan la energía bien en forma de campo eléctrico, manteniendo aisladas las cargas eléctricas entre dos electrodos en el caso de los supercondensadores (SCES), o en forma de campo magnético, en el caso de los superconductores magnéticos (SMES), que almacenan la energía creada por corrientes permanentes en un material superconductor magnético al criogenizarlo.

Gracias a su muy superior ratio de densidad de potencia, los SCES se imponen a los SMES para aplicaciones de menor tamaño.

Mención aparte, los supercondensadores tienen el mayor ratio de densidad de potencia de los SAE, y una menor energía específica en comparación a las baterías. Su bajo tiempo de respuesta y su alta densidad de potencia hace que sean especialmente útiles en combinación con las baterías, haciéndose cargo de las variaciones rápidas, permitiendo con ello incrementar la vida útil de las baterías y reducir su tamaño [2], [3], [6].

1.1.1.4 SAE químicos

Los SAE químicos se caracterizan por guardar energía y devolverla a través de reacciones químicas entre compuestos donde, además de energía, se generan otros productos. Actualmente, el principal exponente de este tipo de almacenamiento es la célula o pila de combustible (FC), que transforma combustible y oxidante en energía y un subproducto. Entre las diferentes químicas [7], la FC basada en hidrógeno es una opción muy atractiva, especialmente debido a su potencial para la conservación medioambiental, ya que la combustión del hidrógeno produce energía y agua inocua como residuo secundario.

El funcionamiento de la FC y las baterías es muy similar, con la salvedad de que a la FC se le debe suministrar combustible externamente para llevar a cabo la transformación a energía, con lo que se obtiene un funcionamiento continuo. En las baterías los reactivos están autocontenidos (salvo en el caso de las baterías de metal-aire [2]) y su funcionamiento suele ser discontinuo.

1.1.1.5 SAE térmicos

Los SAE térmicos guardan la energía en forma de calor en un material aislado, para poder utilizarlo luego en la generación de energía eléctrica o como fuente de calor.

Entre los sistemas de almacenamiento térmico se pueden encontrar tres categorías principales en función de los materiales que se utilizan de almacén: de calor sensible (SHS), latente (LHS) y termoquímico, siendo los dos primeros especialmente adecuados para el almacenamiento de energía eléctrica. Los SHS basan su funcionamiento en el cambio en la temperatura de un medio sin cambiar su fase, por lo que su capacidad de almacenamiento reside en el índice de calor específico y la masa de dicho medio. Los LHS, sin embargo, cambian su fase en el intercambio de calor y es la energía que se produce en el cambio de fase la que se almacena [8], [9].

Sin embargo, y aunque tienen buena eficiencia, estos sistemas tienen una densidad de potencia mucho menor que otras tecnologías de SAE.

1.1.1.6 Comparación entre las tecnologías de SAE

En la Figura 1.2 se muestra un mapa de situación de los SAE descritos, que ocupan sus regiones bajo los términos comparativos de eficiencia, tiempo de descarga y potencia nominal [5], [8], [10].

La relación entre las densidades de energía y de potencia que puede proporcionar cada tecnología, puede restringir el uso de ciertas tecnologías en aplicaciones específicas, pero favorecer su uso en otras en función de la importancia del tamaño de los SAE.

Figura 1.2 Mapa comparativo de los principales SAE en función de su potencia nominal, tiempo de descarga y eficiencia

En la Figura 1.3 se muestran las regiones Densidad de potencia/Densidad de energía típicas para las tecnologías tratadas, si bien existe investigación sobre algunos de ellos que se prevé aumente su región [11].

Figura 1.3 Mapa comparativo de los principales SAE en función de su densidad de potencia y densidad de energía [11]

A partir de la información en la Figura 1.3, se puede ver que las baterías avanzadas, ABESS, basadas en litio tienen una alta densidad de potencia y energía, en un rango amplio de potencias, lo que explica su actual importancia en la industria. Sin embargo, ninguna métrica puede determinar por completo la idoneidad de una tecnología para una aplicación específica.

1.1.2 Aplicación de los SAE en la industria

Los SAE encuentran su campo de aplicación en la electrónica portátil de consumo, en las energías renovables y en el transporte eléctrico.

1.1.2.1 En las energías renovables

Las energías limpias tienen un papel clave en la generación de electricidad a partir de fuentes renovables, que permiten reducir las emisiones de CO₂ en contribución a la conservación del medio ambiente, y preservación de los combustibles fósiles. En la Figura 1.4, se puede ver que la generación de electricidad procedente de energías renovables han experimentado el mayor crecimiento desde 2010 respecto a otros medios, según el estudio evolutivo generado en [12].

Figura 1.4 Generación de energía eléctrica de 1970 – 2020 en función de la fuente de energía [12]

No obstante, las fuentes de energías renovables cuentan con el problema evidente de la no-manejabilidad de la generación de energía debido a que su producción depende de elementos naturales. Los SAE tienen cabida en la solución a este problema, reteniendo la energía en su generación y entregándola controladamente cuando el sistema demandante la precise y la fuente renovable no esté disponible.

La denominación “red eléctrica distribuida”, hace referencia a un tejido compuesto por diferentes fuentes de energía (a menudo renovables) coordinadas para prestar servicio a una red central, de manera que actúe conforme a la demanda de manera eficiente y estable. En los últimos tiempos, el control y optimización de las redes distribuidas ha

suscitado un gran interés y ha dado pie a múltiples investigaciones a fin de garantizar el mejor uso de los recursos.

Una *microgrid* es una red eléctrica distribuida que funciona de manera discreta y que típicamente abastece a un área pequeña. El papel de las *microgrid* en la migración a un sistema de distribución híbrido centralizado/descentralizado, permite entrever que la solución conduce a sistemas de potencia flexibles, robustos y ágiles, en comparación a la distribución tradicional centralizada [1], [3], [7], [8].

La característica descentralizada de las *microgrids* hace que sean directamente beneficiarias de los SAE y un excelente ejemplo de integración de fuentes de energía renovable. En general, cualquiera de los SAE vistos anteriormente es susceptible de utilizarse en una *microgrid* dependiendo de su localización en el conjunto, si bien los SAE de mayores potencias nominales (como los sistemas de almacenamiento de energía mecánica y térmica) tienen su nicho en esta aplicación a pesar de su bajo ratio de densidad de potencia.

1.1.2.2 En el transporte eléctrico

El uso de los SAE en el transporte ha estado tradicionalmente ligado a la electrónica para los servicios auxiliares de los vehículos: a los servicios auxiliares técnicos (ventiladores en los motores, compresores, sistemas de apoyo), y a los destinados al confort de los viajeros y la conservación de la carga (calefacción, refrigeración, iluminación) [13].

Sin embargo, sin perder uso en sus aplicaciones tradicionales, la electricidad ha ido consolidando su posición como fuente principal de energía en la industria del transporte y en concreto en la automoción. En [14] pronostican que en 2030, la amplia variedad de vehículos eléctricos (EV) existentes supondrán aproximadamente el 50% de las ventas de coches. Dentro de ese porcentaje, los híbridos *Mild Hybrid Electric Vehicles* (MHEV), y los eléctricos puros con batería (BEV) acapararían juntos cerca del 40% del mercado de los EV, con previsión al alza conforme se consolide la infraestructura de repostaje [15]. La Figura 1.5 muestra el crecimiento de las ventas de coches eléctricos desde 2018, distinguiendo entre cada tipo de vehículo en las ventas de cada año.

Figura 1.5 Ventas globales de vehículos eléctricos hasta 2030, en función del tipo de vehículo [14]

Las baterías, dentro de los SAE electroquímicos, son los dispositivos de mayor implantación en el coche eléctrico por sus reconocidas ventajas en densidad de energía, autonomía, facilidad de montaje y peso.

La FC (especialmente la basada en hidrógeno), ha cobrado especial notoriedad en los últimos años por su autonomía y su atractivo potencial para la reducción de emisiones de CO₂ [1]. Sin embargo, debido a que su densidad de energía es menor que la de los combustibles basados en carbono, unido a su aún muy elevado coste de producción y almacenamiento, hace que su popularidad sea menor que la de las baterías [14].

A los supercondensadores, dentro de los SAE electroquímicos, también se les conoce una amplia implantación en aplicaciones de vehículo eléctrico, en muchas ocasiones como sistema auxiliar a la batería [2], [16].

Entre los menos utilizados, los FES se estudian para su uso en el vehículo eléctrico, sobre todo a partir de los avances en la electrónica de potencia e ingeniería de materiales. También los SAE térmicos, se dibujan como promesas para guardar el calor desperdiciado en el transporte eléctrico [2]. Sin embargo, ambas tecnologías se colocan por debajo de otras por su pobre ratio de densidad de energía.

Los SAE utilizados en el transporte, en la actualidad mayoritariamente baterías, sirven en los MHEV para alimentar pequeños sistemas auxiliares cumpliendo el objetivo de emisiones; en los vehículos eléctricos híbridos (HEV) para ayudar al motor térmico en las demandas exigentes; o en los híbridos enchufables (PHEV) para hacer funcionar un motor eléctrico hasta unos 50–80 km de autonomía, cuya batería puede recargarse enchufada a la red eléctrica. Los vehículos eléctricos con batería (BEV) o puramente eléctricos, cuentan con uno o varios motores eléctricos que pueden, tanto utilizar la energía almacenada en la batería, como recargarla con la energía desprendida en el proceso de frenado regenerativo o, al final de la actividad, a través de la red eléctrica.

1.1.2.3 En la electrónica portátil

En las últimas décadas, la electrónica de consumo ha experimentado un gran crecimiento tanto en uso como en prestaciones, lo que a su vez ha impulsado el desarrollo y mejora de los SAE que la alimentan, a fin de optimizar las características de autonomía, rendimiento y ligereza del sistema completo [17].

Especialmente, la demanda de mejores características y desempeño de los *smartphones*, han sido claves para el gran desarrollo que han experimentado las baterías basadas en litio, que son actualmente el principal SAE empleado en este tipo de aplicación [18], ocupando el puesto de sus antecesoras basadas en níquel. También se investiga colocar a los supercondensadores y las FC en el mismo campo [19], [20].

1.1.3 Las baterías basadas en litio como dispositivo en auge

Entre los SAE, las baterías destacan por tener buen rendimiento y densidad de energía, tiempos de carga cortos y autonomía media–alta en un gran rango de potencias, lo que las ha convertido en objeto de estudio y desarrollo en los últimos años.

Entre las diferentes tecnologías de baterías, las baterías basadas en litio, dentro del subtipo ABESS, se destacan actualmente con las mejores eficiencias, capacidad de descarga, densidad de energía y potencia entre otras [5], Tabla 1.1. En concreto, la ABESS de Titanato de Litio (LTO) emerge como una gran solución, con lo que se espera crezca su grado de implantación en el mercado.

El auge del desarrollo de la ABESS basada en litio, ha permitido abaratar costes y ganar prestaciones. En concreto, se pronostica una reducción a la mitad en los costes de las baterías basadas en ion–litio por kW/h para 2030, a medida que la demanda despegue a nivel mundial especialmente en aplicaciones de almacenamiento estacionario y vehículos eléctricos, según se representa en la Figura 1.6 [4].

Figura 1.6 Instalaciones de almacenamiento acumulativo de energía en todo el mundo [4]

Tabla 1.1 Características de las principales tecnologías de baterías

Características comparativas	Baterías avanzadas (ABESS)						Baterías de flujo (FBESS)		VRLA
	Basadas en litio				Alta temperatura				
	NMC	NCA	LFP	LTO	NaS	NaNiCl	ZBB	VRB	
Eficiencia AC-AC	92%	92%	86%	96%	81%	85%	72%	72%	81%
Capacidad de descarga (máx.- mín.)	2C – C/4	1C – C/4	2C – C/4	10C – C/4	C/6 – C/8	C/6 – C/8	C/4 – C/8	C/4 – C/8	2C – C/10
Profundidad de descarga	90%	90%	90%	95%	100%	100%	100%	100%	50%
Temperatura máxima de operación (°C)	55	55	65	65	NA	NA	50	50	50
Estabilidad térmica	Media	Baja	Alta	Alta	Media	Media	Media	Alta	Alta
Densidad de energía (Wh/L)	470	410	410	410	220	215	45	42,5	75
Densidad de potencia (W/L)	5050	5050	5050	5050	140	210	13	2	355
Vida (ciclos completos)	3500	1500	3500	10000	5000	3500	4000	10000	500
Estado de implantación	C	C	C	EC	C	D	EC	EC	M

Químicas de baterías: NMC = Litio Níquel Manganeso Cobalto; NCA = Litio Níquel Cobalto Aluminio; LFP = Litio-Ferrofosfato; LTO = Titanato de Litio; NaS = Sulfuro de Sodio; NaNiCl = Sodio Cloruro de Nitrato (sal fundida); ZBB = Zinc-Bromuro; VRB = Red-ox de Vanadio; VRLA = batería de ácido-plomo regulada por válvula.

Estado de implantación: C = Comercialización; EC = Comercialización Temprana; D = Demostración; M = Madura

En la Figura 1.7 se refleja el crecimiento de las ventas de las baterías de litio por campo de aplicación a partir del año 2013 y se muestra una estimación hasta 2023, según los datos generados en [21]. A partir de estos datos, se puede ver que la previsión a futuro para el consumo de baterías de litio es que crezca en general en casi todas las aplicaciones de uso. Con referencia a la electrónica de consumo, principal consumidora de baterías de litio en los últimos años, la previsión es que su consumo compita con aplicaciones de almacenamiento estacionario y transporte eléctrico, si bien continúan siendo la aplicación con más uso de este tipo de baterías desde el inicio.

Figura 1.7 Volumen de ventas global de baterías de ion-litio por campo de aplicación [21]

Las baterías de litio-polímero, también basadas en litio, han alcanzado notoriedad especialmente en aplicaciones portátiles en los últimos años. Estas baterías se distinguen del resto de baterías con química basada en litio en que usa un polímero en estado de gel como electrolito, lo que ofrece ventajas en seguridad, peso y permiten una ligera flexión. Sin embargo, son más caras que las basadas en ion-litio y tienen menor densidad de potencia [22]–[24].

En base a todo lo expuesto parece claro que las baterías basadas en litio se postulan como una de las soluciones industriales preferidas, al menos en un futuro próximo, tanto en aplicaciones de electrónica portátil, como en la mayor electrificación del transporte especialmente en el contexto del coche eléctrico, y en instalaciones de *microgrids* en el campo de las energías renovables.

En el resto del documento, por simplicidad, se asume el uso de baterías para los ejemplos que requieran la participación de un sistema de almacenamiento de energía eléctrica.

1.2 Gestión de la energía procedente de los SAE

Para controlar el flujo de energía que entra y sale de los SAE es necesario disponer de equipos intermediarios que se hagan cargo del manejo y gestión de esa energía, y la adapten a los requisitos del sistema consumidor.

En general, los sistemas electrónicos de potencia se ocupan del procesamiento de la energía eléctrica, con el convertidor de potencia como elemento clave en este procesamiento.

En la Figura 1.8 se muestra un convertidor de potencia de manera esquemática. Un convertidor de potencia es un circuito electrónico que procesa la energía eléctrica que recibe a su entrada (a la izquierda de la imagen), en base a la especificación y órdenes de

la entrada de control (entrada inferior al bloque “Convertidor de potencia”), para conseguir el requisito de potencia de salida demandada por la carga (a la derecha de la imagen).

Figura 1.8 Esquema conceptual genérico de un convertidor de potencia

1.2.1 El convertidor de potencia como interfaz de los SAE

Existen muchas formas de categorizar los convertidores de potencia. La primera clasificación obedece al tipo de transformación eléctrica que lleven a cabo. Según esta clasificación, los convertidores pueden ser [25]:

- **Corriente Continua a Corriente Continua o CC–CC**, si conecta una entrada de tensión CC con una salida de tensión CC. En este tipo de transformación habitualmente se pide subir o bajar la magnitud de la tensión de salida respecto a la entrada, cambiar la polaridad y/o dar aislamiento galvánico entre la entrada y la salida.
- **Corriente Alterna a Corriente Continua o CA–CC**, o rectificador, se usa para transformar una entrada con tensión alterna CA a una salida en CC, pudiendo ambas ser controladas.
- **Corriente Continua a Corriente Alterna o CC–CA**, o inversor, es la operación contraria al rectificador, y se usa para transformar una tensión en CC en una salida en CA controlable en magnitud y frecuencia.
- **Corriente Alterna a Corriente Alterna o CA–CA**, o cicloconvertidor, o regulador de alterna, dependiendo de la topología, cuando se requiere una transformación en magnitud y frecuencia entre señales alternas.

Cada una de las transformaciones básicas se utilizará en función del tipo de aplicación que se requiera, en un sistema de distribución de energía.

1.2.2 Convertidores de potencia y SAE en los sistemas de distribución

En este apartado se muestra de manera conceptual la cadena de distribución de algunas aplicaciones de los SAE, seleccionadas entre las que se describieron en el

epígrafe anterior. En concreto, se refiere una aplicación para una *microgrid* conectada a red y dos arquitecturas de coche eléctrico: BEV y HEV.

En la Figura 1.9, se muestra un esquema conceptual de una *microgrid*. Del lado de la generación, los paneles solares se conectan al bus en CC a través de un convertidor CC–CC, mientras que los aerogeneradores se conectan al mismo a través de un convertidor CA–CC, debido a la naturaleza de la producción de energía eólica.

Figura 1.9 Esquema conceptual de una cadena de distribución en un ejemplo de *microgrid*

Del lado de la carga se muestra un inversor, que controla el consumo de cargas en CA, un convertidor CC–CC que hace lo propio con las cargas en CC, y una toma de red eléctrica que requiere un inversor para pasar de la tensión en CC del bus a CA. Por último, un convertidor CC–CC conecta una batería como SAE al bus en CC. En esta configuración, en caso de falta de la energía procedente de las fuentes renovables para el consumo de las distintas cargas, la batería actuará aportando la energía adicional que se precise, de manera controlada por el convertidor CC–CC hacia el bus CC.

En cuanto a los ejemplos de cadenas de distribución en el entorno del transporte eléctrico, en el ejemplo del vehículo totalmente eléctrico (BEV) de la Figura 1.10, se observa que la batería se conecta al conjunto a través de un convertidor CC–CC. De esta manera, la demanda de energía durante la conducción será totalmente provista por la energía que haya almacenada en la batería.

En cambio, en los vehículos híbridos, el número, localización y tipología de los convertidores depende de la cantidad de fuentes de energía que interaccionen y la arquitectura que se implemente con ellas [26]. Para ilustrar el ejemplo de la configuración de la cadena de distribución en este tipo de vehículo eléctrico se utiliza el esquema conceptual del sistema de distribución de un HEV con una arquitectura en paralelo, Figura 1.11. En este caso, las demandas del conductor serán suplidas bien por el motor de combustión alimentado con combustible fósil, bien por el motor eléctrico alimentado por

la línea de distribución dependiente de la batería, o incluso simultáneamente, según corresponda.

Figura 1.10 Vehículo eléctrico puro BEV

Figura 1.11 Vehículo eléctrico híbrido HEV–conexión paralelo

1.2.3 Conversión bidireccional de energía

Una vez satisfecha una demanda durante la cual los SAE han descargado toda o parte de la energía que almacenaban hacia la carga, es necesario volver a cargarlos para disponer de ellos en futuras ocasiones.

Algunos tipos de SAE admiten la posibilidad de invertir la operación generadora de energía, de manera que se restablezca la energía perdida en la descarga. Esta operación puede hacerse a través de un cargador externo, o utilizando el mismo convertidor a través del cual se cedió energía, pero funcionando en sentido inverso, lo que requerirá de un convertidor bidireccional. La operación bidireccional de un convertidor permite ahorrar recursos al permitir tanto la salida controlada de la energía desde el SAE, como su recarga controlada si existe energía sobrante, o durante los periodos de inactividad.

Si se utilizan convertidores bidireccionales, las cadenas de distribución indicadas en la Figura 1.9 a Figura 1.11, se pueden rediseñar.

Centrando la atención en el convertidor CC–CC, ahora bidireccional, de conexión del SAE al bus en CC del ejemplo de la *microgrid*, si la energía circula de izquierda a derecha, las baterías se descargan hacia el bus en CC. En sentido contrario, la batería se recarga desde el bus en CC, en los periodos en que exista energía no demandada fluyendo por el bus. La cadena de distribución de la Figura 1.9 modificada con la posibilidad de bidireccionalidad se muestra en la Figura 1.12.

En cuanto a las cadenas de distribución de coche eléctrico de la Figura 1.10 y la Figura 1.11, la capacidad bidireccional de los convertidores CC–CC permitirá descargar las baterías canalizando el flujo de energía de izquierda a derecha para suministrársela al motor eléctrico en caso de necesidad, y recargar la batería invirtiendo la operación del motor eléctrico, y procesando en el convertidor CC–CC la energía sobrante o recuperada de derecha a izquierda, según se muestra en la Figura 1.13 y la Figura 1.14.

Figura 1.12 Flujo bidireccional en la cadena de distribución de una *microgrid*

Figura 1.13 Vehículo eléctrico puro BEV con operación bidireccional

Figura 1.14 Vehículo eléctrico híbrido-conexión paralelo con operación bidireccional

1.3 Conclusiones

Los sistemas de almacenamiento de energía eléctrica, o SAE, son imprescindibles en una sociedad dependiente de la energía, que requerirá de su suministro fiable y eficiente, bajo cualquier circunstancia.

Los SAE se clasifican de acuerdo al método de almacenamiento de la energía en: sistemas de almacenamiento mecánico, eléctrico, electroquímico, químico y térmico. Entre ellos, las baterías avanzadas, especialmente las basadas en litio, clasificadas dentro de los SAE electroquímicos, se destacan como un dispositivo en auge cuya implantación y prestaciones se prevé crezcan en años venideros. De manera general, las aplicaciones industriales especialmente susceptibles de utilizar SAE son la electrónica portátil, las energías renovables y el transporte eléctrico.

Para controlar el flujo de energía entregada por los SAE es necesario disponer de elementos que controlen y manejen los SAE, de acuerdo a las necesidades de la carga demandante de esa energía. Los convertidores de potencia son circuitos electrónicos capaces de procesar la potencia que ceden los SAE y transformarla en magnitud y forma en aquella que precise la carga. En función del tipo de transformación, los convertidores

de potencia se clasifican en: CC–CC, CA–CC o rectificadores, CC–CA o inversores y CA–CA.

La conversión de energía bidireccional, en las cadenas de distribución con SAE, hace que se permitan tanto la operación de descarga de la energía desde el SAE a la carga que la consume, como la operación contraria y por tanto la carga de los SAE con la energía sobrante o recuperada después de satisfacer la demanda original. Su uso, en vez del de dos procesos unidireccionales, permite ahorrar costes, volumen y recursos.

Con todo ello, el trabajo de investigación presentado en esta tesis se centra en el campo de los convertidores CC–CC bidireccionales para su uso en aplicaciones basadas en baterías y otros sistemas secundarios de almacenamiento de energía CC.

Capítulo 2

Estado de la técnica de los convertidores CC– CC bidireccionales

CAPÍTULO 2. ESTADO DE LA TÉCNICA DE LOS CONVERTIDORES CC–CC BIDIRECCIONALES	19
2.1 Partes fundamentales de los convertidores bidireccionales	22
2.2 Clasificación general de los convertidores BDC CC–CC	23
2.2 1 Según sus características topológicas	23
2.2 1.1 Topologías aisladas y no aisladas	23
2.2 1.2 Topologías reductoras, elevadoras y reductoras-elevadoras	24
2.2 2 Según sus características de operación	25
2.2 2.1 Conmutaciones <i>Hard-switching</i> y <i>Soft-switching</i>	25
2.2 2.2 Resonantes y no-resonantes	27
2.2 3 Según el tipo de modulación	28
2.2 3.1 Modulación por pulsos	28
2.2 3.2 Modulación por desplazamiento de fase	30
2.3 Estrategias de reducción de pérdidas en los convertidores BDC CC–CC	31
2.3.1 Reducción de pérdidas en conducción	31
2.3.2 Reducción de pérdidas en conmutación	32
2.4 Topologías BDC, CC–CC, no-aisladas, con operación reductora-elevadora	33
2.4.1 Convertidor reductor-elevador bidireccional convencional	34
2.4.2 Convertidor Ćuk bidireccional	35
2.4.3 Convertidor SEPIC/Zeta	36
2.4.4 Convertidor reductor-elevador de cuatro interruptores	37
2.5 Conclusiones y objetivos de la tesis	38

En este capítulo se analiza el estado de la técnica relativo a los convertidores CC–CC bidireccionales, como elemento de interfaz con los Sistemas de Almacenamiento de energía Eléctrica (SAE).

En primer lugar, se propone la categorización de los convertidores CC–CC bidireccionales en función de sus características topológicas, de operación y del tipo de modulación que precisen, y se realiza un estudio cualitativo de las características de cada subgrupo. Además, se estudian las estrategias actuales para la reducción de pérdidas en los convertidores, a partir del uso eficiente de la modulación por el añadido de componentes auxiliares.

El segundo bloque de este capítulo se centra en el análisis de las topologías CC–CC bidireccionales sin aislamiento galvánico y con ganancia reductora-elevadora, en donde se encuadra la topología objeto de la propuesta de este trabajo de investigación. Para cada una de las topologías destacadas dentro de esta categoría, se describe la operación, las principales características y se enuncian las direcciones actuales de estudio, con el objetivo de señalar sus fortalezas y carencias.

Como conclusión al estudio del estado de la técnica se resumen las características de las topologías analizadas, en vista de lo cual se definen los objetivos que se persiguen en la topología propuesta en la presente tesis

2.1 Partes fundamentales de los convertidores bidireccionales

Como se avanzó en el Capítulo 1, los convertidores bidireccionales (o BDC) tienen un amplio campo de aplicación actuando como interfaz entre los Sistemas de Almacenamiento de energía Eléctrica (o SAE). Su objetivo es gestionar la energía de manera que la carga mantenga una tensión estable independientemente del estado de los SAE en cada momento. En este tipo de convertidores, tanto la entrada como la salida pueden actuar de carga, en función de la dirección de la energía.

Antes de comenzar la clasificación de los convertidores, se destacan las principales partes que los componen. En la Figura 2.1, se pueden observar los bloques básicos en los que se dividen los convertidores bidireccionales.

Figura 2.1 Bloques principales de los convertidores bidireccionales

Los bloques de color azul oscuro “PUERTO N” en los dos extremos del convertidor, pueden representar tanto a la fuente como a la carga, según si el flujo de energía se hace de izquierda a derecha (Fuente → Carga) o de derecha a izquierda (Carga ← Fuente).

Los bloques de color azul claro representan el conjunto de dispositivos semiconductores que permiten, o no, el paso de la tensión y corriente de la Fuente que aparece junto a ella, o bien permiten el paso de la energía rectificada a la Carga. En el caso de los convertidores bidireccionales, este bloque está compuesto por transistores gobernados por las señales de control, las cuales pueden presentar distintos tipos de modulación.

Por último, el bloque de color verde representa los componentes pasivos (componentes magnéticos y/o condensadores), que almacenan o entregan la energía según dictamine el estado de los semiconductores adyacentes. En este bloque, también se puede encontrar el transformador que proporciona aislamiento galvánico al sistema, si fuera necesario. Habitualmente este grupo es el que tiene el mayor impacto en el volumen total del convertidor [27], [28].

2.2 Clasificación general de los convertidores BDC CC–CC

Una vez identificadas las partes básicas de los convertidores BDC, centrando la atención en las topologías CC–CC, se propone su clasificación, a alto nivel, según sus características topológicas, de funcionamiento y el tipo de modulación que se utilice para controlar su actividad. A lo largo de este epígrafe, se describen los grupos que conforman cada categoría y se comparan cualitativamente las ventajas y retos de cada uno.

La Figura 2.2 muestra de manera esquemática un resumen de la clasificación que se propone para los convertidores BDC.

Figura 2.2 Categorización propuesta para los convertidores CC–CC bidireccionales

2.2.1 Según sus características topológicas

2.2.1.1 Topologías aisladas y no-aisladas

La primera gran división entre los distintos tipos de convertidores bidireccionales es en relación a las topologías con y sin aislamiento galvánico.

Las **topologías aisladas**, o con aislamiento galvánico, permiten independizar físicamente el camino de la corriente entre la Fuente y la Carga, comunicando la energía entre ambas a través de su acoplamiento, que, en el ámbito de la electrónica de potencia, suele magnético o capacitivo. De ambas tecnologías, el acoplamiento magnético es el que se adapta mejor al marco de la aplicación [29]. Para llevarlo a cabo, se utilizan transformadores de aislamiento o bobinas acopladas.

Esta característica aporta seguridad ante fallos en uno de los puertos, y puede ser necesaria por razones de seguridad, dependiendo de la aplicación del convertidor. Además, una relación de transformación diferente de “1” añade un grado de libertad

adicional al diseño, y permite grandes diferencias entre las tensiones de la Fuente y la Carga.

Una de las topologías bidireccionales con aislamiento galvánico más utilizadas en la actualidad es el convertidor Dual Active Bridge [30]–[32]. Además de aportar aislamiento, este convertidor se caracteriza por tener una alta densidad de potencia, y conmutaciones suaves (o conmutaciones *Soft-switching*) inherentes.

Sin embargo, debido al impacto negativo de los componentes magnéticos en el volumen y peso de las topologías [27], especialmente acusado en el caso de los transformadores, las **topologías no–aisladas** se prefieren en el caso de que el aislamiento galvánico no sea un requisito por normativa de la aplicación o seguridad. En las topologías no–aisladas los puertos de Fuente y Carga están unidos eléctricamente y comparten la misma referencia de masa.

En general, las topologías no–aisladas presentan mejores resultados en densidad de potencia y rendimientos que las topologías aisladas.

2.2.1.2 Topologías reductoras, elevadoras y reductoras–elevadoras

Otra manera de clasificar las topologías BDC es de acuerdo a la ganancia que proporcionan entre sus puertos. Así, se identifican topologías reductoras, elevadoras y reductoras–elevadoras.

Los dos primeros tipos se pueden incluir en un solo grupo de **topologías reductoras/elevadoras**, conocidas como *step-up/step-down* en inglés. Bajo esta denominación se encuentran las topologías BDC que pueden elevar la tensión del PUERTO 1 respecto al PUERTO 2 en una dirección, *step-up*, y reducirla en la dirección contraria, operación *step-down*. Un ejemplo clásico de topología BDC con ganancia *step-up/step-down* es el convertidor de medio puente o *Half-bridge* [33].

En cambio, las **topologías reductoras–elevadoras** pueden reducir o elevar la tensión del PUERTO 1 respecto a la del PUERTO 2 en cualquiera de las dos direcciones de transferencia. Esto permite que las necesidades de la tensión de la Carga sean atendidas tanto si la tensión de la Fuente es mayor como si es menor. El convertidor reductor–elevador bidireccional o el convertidor Ćuk son ejemplos clásicos en esta categoría [33], [34]. El análisis de estos dos ejemplos, entre otros, se realiza en la sección 2.4 de este capítulo.

En las dos categorías se pueden encontrar alternativas topológicas a partir de la conexión en paralelo de varios convertidores (fases) del mismo grupo, con un desfase relativo igual a $360^\circ/\text{núm. de fases}$.

2.2.2 Según sus características de operación

2.2.2.1 Conmutaciones *Hard-switching* y *Soft-switching*

Las pérdidas de conmutación en los semiconductores con *Hard-switching* se deben a la convivencia de tensión y corriente durante la conmutación, e incluyen las pérdidas de recuperación inversa del diodo, y las pérdidas asociadas a las capacidades parásitas de salida de los semiconductores, entre otras. Las conmutaciones *Soft-switching* tienen por objetivo mitigar estos efectos. A continuación, se desarrollan ambos conceptos, particularizados en la conmutación de un MOSFET.

En un MOSFET, las conmutaciones duras, o *Hard-switching* ocurren cuando existe una convivencia entre la tensión drenador-fuente de un transistor, v_{DS} y su corriente de drenador, i_S , en el instante de la conmutación, produciendo pérdidas de conmutación.

En la Figura 2.3 se representa un ejemplo de este concepto, durante el encendido del transistor S_2 , después del apagado del transistor S_1 coincidente con el flanco de bajada de la señal $v_{GS\ S1}$. Mientras S_1 conduce, S_2 está abierto, bloqueando una tensión $v_{DS\ S2} = V_1$, con su capacidad parásita $C_{oss\ S2}$ cargada a esta misma tensión. Para descargar $C_{oss\ S2}$ antes del encendido de S_2 (en el flanco de subida de la señal $v_{GS\ S2}$) se necesita una corriente en dirección contraria a i_S . Si no es así, existirá una convivencia de tensión y corriente durante la conmutación que producirá pérdidas.

Figura 2.3 Conmutación *Hard-switching*

Las pérdidas en conmutación con conmutaciones *Hard-switching* serán mayores cuanto mayor sea el tiempo que dura la convivencia entre las dos señales, y mayor sean los valores de corriente y tensión que conviven. Este efecto puede minimizarse aumentando la derivada de la corriente, $di_S(t)/dt$, o la derivada de tensión, $dv_{DS}(t)/dt$, a costa de empeorar la compatibilidad electromagnética.

Las **conmutaciones suaves o *Soft-switching*** ocurren cuando o bien la corriente i_S o bien la tensión v_{DS} son 0 en el instante de la conmutación. Este comportamiento produciría un producto $i_S \cdot v_{DS}$ igual a 0, es decir, sin pérdidas de potencia, [25].

La condición de corriente cero en la conmutación se denomina ZCS (a partir de su denominación en inglés, *Zero Current Switching*). Este efecto puede producirse tanto en

el encendido del transistor como en el apagado. En la Figura 2.4 se muestra de manera conceptual una conmutación ZCS en donde se puede observar que la corriente i_S es 0 tanto en el encendido como en el apagado del transistor S_2 , en los flancos de subida y bajada de la señal $v_{GS\ S2}$ respectivamente. Este tipo de conmutación no tiene la energía suficiente para descargar las capacidades parásitas de los transistores durante el encendido, lo que afecta particularmente a los MOSFETs. Por esta razón, en algunos estudios no se considera la conmutación *Soft-switching* ideal para este tipo de dispositivos [25], [35].

Figura 2.4 Conmutación *Soft-switching* con ZCS

La condición de tensión cero en la conmutación se denomina ZVS (a partir de su denominación en inglés, *Zero Voltage Switching*), y ocurre cuando la corriente i_S circulando por la capacidad parásita C_{oss} del transistor que va a ser disparado es suficiente para descargar esta capacidad antes de que se efectúe el disparo. Este efecto también se observa en la tensión v_{DS} ya que llega a 0V antes del flanco positivo de la señal de puerta v_{GS} , en el encendido del transistor. En la Figura 2.5, se muestra las formas de onda típicas de una conmutación ZVS.

Figura 2.5 Conmutación *Soft-switching* con ZVS

Para obtener una operación con *Soft-switching* de tipo ZVS, es necesario disponer de un mínimo de corriente durante el tiempo muerto entre el apagado de un transistor y el encendido de su complementario [35], [36].

La operación con *Soft-switching* tiene un gran potencial en la mejora del rendimiento de las topologías, y también para suavizar posibles problemas de compatibilidad electromagnética. Por ello, es común encontrar propuestas basadas en topologías clásicas que proponen alternativas orientadas a obtener *Soft-switching* a partir de modificaciones en la modulación o añadiendo circuitería auxiliar [33], [34], [37].

2.2.2.2 Resonantes y no–resonantes

En las **topologías resonantes**, los componentes pasivos (condensadores y componentes magnéticos) que unen los puentes de semiconductores están diseñados de manera que, a su frecuencia de resonancia, f_o , presentes la impedancia mínima. A esta frecuencia ocurre, por tanto, la máxima transferencia de potencia. La expresión de la impedancia a f_o y la función de transferencia de las topologías resonantes dependen del tipo y la localización de los componentes pasivos que componen el tanque resonante [25].

Si la frecuencia de conmutación de las topologías resonantes, f_{sw} , coincide con la frecuencia de resonancia, f_o , la corriente que transfiere energía de un PUERTO a otro es sinusoidal y produce *Soft-switching* de tipo ZCS en los transistores involucrados en la conmutación. Si f_{sw} es mayor o menor que f_o , la impedancia total del tanque resonante tiene carácter inductivo o capacitivo respectivamente. Una impedancia de carácter inductivo permite la conmutación con *Soft-switching* de tipo ZVS en el encendido.

Los convertidores resonantes consiguen elevados rendimientos a frecuencias de conmutación altas, lo que permite reducir el tamaño de los componentes pasivos. Esta razón junto a la operación *Soft-switching* intrínseca los hace muy atractivos. En concreto, el convertidor resonante LLC es especialmente popular por incluir entre sus características el aislamiento galvánico y operación reductora–elevadora [25], [38]. Sin embargo, son complejos de diseñar y ajustar y pierden eficiencia cuando se alejan del punto de trabajo óptimo para el que se diseñaron.

En las **topologías no–resonantes** el perfil de corriente que transfiere la potencia es triangular o trapezoidal.

Algunas topologías y esquemas de modulación tienen como finalidad conformar la forma de onda de corriente de manera que se obtengan perfiles con menos corriente eficaz, y/o permitan la operación *Soft-switching* [37], [39].

La Figura 2.6 muestra varios ejemplos de perfiles de corriente característicos de conocidas topologías no–resonantes.

Figura 2.6 Ejemplos de perfil de corriente por la bobina de los convertidores: (a) Reductor síncrono [25], (b) Dual Active Bridge [30], (c) Reductor–elevador de cuatro interruptores [39]

2.2.3 Según el tipo de modulación

Las dos estrategias fundamentales para modular convertidores CC–CC son la modulación por pulsos y la modulación por fase desplazada [34], [40].

No obstante, estas dos estrategias básicas se pueden combinar para ofrecer posibilidades de optimización adicionales, a cambio de hacer más complejo el diseño del sistema y su implementación [39], [41].

2.2.3.1 Modulación por pulsos

En general, este tipo de modulación se basa en variar la cantidad de tiempo que permanecen conduciendo los transistores en un periodo de conmutación. Con esto se controla la cantidad de energía que se deja pasar al resto del circuito.

Los tipos de modulación por pulsos se pueden dividir entre modulación por ancho de pulso (PWM, de *Pulse Width Modulation*), y modulación por frecuencia de pulso (PFM, de *Pulse Frequency Modulation*). Ambos tipos se pueden encontrar combinados en el estado de la técnica para mejorar las prestaciones de algunas topologías [42], [43].

Modulación por ancho de pulso (PWM)

La modulación PWM se basa en variar la cantidad de tiempo que permanece conduciendo un transistor durante un periodo de conmutación, T_{sw} , constante.

En la Figura 2.7 se puede observar un ejemplo de esta modulación. Las señales denominadas S_1 y S_2 son equivalentes a la señales $v_{GS\ S1}$ y $v_{GS\ S2}$. La barra sobre la señal S_2 indica que la señal que se dibuja es la complementaria a la real.

La proporción de tiempo que permanece conduciendo el transistor S_1 , T_{ON} , determina la cantidad de energía que se proporciona al resto del circuito. Este tipo de modulación es la más utilizada en las topologías no–resonantes [40].

Algunas de las ventajas de la modulación PWM son su facilidad de implementación, la posibilidad de utilizar altas frecuencias para optimizar el volumen de los componentes magnéticos y condensadores, o la facilidad que supone para el diseño de las etapas de filtrado. Sin embargo, presenta un alto índice de distorsión armónica, alto ruido electromagnético y pérdidas de conmutación que pueden ser importantes si los semiconductores tienen tiempos de encendido y apagado largos.

Figura 2.7 Ejemplo de modulación PWM

Modulación por frecuencia de pulso (PFM)

La modulación por frecuencia variable es típica de las topologías resonantes [44] y en general de topologías que requieran modificar la frecuencia de conmutación, f_{sw} ($= 1/T_{sw}$), para variar las condiciones de la transferencia de potencia. En esta modulación se varía la frecuencia de conmutación bien manteniendo T_{ON} fijo y variando T_{OFF} , o, al contrario. Un caso particular es que $T_{ON} = T_{OFF} = T_{sw}/2$, cuando ambos intervalos de tiempo se modifican en la misma proporción.

La Figura 2.8 muestra un ejemplo de esta modulación para el ejemplo $T_{ON} = T_{OFF} = T_{sw}/2$. La denominación de las señales es la misma que la que se explicó para la Figura 2.7. Se dibujan 3 periodos de diferente duración ($T_{sw1} - T_{sw3}$) con las señales de disparo S_1 y S_2 ocupando el 50% de cada uno de ellos, y con la señal v_{sw} variando en consecuencia.

Este tipo de modulación facilita la operación con *Soft-switching* en los convertidores resonantes o con características resonantes, que suelen ofrecer muy buenos rendimientos. Sin embargo, su uso dificulta el diseño de la etapa de filtrado, el dimensionamiento de los componentes reactivos y la sincronización de la etapa de control, entre otros [45].

Figura 2.8 Ejemplo de modulación PFM

2.2.3.2 Modulación por desplazamiento de fase

La modulación por desplazamiento de fase (PS, por sus siglas en inglés) consiste en retrasar el encendido de una rama de transistores respecto a otra, mientras se mantiene el tiempo de conducción de los transistores de cada rama al 50% del periodo de conmutación con frecuencia fija. Este tipo de modulación se aplica por su propia descripción a topologías que incluyen más de una rama de transistores.

En la Figura 2.9 se representa un ejemplo de este tipo de modulación, donde se realiza un desfase de la señal S_3 con respecto a S_1 de valor $(\phi/\pi) \cdot T_{sw}/2$. La potencia transferida va hacia el puente que esté retrasado, es decir, un “Desfase principal” positivo indica que la transferencia se hace de izquierda a derecha, y viceversa.

Esta técnica es frecuentemente utilizada para conformar el perfil de corriente de manera que se obtengan conmutaciones *Soft-switching* [30], [39].

Figura 2.9 Ejemplo de modulación por desplazamiento de fase

Sin embargo, la eficiencia que se obtiene por el uso de la modulación PS es pobre a baja carga, en especial en aquellos convertidores que requieren que la corriente circulante sea alta para poder realizar conmutaciones ZVS.

Para mejorar las prestaciones de la modulación PS, surgen modulaciones derivadas en las que se añaden más grados de libertad en forma de desplazamientos de fase adicionales entre ramas de transistores. Para poder aplicarlas, es necesario que las topologías cuenten más de una rama de transistores por Puerto. La Figura 2.10 se utiliza para ejemplificar algunas de estas modulaciones derivadas.

La modulación por Fase Desplazada Extendida o EPS (por las siglas en inglés, *Extended Phase Shift*) [46], añade al desfase original entre los puertos un desfase adicional variable entre las ramas de uno de ellos (por ejemplo, el señalado como “Desfase Puerto 1”), mientras el otro puerto se mantiene con un desfase de 180° entre sus ramas, Figura 2.10 (a).

Figura 2.10 Desfases entre ramas en esquemas de modulación derivados de PS: (a) EPS, (b) DPS/TPS

En la modulación por Fase Desplazada Dual [34], [47], [48], además del desfase entre los puertos, existe un desfase $\leq 180^\circ$ entre las ramas de cada puerto, ambos del mismo valor, Figura 2.10 (b).

El esquema de modulación de Triple Fase Desplazada o TPS (por las siglas en inglés, *Triple Phase Shift*) es hasta la fecha la modulación basada PS que más grados de libertad incorpora [30], [45]. En esta variante se añade un desfase variable e independiente entre las ramas de cada uno de los puentes (“Desfase Puerto 1” y “Desfase Puerto 2” en la Figura 2.10 (b)). La modulación por TPS representa el caso general de todas las modulaciones por desplazamiento de fase. En el Capítulo 3 se realiza un estudio más profundo de la modulación TPS.

2.3 Estrategias de reducción de pérdidas en los convertidores BDC CC–CC

En el epígrafe anterior se han comentado las ventajas de algunas configuraciones topológicas, operaciones o modulaciones en la reducción de pérdidas de los convertidores BDC CC–CC. En esta sección se categorizan y describen las principales estrategias de reducción de pérdidas encontradas en el estado de la técnica, centradas en la reducción de las pérdidas en conducción y en las de conmutación.

2.3.1 Reducción de pérdidas en conducción

Para reducir las pérdidas en conducción hay que minimizar la corriente circulante por el convertidor. Este tipo de reducción es especialmente interesante cuando se aplica a convertidores que requieran mucha potencia reactiva, o que se utilicen en aplicaciones de alta corriente.

La flexibilidad inherente de algunas topologías les permite utilizar a su favor la modulación para conformar un perfil de corriente con menor eficaz. Un ejemplo de esto

son el convertidor *Dual Active Bridge* (DAB) [47], [49]–[51] o el convertidor Reductor–Elevador de Cuatro Interruptores (FSBB) [39].

En aquellas topologías que no disponen de esta flexibilidad, una alternativa habitual es aplicar configuraciones multifase entrelazadas. Las configuraciones con entrelazado consiguen mayor rendimiento al permitir que se reparta la corriente total entre las fases, con lo que se reduce el volumen de los componentes pasivos y las pérdidas de conducción. Además, estas soluciones permiten reducir el rizado de salida. Sin embargo, estas ventajas se consiguen a expensas de un mayor coste y volumen globales [33], [34], [39], por lo que es necesario encontrar un balance adecuado.

2.3.2 Reducción de pérdidas en conmutación

La reducción de las pérdidas en conmutación en general involucra a los diodos y a los transistores.

En los diodos, las pérdidas ocurren mayoritariamente por la recuperación inversa del diodo en la transición entre estar conduciendo y dejar de estarlo. Para reducirlas, conviene que cuando dejen de conducir lo hagan a tensión cero, lo que conduce a una pérdida de conmutación mínima [25].

La reducción de pérdidas en los transistores ha provocado un enorme interés en muchas investigaciones en los últimos años. Una de las motivaciones de estos estudios es la de dotar a las topologías de mecanismos que reduzcan este tipo de pérdidas (proporcionales a la frecuencia de conmutación) para poder aumentar la frecuencia de trabajo, reducir el volumen de los componentes reactivos, y ganar en densidad de potencia y rendimiento.

Existen dos técnicas fundamentales para obtener *Soft-switching* en los convertidores CC–CC conmutados: las basadas en la adición de circuitería auxiliar y las basadas en modulación.

- 1) **Con circuitería auxiliar.** Este tipo de estrategia se puede utilizar en todos los convertidores. Se basa en crear comportamientos resonantes mediante la adición de celdas resonantes auxiliares (que pueden incluir bobinas, condensadores y/o transistores secundarios) colocadas de manera estratégica en el convertidor. El objetivo es que mediante la resonancia de los componentes pasivos de la celda se conforme la tensión en el transistor para crear las condiciones de su conmutación con *Soft-switching* [25], [37]. Entre las diferentes aproximaciones, la denominada RT (*Resonant Transition*) que incluye un transistor en la celda auxiliar, es la única que realiza la operación a frecuencia constante [45].

Aunque la inclusión de circuitería adicional consigue buenos rendimientos, aumenta la dificultad en el diseño, la cantidad de componentes y las pérdidas en conducción [37], [45].

- 2) **Sin circuitería auxiliar.** Este tipo de estrategia utiliza la modulación como medio para obtener el comportamiento deseado.

La modulación PFM puede utilizarse en algunas topologías para obtener una operación en Modo de Corriente Discontinuo (MCD), en la cual la corriente que transfiere la potencia puede hacer incursiones a valores de corriente negativa. Este comportamiento puede utilizarse para descargar las capacidades parásitas de los transistores y reducir las pérdidas en conmutación [52]–[54]. Esta solución puede implementarse en convertidores cuyos transistores operen en el primer cuadrante, es decir, que bloquean tensión v_{DS} positiva, y que la corriente a su través, i_S , pueda ir de drenador a surtidor o viceversa [25]. No obstante, como ya se señaló en la sección 2.2.3.1, la frecuencia variable supone una mayor dificultad en el diseño de la etapa de filtrado y el dimensionamiento de los componentes reactivos entre otros [45].

Otro tipo de modulación especialmente útil para la reducción de pérdidas es la modulación por fase desplazada (PS) y las modulaciones derivadas de ésta. Esta solución no necesita incrementar el número de componentes, y consigue buenos rendimientos especialmente con las modulaciones derivadas de PS con más grados de libertad (EPS, DPS y TPS) [30], [37], [45]. Sin embargo, aumenta la complejidad de la modulación y el control, y no se pueden utilizar en todas las topologías.

2.4 Topologías BDC, CC–CC, no–aisladas, con operación reductora–elevadora

Este epígrafe centra la atención en el estado de la técnica de las topologías bidireccionales, no–aisladas, y con operación reductora–elevadora, ya que presentan las siguientes ventajas relacionadas con su uso como interfaz con los Sistemas de Almacenamiento Eléctrico basados en baterías:

1. La operación reductora–elevadora es especialmente útil debido a su versatilidad, ya que permite ofrecer el nivel de tensión que requiera la carga con independencia de la tensión a la que se encuentre la batería. La Figura 2.11 refleja las necesidades que podría demandar el puerto Carga (V_2) respecto a lo que puede aportar el puerto Fuente (V_1), suponiendo que la batería puede encontrarse en diferentes estados de carga.

2. Las topologías no–aisladas permiten alcanzar densidades de potencia mayores, lo que a término supondrá una mayor eficiencia del sistema y un mejor uso de la energía [55].

A continuación, se describen las topologías con ganancia reductora–elevadora más empleadas en aplicaciones con SAE, con énfasis en sus ventajas e inconvenientes, y se incluye la dirección de las modificaciones más recientes que utilizan las estrategias de reducción de pérdidas descritas en el epígrafe anterior.

Figura 2.11 Ilustración de las capacidades de una operación reductora–elevadora

La Tabla 7.4 muestra las principales características de las topologías analizadas y las de alguna de las modificaciones más recientes derivadas de éstas.

Tabla 2.1 Principales características de las topologías comparadas

Características	Reductor–elevador	SEPIC/Zeta	SEPIC/Zeta [56]	Ćuk	Ćuk [57]	FSBB
Nº. transistores	2	2	2	2	4	4
Nº. pasivos (de los cuales magnéticos)	1 (1)	3 (2)	7 (3)	3 (2)	5 (3)	1 (1)
Polaridad de los puentes	Negativa	Positiva	Positiva	Negativa	Negativa y positiva	Positiva
Corriente pulsante	Entrada y salida	Entrada	Entrada	–	–	Entrada y salida
Flexibilidad	Alto	Baja	Baja	Baja	Baja	Muy alta
Complejidad	Baja	Media	Alta	Media	Alta	Alta
Rendimiento	Bajo	Medio	Alto	Medio	Alto	Muy alto

2.4.1 Convertidor reductor–elevador bidireccional convencional

El convertidor reductor–elevador bidireccional es el más simple de las topologías que cumplen las premisas, Figura 2.12 [33].

Figura 2.12 Convertidor reductor–elevador bidireccional convencional

Esta topología se obtiene a partir de la topología reductora–elevadora clásica unidireccional [25], sustituyendo el diodo por un segundo transistor, S_2 .

El funcionamiento básico se obtiene manteniendo S_2 abierto y utilizando su diodo parásito durante la transferencia de energía de izquierda a derecha, dejando que el transistor S_1 gestione la energía, generalmente modulado con PWM [33]. Para la transferencia de energía en la dirección contraria se invierten los roles de S_1 y S_2 .

Debido a las pérdidas producidas por las malas prestaciones de los diodos parásitos de los transistores, una opción es conmutar el transistor S_2 de manera complementaria al transistor S_1 (con un tiempo muerto entre los disparos de ambos), imitando el comportamiento que tendría un diodo. La dirección de transferencia dependerá del tiempo de encendido de un transistor respecto al otro.

Este convertidor tiene indudables ventajas en la facilidad de uso, de implementación, y muy pocos componentes, por lo que supone un bajo coste y volumen. Sin embargo, la tensión V_2 está invertida respecto a V_1 lo que puede suponer una desventaja en muchas aplicaciones.

2.4.2 Convertidor Ćuk bidireccional

El convertidor Ćuk bidireccional [33] es una variación del convertidor Ćuk unidireccional sustituyendo el diodo por un transistor, Figura 2.13 [25].

Figura 2.13 Convertidor Ćuk bidireccional

Su configuración se basa esencialmente la conexión en serie de los convertidores reductor y elevador a través de un condensador, C , que almacena y entrega energía, lo que le capacita para elevar o reducir la tensión V_2 respecto a V_1 en las dos direcciones.

La operación de izquierda a derecha basa su funcionamiento en el almacenamiento de energía en el condensador C con la conmutación del transistor S_1 , y usa el diodo parásito del transistor S_2 , manteniendo este segundo transistor abierto, para gestionar la energía de la bobina L_2 . Para la transferencia en dirección contraria, los transistores intercambian su rol.

Al igual que en el convertidor reductor–elevador bidireccional anterior, las malas prestaciones del diodo parásito de los transistores aumentan las pérdidas en comparación a las que se producen por utilizar el canal del transistor. Por ello, una posibilidad es conmutar los transistores S_1 y S_2 de manera complementaria, y delegar la dirección de la transferencia de energía en el tiempo que permanece uno conduciendo respecto al otro.

La principal ventaja de esta topología es que la disposición de las dos bobinas permite que el rizado de las corrientes a la entrada y la salida sea bajo, lo que alivia el estrés que sufren los dispositivos conectados a ambos puentes y rebaja los requisitos del filtro de entrada y salida.

Por el contrario, la tensión V_2 del convertidor Ćuk está invertida respecto a V_1 igual que sucedía en el convertidor reductor–elevador bidireccional, y además presenta un número mayor de componentes que ésta, incluyendo dos bobinas (aunque se pueden acoplar entre ellas para ganar en densidad de potencia). Esto incrementa su coste y volumen y reduce su rendimiento.

Para aprovechar las ventajas de esta topología, algunos estudios [56]–[58] incorporan circuitos auxiliares que permiten las conmutaciones *Soft-switching* a esta topología, a costa de hacerla más compleja y difícil de diseñar.

2.4.3 Convertidor SEPIC/Zeta

El convertidor SEPIC/Zeta deriva de las topologías clásicas SEPIC y Zeta unidireccionales, funcionando como SEPIC en la transferencia de potencia de izquierda a derecha, y como Zeta en la contraria, Figura 2.14 [25].

Debido a que el convertidor SEPIC/Zeta se conforma básicamente reordenando los componentes del convertidor Ćuk bidireccional, la operación de ambos es similar. Sin embargo, a costa de mantener V_2 con la misma polaridad que la entrada, se pierde la ventaja de la corriente no pulsante en el puerto de V_2 , y se incrementa la dificultad de tener que proporcionar un disparo flotante al transistor de este puerto, S_2 .

Figura 2.14 Convertidor SEPIC/Zeta

Al igual que para el convertidor Ćuk bidireccional, existen modificaciones del convertidor SEPIC/Zeta que incorporan circuitos resonantes auxiliares para conseguir *Soft-switching*, a costa de añadir complejidad al diseño [56], [59].

2.4.4 Convertidor reductor-elevador de cuatro interruptores

El convertidor reductor–elevador de cuatro interruptores o FSBB (por las siglas de *Four Switches Buck–Boost*) es una evolución del convertidor reductor-elevador bidireccional tradicional, que incorpora más transistores a la configuración de partida para mantener la salida sin invertir, Figura 2.15.

Figura 2.15 Convertidor reductor–elevador de cuatro interruptores o FSBB

La configuración resultante se produce por la composición de los convertidores reductor y elevador síncronos [33], [34], [60], lo que le confiere la capacidad de reducir y elevar la tensión de un puente respecto al otro en las dos direcciones, a costa de incrementar el número de semiconductores respecto a otras topologías.

La operación más sencilla del convertidor FSBB consiste en utilizarlo en modo reductor como un convertidor reductor síncrono clásico (los transistores S_1 y S_2 conmutan con PWM para gestionar la potencia, S_3 permanentemente conduciendo, S_4 permanentemente abierto), y en modo elevador como un convertidor elevador síncrono clásico (los transistores S_3 y S_4 conmutan con PWM para gestionar la potencia, S_1 permanentemente conduciendo, S_2 permanentemente abierto). En la zona reductora–elevadora todos los interruptores conmutan.

Esta modulación tiene evidentes ventajas en términos de eficiencia, sin embargo, incurre en no–linealidades en la relación entre las tensiones de entrada y salida en la zona de transición entre la operación reductora y reductora-elevadora, así como en la transición entre la operación reductora–elevadora y elevadora, que puede afectar al control y estabilidad del convertidor. La compensación de la no–linealidad para suavizar este efecto, es objeto de estudio en varios trabajos [61], [62]. Además, si la operación de elevación y reducción no es simétrica, pueden existir grandes diferencias en el estrés que soportan los transistores.

La flexibilidad inherente a esta topología por el número de transistores que incorpora permite utilizar técnicas avanzadas de modulación que solucionan las desventajas descritas y además permiten obtener conmutaciones *Soft-switching* para reducir las pérdidas en conmutación sin añadir componentes adicionales, cambio de incrementar la complejidad de la modulación. Así existen esquemas de modulación que combinan PWM con fase desplazada o frecuencia variable para obtener mejoras en el rendimiento [39], [63], [64].

La propuesta en [39], en concreto ofrece conmutaciones con *Soft-switching* en todos los transistores y mínima corriente eficaz utilizando una combinación de PWM con PS, a frecuencia constante, Figura 2.16. La propuesta consigue mediante la modulación, que la bobina funcione en DCM, llegando a un cierto valor de corriente negativa suficientemente grande como para descargar la capacidad parásita de los transistores y hacerlos conmutar en *Soft-Switching*. En el Capítulo 7, se detalla la operación del FSBB con la modulación propuesta en [39], que se considera una de las más ventajosas para este convertidor.

Figura 2.16 Propuesta de modulación PWM-PS en [39] para optimizar el rendimiento del convertidor FSBB

2.5 Conclusiones y objetivos de la tesis

En este capítulo, se propone una categorización general de los convertidores bidireccionales, o BDC, en función de sus características topológicas, de operación y

según el tipo de modulación, sección 2.2 . Cada una de estas categorías se analiza por separado para dar una visión general de las posibilidades de diseño de los convertidores BDC. Además, se analizan las estrategias actuales para la reducción de pérdidas en los convertidores, a partir del uso eficiente de la modulación o por el añadido de componentes auxiliares.

Una vez conocidas las posibilidades de diseño y sus ventajas e inconvenientes, el estudio del estado de la técnica se centra en las topologías CC–CC bidireccionales, no–aisladas, con operación reductora–elevadora. Este grupo de topologías destaca por ser especialmente útil como interfaz con los Sistemas de Almacenamiento de Energía (SAE), gracias a que permiten tanto elevar como reducir la tensión de la Carga respecto a la Fuente, independientemente de que ambas intercambien su rol.

De los convertidores analizados se concluye que el convertidor reductor–elevador de cuatro interruptores (FSBB por sus siglas en inglés) se considera el convertidor más competitivo dentro de su categoría, debido a su elevado rendimiento y densidad de potencia, con una bobina como único componente pasivo. El incremento en el número de transistores frente a otras topologías se justifica gracias a la flexibilidad que consiguen, para, por ejemplo, obtener *Soft-switching* sin añadir componentes adicionales, como así lo requieren el convertidor Ćuk bidireccional o el SEPIC/Zeta, de lo que se hacen eco sus modificaciones más actuales [56]–[59]. La configuración mostrada en [14] para el FFBB, se considera como una de las soluciones más interesantes desde el punto de vista de la eficiencia, a consta de aumentar la complejidad de la modulación y del control.

2.5.1 Objetivos

Teniendo en cuenta las ventajas y limitaciones de las topologías analizadas en el estado de la técnica, en la presente tesis se propone una nueva topología dentro de las topologías bidireccionales no–aisladas y con ganancia reductora–elevadora, cuyos objetivos son:

- 3) Desde el punto de vista topológico, una **alta densidad de potencia** con un mínimo número de componentes pasivos (no mayor al de otras topologías como el Ćuk bidireccional o el SEPIC/Zeta) de un tamaño optimizado por el uso efectivo de la transferencia en corriente alterna, en combinación con técnicas de magnetismo integrado.
- 4) Desde el punto de vista de la operación y la modulación, una alta flexibilidad de cara a la modulación que permita obtener operación ***Soft-switching* a frecuencia fija** sin necesidad de circuitería adicional ni operación resonante y **pérdidas mínimas en conducción** en todo el rango de carga y para cualquier relación de tensión de entrada–tensión de salida.

Las características mencionadas estarían destinadas a postular la topología propuesta como una alternativa competitiva en el estado de la técnica, frente a otras topologías en el mismo campo de aplicación.

Capítulo 3

Presentación del convertidor MCB³ con acoplamiento magnético ideal

CAPÍTULO 3. PRESENTACIÓN DEL CONVERTIDOR MCB³ CON ACOPLAMIENTO MAGNÉTICO IDEAL	41
3.1. Convertidor MCB³	44
3.2. Estructura y principio de funcionamiento	44
3.3. Análisis de la operación en régimen permanente	45
3.3.1 Fase Desplazada como modulación básica del convertidor MCB ³	46
3.3.2 Modulación avanzada por Triple Fase Desplazada	47
3.3.3 Funcionamiento del convertidor MCB ³ con modulación TPS	49
3.3.3.1 Modos de conmutación	53
3.4 Corriente, potencia y mecanismos de reducción de pérdidas para Caso 3	55
3.4.1 Expresiones de corriente y potencia	55
3.4.2 Mecanismos de reducción de pérdidas	60
3.4.2.1 Minimización de las pérdidas en conmutación	60
3.4.2.2 Minimización de las pérdidas en conducción	64
3.5 Corriente, potencia y mecanismos de reducción de pérdidas para Caso 2	68
3.5.1 Expresiones de corriente y potencia	68
3.5.2 Mecanismos de reducción de pérdidas	72
3.5.2.1 Minimización de las pérdidas en conmutación	72
3.5.2.2 Minimización de las pérdidas en conducción	74
3.6 Validación de los resultados teóricos del Caso 3	75
3.6.1 Voltios por Segundo en el transformador de modo común, <i>TMC</i>	76
3.6.2 Dimensionamiento de los componentes del Enlace CA	78
3.6.3 Validación mediante resultados de simulación	79
3.6.4 Validación mediante resultados experimentales	82
3.7 Conclusiones	89

En este capítulo, se presenta y analiza una nueva propuesta topológica denominada convertidor Bidireccional Reductor-Elevador con Acoplamiento Magnético, al que se denominará abreviadamente como convertidor MCB³, a partir de las siglas de su denominación inglesa, *Magnetically Coupled Bidirectional Buck–Boost converter*.

En primer lugar, se profundiza en el principio de funcionamiento del convertidor MCB³, y en su análisis en régimen permanente cuando se aplica la modulación por Triple Fase Desplazada. A continuación, se describen las estrategias adoptadas para la reducción de las pérdidas totales, tanto de conmutación como de conducción, derivadas del uso de la modulación escogida, para la operación en modo reductor y en modo elevador. Las ecuaciones de diseño se obtienen de la operación en modo elevador, identificada como el peor caso de diseño para las especificaciones utilizadas.

Se concluye este capítulo, con la validación del análisis teórico desarrollado mediante la obtención de un conjunto de resultados de simulación y resultados experimentales.

3.1 Convertidor MCB³

El convertidor Reductor–Elevador Bidireccional con acoplamiento Magnético, o MCB³, pertenece a las topologías de convertidores CC–CC con operación reductora–elevadora, no–aisladas.

Este convertidor permite la posibilidad de operar con conmutaciones suaves (o *Soft-switching*) y mínimas pérdidas en conducción, sin necesidad de utilizar frecuencia variable ni de circuitos auxiliares, lo que potencialmente permitirá ahorrar volumen y coste al sistema completo.

Las características buscadas se obtienen gracias a la flexibilidad que ofrecen dos puentes completos de transistores, y a la particular disposición de los componentes pasivos, que posibilitan el uso de estrategias de modulación avanzadas basadas en la modulación por Triple Fase desplazada (o TPS), y que procuran una transferencia de energía en AC con carácter inductivo [49], [65]–[67].

3.2 Estructura y principio de funcionamiento

El circuito del convertidor MCB³ se muestra en la Figura 3.1. La estructura básica incluye dos puentes completos (Punto 1 y Punto 2) que generan dos tensiones diferenciales alternas (v_{11} y v_{22}), unidos por un Enlace CA compuesto por componentes pasivos.

Este convertidor permite la gestión de la energía bidireccional. En cada dirección, el puente que proporciona la energía actúa como inversor, mientras que el puente que la recibe funciona como rectificador síncrono. La frecuencia del rizado de la corriente en ambos puentes es del doble de la frecuencia de conmutación, lo que permite reducir el volumen de los condensadores de filtro que acompañan a cada puente.

El Enlace CA lo componen dos condensadores C_1 y C_2 que bloquean la componente CC de las señales v_{11} (definida como $v_A - v_C$) y v_{22} (definida como $v_B - v_D$), y un componente Magnético Integrado, MI , que gestiona la transferencia de energía.

En este capítulo, el componente integrado MI se descompone en dos inductores discretos L_1 y L_2 que representan las inductancias de dispersión, y un Transformador en Modo Común, TMC , con una relación de transformación de 1:1, cuya inductancia magnetizante L_μ , representa la inductancia mutua. El análisis del convertidor basado en esta descomposición permite comprender y analizar mejor el efecto de las inductancias de dispersión, por su función clave en la transferencia de energía, así como el efecto del acoplamiento entre las ramas del Enlace CA (representado en el ratio $L_\mu : L_1$, o ratio k_L), al tratarse cada elemento de forma independiente.

Figura 3.1 Estructura básica del convertidor MCB³

En esta primera aproximación al estudio de la topología MCB³, se asume la inductancia magnetizante del TMC como infinita (ratio k_L infinito), o lo que es lo mismo, que el acoplamiento entre las ramas del Enlace CA es perfecto. Si el acoplamiento es ideal en el MI, se entiende que i_1 es igual a i_2 , por lo que los inductores L_1 y L_2 actúan como si estuvieran conectados en serie. Con ello en mente, y para simplificar las ecuaciones a lo largo del capítulo, L_1 y L_2 se condensan en una sola inductancia equivalente, L , de valor $L_1 + L_2$.

Bajo la asunción de $k_L \rightarrow \infty$, las ecuaciones de las tensiones en los componentes del Enlace de CA se muestran en (3.1) a (3.3). El valor de los condensadores C_1 y C_2 (del mismo valor que C_1) se asume lo suficientemente grande como para considerar que la tensión que bloquean es constante. Se denomina v_{L1} a la tensión en el inductor L_1 (igual a v_{L2}), v_μ a la tensión en el primario del transformador TMC, y V_{C1} a la tensión en el condensador C_1 (igual a V_{C2}).

$$v_\mu = v_A - v_B - (v_{L1} + V_{C1}) \quad (3.1)$$

$$v_{L1} = v_{L2} = (v_{11} - v_{22})/2 \quad (3.2)$$

$$V_{C1} = -V_{C2} = (V_1 - V_2)/2 \quad (3.3)$$

En minúscula, se representan las tensiones variables en el tiempo; en mayúscula las tensiones continuas.

3.3 Análisis de la operación en régimen permanente

El funcionamiento del convertidor MCB³ se basa en la transferencia de energía en corriente alterna (CA) entre el Puente 1 y el Puente 2, mediante las corrientes que circulan por las bobinas L_1 y L_2 , que se generan a partir de las tensiones, v_{L1} y v_{L2} , respectivamente. Ambas tensiones, tal como aparece en la ecuación (3.2), dependen de las tensiones

diferenciales instantáneas, v_{11} ($v_A - v_C$) y v_{22} ($v_B - v_D$), y éstas a su vez de la estrategia de modulación utilizada.

3.3.1 Fase Desplazada como modulación básica del convertidor MCB³

Al igual que en el convertidor DAB, la modulación por Desplazamiento de Fase (o PS por las siglas en inglés de *Phase-Shift*) es la modulación más sencilla que se puede aplicar al convertidor MCB³ [68].

En la modulación PS, los transistores de cada medio puente están conduciendo el 50% del período de conmutación, y el desfase entre las ramas de transistores de cada puente es $T_{sw}/2$. En la denominación utilizada en este estudio D_1 representa el desfase adimensional entre las ramas de transistores S_1 – S_2 y S_3 – S_4 del Puente 1, definido sobre la parte positiva de la señal diferencial v_{11} , y D_2 representa el desfase adimensional entre las ramas de transistores S_5 – S_6 y S_7 – S_8 del Puente 2, definido de la misma manera sobre v_{22} , como se muestra en la Figura 3.2. Un desfase de $T_{sw}/2$ es equivalente a tener ambos “ciclos de trabajo”, D_1 y D_2 , igual a 1. En esta figura, las señales S_1 – S_8 corresponden a las señales de disparo de los transistores que les dan nombre.

Figura 3.2 Modulación PS sobre v_{11} y v_{22}

El único parámetro de control en la modulación PS es el desplazamiento de fase, ϕ , entre las señales diferenciales v_{11} y v_{22} . El desfase ϕ (expresado en radianes), se utiliza para controlar la potencia de salida, transfiriendo la energía del Puente 1 al Puente 2 cuando ϕ es positivo, y del Puente 2 al Puente 1 cuando ϕ es negativo. Para el análisis se ha definido ϕ entre los centros de v_{11} y v_{22} .

Aunque la modulación PS es simple, los rendimientos alcanzados pueden llegar a ser pobres, especialmente cuando el ratio de tensiones V_2/V_1 (también llamado d en este documento) difiere de 1 [68], o cuando se transfiere baja potencia. Para subsanar los posibles inconvenientes por el uso de la modulación PS, se puede optar por utilizar otros esquemas de modulación en el convertidor MCB³.

3.3.2 Modulación avanzada por Triple Fase Desplazada

El objetivo principal de todos los esquemas de modulación avanzados derivados de PS es el de aumentar los grados de libertad de la modulación PS, con el objetivo de reducir el estrés por corriente en los componentes, y aumentar la región en que se puede conseguir *Soft-switching*.

La modulación por Triple Fase Desplazada o *Triple Phase Shift* (TPS) permite variar todos los parámetros de control presentes en la modulación por desplazamiento de fase (D_1 , D_2 y φ), lo que posibilita conseguir *Soft-switching* en todo el rango de tensión y potencia. Además, también permite reducir la corriente eficaz por el Enlace CA, $i_{L,rms}$, conformando el perfil de corriente de manera que se reduzca el pico máximo de corriente. Otros patrones de modulación derivados de la modulación PS con menos grados de libertad son la modulación EPS (*Extended Phase Shift*) [46] o la modulación DPS (*Dual Phase Shift*) [34], [47], [48].

En la Figura 3.3 se muestra la variación que producen los desfases añadidos por las modulaciones EPS y TPS en las tensiones diferenciales v_{11} y v_{22} . En la Figura 3.3 los intervalos de color rosado identifican el desfase entre los dos puentes, φ ; los de color naranja, el desfase adimensional $D_2 < 1$; los de color azul, el desfase adimensional $D_1 < 1$. Como se puede observar, en la Figura 3.3 (a) no está representado el desfase D_1 por ser 1 ($T_{sw}/2$), a diferencia de en la Figura 3.3 (b).

Por otra parte, dado que la modulación clásica PS y la modulación EPS son dos casos particulares de la modulación TPS, se plantea la posibilidad de encontrar una esquema de modulación óptimo mediante su combinación, que maximice la eficiencia del convertidor propuesto, de manera similar a las propuestas en [65], [66], [69] para el DAB.

Por todas estas razones, se escoge la modulación TPS para el control del convertidor MCB³.

Figura 3.3 Ilustraciones genéricas de los patrones de modulación (a) EPS, (b) TPS

En la Figura 3.4 se muestran las principales formas de onda en régimen permanente de un punto de operación TPS genérico en el convertidor MCB³: las señales de disparo de los transistores S_1 a S_8 se colorean en gris; las tensiones diferenciales v_{11} y v_{22} en rojo y azul respectivamente; la tensión y la corriente por la bobina L_1 en verde y negro respectivamente; la tensión de los devanados del TMC en púrpura; y la tensión CC bloqueada por los condensadores C_1 y C_2 en naranja. No se consideran en esta figura ni el tiempo muerto entre las señales de disparo, ni las pérdidas. Las señales de disparo con una línea superior sobre el nombre del transistor son las complementarias a la señal real de disparo.

Los múltiples escenarios que producen las combinaciones de las tensiones de entrada y salida, V_1 y V_2 , y los valores D_1 y D_2 en la modulación TPS se clasificaron en [66] para el DAB.

En este trabajo, para la identificación de los distintos escenarios o Casos se utiliza la misma clasificación que en [66], por lo que el convertidor MCB³ está en:

- **Caso 1** si $V_1 \geq V_2$ y $D_1 > D_2$
- **Caso 2** si $V_1 \geq V_2$ y $D_1 \leq D_2$
- **Caso 3** si $V_1 < V_2$ y $D_1 > D_2$
- **Caso 4** si $V_1 < V_2$ y $D_1 \leq D_2$

Se puede observar que cambiar del Caso 1 al Caso 4, y del Caso 2 al Caso 3, permite cambiar suavemente la operación del convertidor MCB³ de reductor a elevador, únicamente modificando D_1 y D_2 .

Figura 3.4 Principales formas de onda del convertidor MCB³ operando con TPS en régimen permanente

3.3.3 Funcionamiento del convertidor MCB³ con modulación TPS

Una vez establecidas las ecuaciones en los componentes pasivos principales y las formas de onda en régimen permanente del convertidor, en la Figura 3.5 se muestra el funcionamiento del circuito en los ocho intervalos que conforman los segmentos con que se construye la corriente i_l del convertidor MCB³ con modulación TPS. Para llevarlo a cabo, se toma el ejemplo del perfil TPS genérico de la Figura 3.4.

Los diferentes intervalos se definen como el tiempo transcurrido entre los instantes de conmutación señalados en la parte inferior de la Figura 3.4.

Para el análisis, antes de que el “Intervalo 1” comience en t_{1LH} , se asume que los transistores S_2 , S_4 , S_6 y S_7 están conduciendo y que la corriente i_l es negativa, de acuerdo con el criterio de signos de la Figura 3.1.

Figura 3.5 Convertidor MCB³ durante el: (a) Intervalo 1; (b) Intervalo 2; (c) Intervalo 3; (d) Intervalo 4; (e) Intervalo 5; (f) Intervalo 6; (g) Intervalo 7; (h) Intervalo 8.

En la Tabla 3.1 se resumen las tensiones en el punto intermedio de cada semipunto, necesarias para obtener los valores de tensión en los componentes del Enlace CA según las ecuaciones (3.1) a (3.3).

Tabla 3.1 Valores de tensión en los puntos intermedios de cada semipunto para cada intervalo de funcionamiento

Parámetro	v_A	v_B	v_C	v_D	v_{11}	v_{22}
Intervalo 1	V_1	0	0	V_2	V_1	$-V_2$
Intervalo 2	V_1	0	0	0	V_1	0
Intervalo 3	V_1	V_2	0	0	V_1	V_2
Intervalo 4	V_1	V_2	V_1	0	0	V_2
Intervalo 5	0	V_2	V_1	0	$-V_1$	V_2
Intervalo 6	0	V_2	V_1	V_2	$-V_1$	0
Intervalo 7	0	0	V_1	V_2	$-V_1$	$-V_2$
Intervalo 8	0	0	0	V_2	0	$-V_2$

A continuación, se detallan los procesos que ocurren en el circuito durante cada intervalo.

– **Intervalo 1:** $[t_{1LH} - t_1]$ – Figura 3.5 (a)

En t_{1LH} , el transistor S_1 se enciende con tensión cero, por tanto, con *Soft-switching* de tipo ZVS (*Zero Voltage Switching*). Esto es debido a que su capacidad parásita, $C_{oss,S1}$, se habría descargado con i_1 antes del encendido de S_1 .

Esta conmutación hace que la tensión en el nodo "A" (v_A) sea V_1 , con lo que la tensión diferencial v_{11} pasa a ser V_1 .

La tensión resultante en v_{L1} , ver (3.2), produce la rampa positiva con más pendiente en i_1 , que cambia de tener valor negativo a positivo en el instante t^* . La tensión en el TMC, v_μ , es cero en este intervalo según (3.1).

Dado que se ha supuesto un acoplamiento magnético ideal, la corriente i_2 debe tener el mismo valor y signo opuesto al de la corriente i_1 , según el criterio de signos de la Figura 3.1, por lo que i_2 se ve obligada a volver del Puente 2 al Puente 1 a través de S_7 . Siendo el acoplamiento ideal, no habría corriente a través de la línea entre las masas de los puentes, representada por una línea de puntos que une los Puentes en la parte inferior de la figura asociada.

– **Intervalo 2:** $[t_1 - t_{2LH}]$ – Figura 3.5 (b)

En t_1 , se apaga el transistor S_7 , y el transistor S_8 se enciende en ZVS previa descarga de su capacidad parásita $C_{oss,S8}$ mediante i_2 . En esta situación, la tensión en el nodo "D" (v_D) cambia, y con ello la tensión v_{22} . La tensión en v_{L1} se reduce respecto al que tenía en el Intervalo 1, disminuyendo la pendiente en i_1 . La corriente i_1 alcanza el pico máximo en t_{2LH} , al final del Intervalo 2. La tensión en v_μ cambia a $V_2/2$. El acoplamiento ideal fuerza a la corriente i_2 a circular por los transistores S_4 y S_8 .

– **Intervalo 3:** $[t_{2LH} - t_{1HL}]$ – Figura 3.5 (c)

En t_{2LH} , S_6 se apaga y el transistor S_5 se enciende en ZVS previa descarga de su capacidad parásita $C_{oss,S5}$ mediante i_1 . La tensión en el nodo "B" (v_B) cambia, y así la tensión v_{22} . La tensión en v_{L1} pasa a ser negativa, y produce con ello una pendiente decreciente en i_1 . La tensión en v_μ es cero. La corriente i_2 en estas condiciones circula por S_4 y S_8 .

– **Intervalo 4:** $[t_{1HL} - t_2]$ – Figura 3.5 (d)

En t_{1HL} , el transistor S_4 se apaga y S_3 se enciende en ZVS previa descarga de su capacidad parásita $C_{oss,S3}$ mediante i_2 . La tensión en el nodo "C" (v_C) cambia, y v_{11} pasa a ser cero. La tensión en v_{L1} continúa siendo negativa, así como la pendiente en i_1 . La tensión v_μ cambia a $V_1/2$. La corriente i_2 pasa a través de S_3 y S_8 .

– **Intervalo 5:** $[t_2 - t_{2HL}]$ – Figura 3.5 (e)

Esta situación es equivalente a la del Intervalo 1.

En t_2 , el transistor S_1 se apaga y el transistor S_2 se enciende en ZVS previa descarga de su capacidad parásita $C_{oss\ S2}$ mediante i_L . La tensión v_A cambia a cero, y v_{11} pasa a ser $-V_1$. La tensión en v_{L1} produce ahora la rampa negativa con más pendiente de i_{L1} , que pasa de tener un valor positivo a negativo en t^{**} . La tensión v_μ es cero. El acoplamiento magnético fuerza la circulación de la corriente i_2 a través de S_3 y S_8 .

– **Intervalo 6:** $[t_{2HL} - t_3]$ – Figura 3.5 (f)

Esta situación es equivalente a la del Intervalo 2.

En t_{2HL} , el transistor S_8 se apaga y S_7 se enciende en ZVS. $C_{oss\ S7}$ se descarga mediante i_2 durante el tiempo muerto anterior. La tensión v_D cambia en el nodo "D", con lo que v_{22} pasa a ser cero. La corriente i_L alcanza al final de este intervalo el valor mínimo de pico en t_3 , con el mismo valor absoluto que tuvo el máximo positivo en t_{2LH} . La tensión en v_μ cambia a $-V_2/2$. El acoplamiento magnético fuerza la circulación de i_2 a través de S_3 y S_7 .

– **Intervalo 7:** $[t_3 - t_4]$ – Figura 3.5 (g)

Esta situación es equivalente a la del Intervalo 3.

En t_3 , el transistor S_5 se apaga y S_6 se enciende en ZVS habiendo la corriente i_L descargado su capacidad parásita $C_{oss\ S6}$. La tensión v_B pasa a ser cero y v_{22} es entonces $-V_2$. En estas condiciones, la tensión en v_{L1} se vuelve positiva, lo que produce una pendiente positiva en i_L . La corriente i_L en t_4 tiene el mismo valor absoluto que en t_{1HL} . La tensión en $v_{L\mu}$ es cero y la corriente i_2 circula a través de S_3 y S_7 .

– **Intervalo 8:** $[t_4 - t_{1LH}]$ – Figura 3.5 (h)

Esta situación es equivalente a la del Intervalo 4.

En t_4 , el transistor S_3 se apaga. S_4 se enciende en ZVS cuando i_2 ha descargado su capacidad parásita $C_{oss\ S4}$. Esta conmutación hace que la tensión v_C sea cero, con lo que v_{11} se hace cero. En este escenario, la tensión en v_{L1} es positiva y también lo es la pendiente de i_L . En t_{1LH} la corriente i_{L1} tiene el mismo valor que al principio del periodo de conmutación, justo al inicio del Intervalo 1. La tensión v_μ cambia a $-V_1/2$. La corriente i_2 ve forzada su vuelta a través de S_4 y S_7 .

3.3.3.1 Modos de conmutación

Se han llamado Instantes de Conmutación a aquellos instantes en los que aparece un flanco de subida o bajada en las señales v_{11} o v_{22} . Los Instantes de Conmutación *de referencia* se definen en las ecuaciones (3.4) a (3.7), como aquellos Instantes de Conmutación que delimitan los ciclos de trabajo D_1 (t_{1LH} y t_{1HL}) en v_{11} , y D_2 (t_{2LH} y t_{2HL}) en v_{22} (señalados en rojo y azul en la Figura 3.4). El subíndice de los Instantes de Conmutación *de referencia* permite identificarlos en cualquier forma de onda a lo largo del documento, ya que define unívocamente el cambio producido en las formas de onda v_{11} o v_{22} . Por ejemplo, en t_{1LH} , el subíndice 1 significa un cambio en la forma de onda v_{11} , y el subíndice LH se refiere al flanco de subida en su mitad positiva (*Low-to-High*).

$$t_{1LH} = T_{sw} \cdot (1 - D_1)/4 \quad (3.4)$$

$$t_{1HL} = T_{sw} \cdot (1 + D_1)/4 \quad (3.5)$$

$$t_{2LH} = T_{sw} \cdot (2\varphi/\pi + 1 - D_2)/4 \quad (3.6)$$

$$t_{2HL} = T_{sw} \cdot (2\varphi/\pi + 1 + D_2)/4 \quad (3.7)$$

Como se puede ver en la Figura 3.4, la pendiente de la corriente i_l cambia cada vez que ocurre un Instante de Conmutación.

Incrementar el ángulo de desfase φ de 0 a π (en radianes) hace que el perfil de corriente cambie, siendo posible con ello identificar hasta catorce perfiles diferentes, siete en cada dirección de transferencia de la energía. Estos perfiles, llamados Modos de conmutación (o SM por sus siglas en inglés *Switching Modes*) se denominan SM1, SM2, SM2*, SM3, SM3*, SM4 y SM5 en este documento, usando el mismo criterio de denominación que en [66] para los Modos de Conmutación del convertidor DAB. Los Modos de Conmutación SM2* y SM3* se producen para $D_2 \geq 1 - D_1$ en el Caso 3 y para $D_1 \geq 1 - D_2$ en el Caso 2. Sus homónimos sin asterisco, SM2 y SM3, se producen para $D_1 \geq 1 - D_2$ en el Caso 3 y para $D_2 \geq 1 - D_1$ en el Caso 2.

La Tabla 3.2 muestra el rango de φ/π en que se produce cada Modo de Conmutación en Caso 2 y Caso 3. Los límites de rango de cada SM se obtienen al analizar la coincidencia de los instantes de tiempo *de referencia* que definen los flancos verticales de las señales v_{11} y v_{22} al variar el ángulo de desfase φ de 0 a π . Para derivar las expresiones, se igualan las ecuaciones de los instantes de tiempo *de referencia* que coincidan en cada caso y se despeja φ . Por ejemplo, el límite superior del rango de SM1 en Caso 3, se obtiene igualando las expresiones (3.4) y (3.6) y despejando φ .

Tabla 3.2 Rango de φ/π de cada SM en el convertidor MCB³ en Caso 2 y 3

Modos de Conmutación (SM)	Rango φ/π	
	Caso 3	Caso 2
SM1	$\left(0, \frac{D_1 - D_2}{2/\pi}\right]$	$\left(0, \frac{D_2 - D_1}{2/\pi}\right]$
SM2	$\left(\frac{D_1 - D_2}{2/\pi}, \frac{D_1 + D_2}{2/\pi}\right]$	$\left(\frac{D_2 - D_1}{2/\pi}, \frac{D_2 + D_1}{2/\pi}\right]$
SM2*	$\left(\frac{D_1 - D_2}{2/\pi}, 1 - \frac{D_1 - D_2}{2/\pi}\right]$	$\left(\frac{D_2 - D_1}{2/\pi}, 1 - \frac{D_2 - D_1}{2/\pi}\right]$
SM3	$\left(\frac{D_1 + D_2}{2/\pi}, 1 - \frac{D_1 - D_2}{2/\pi}\right]$	$\left(\frac{D_2 + D_1}{2/\pi}, 1 - \frac{D_2 - D_1}{2/\pi}\right]$
SM3*	$\left(1 - \frac{D_1 + D_2}{2/\pi}, \frac{D_1 + D_2}{2/\pi}\right]$	$\left(1 - \frac{D_2 + D_1}{2/\pi}, \frac{D_2 + D_1}{2/\pi}\right]$
SM4	$\left(1 - \frac{D_1 + D_2}{2/\pi}, 1 - \frac{D_1 - D_2}{2/\pi}\right]$	$\left(1 - \frac{D_2 + D_1}{2/\pi}, 1 - \frac{D_2 - D_1}{2/\pi}\right]$
SM5	$\left(1 - \frac{D_1 - D_2}{2/\pi}, 1\right]$	$\left(1 - \frac{D_2 - D_1}{2/\pi}, 1\right]$

La Figura 3.6 muestra, a modo de ejemplo, los siete modos de conmutación que aparecen en Caso 3, al variar el desfase φ de 0 a π .

Figura 3.6 Perfiles de corriente – Modos de Conmutación en Caso 3 y φ positivo

Cada perfil de corriente de cada SM tiene su propia expresión para las corrientes instantáneas que lo producen, y con ello su propia expresión de potencia transferida. Las

expresiones de dichos perfiles son distintas para cada tipo de operación, ya sea en Caso 3 o en Caso 2.

Dentro de los posibles Casos de funcionamiento enunciados (Caso 1 – Caso 4), este documento de tesis utiliza el Caso 3 para la operación elevadora y el Caso 2 para la operación reductora, debido a que con ellas se permite el funcionamiento con *Soft-switching* en todo el rango de potencia, como se describe posteriormente en el epígrafe 3.4 y 3.5 de este capítulo.

Debido al funcionamiento simétrico del convertidor MCB³, ambas direcciones de transferencia de potencia tienen un análisis equivalente. Para las explicaciones siguientes se utilizará como referencia el sentido de la energía desde el Puente 1 al Puente 2 por considerarla el sentido natural en la representación clásica de un convertidor de potencia genérico. Esto conlleva trabajar con desfases positivos.

3.4 Corriente, potencia y mecanismos de reducción de pérdidas para Caso 3

3.4.1 Expresiones de corriente y potencia

El procedimiento para obtener la corriente i_l en los instantes de conmutación *de referencia* en Caso 3 se ejemplifica con su estudio en SM1, cuyo rango se muestra en la primera fila de la Tabla 3.2. La corriente i_l en los instantes de conmutación *de referencia* será útil para el cálculo posterior de la corriente eficaz y la potencia transferida.

La Figura 3.7 representa un punto genérico perteneciente a SM1 que se utiliza para ilustrar el desarrollo del procedimiento.

Figura 3.7 Tensiones v_{11} y v_{22} y corriente i_l en un punto de operación genérico de SM1 en Caso 3

En el perfil de corriente que representa el Modo de Conmutación SM1, se obtiene (3.8) para el primer tramo que aparece desde el inicio del periodo, de t_{1LH} a t_{2LH} :

$$i_1(t_{2LH}) = i_1(t_{1LH}) + \frac{v_{L1}}{L_1}(t_{2LH} - t_{1LH}) \quad (3.8)$$

donde v_{L1} se define según (3.9), sustituyendo el valor de las señales v_{11} y v_{22} durante el tramo t_{2LH} a t_{1LH} .

$$v_{L1} = \frac{V_1}{2} \quad (3.9)$$

En el segundo tramo, la ecuación de la corriente i_l por la bobina L_l es (3.10)

$$i_1(t_{2HL}) = i_1(t_{2LH}) + \frac{v_{L1}}{L_1}(t_{2HL} - t_{2LH}) \quad (3.10)$$

donde v_{L1} es (3.11), sustituyendo el valor de las señales v_{11} y v_{22} en el tramo t_{2HL} a t_{2LH} .

$$v_{L1} = \frac{V_1 - V_2}{2} \quad (3.11)$$

En el tercer tramo, la ecuación de la corriente i_l es (3.12)

$$i_1(t_{1HL}) = i_1(t_{2HL}) + \frac{v_{L1}}{L_1}(t_{1HL} - t_{2HL}) \quad (3.12)$$

donde v_{L1} es (3.13), sustituyendo el valor de las señales v_{11} y v_{22} en el tramo t_{1HL} a t_{2HL} .

$$v_{L1} = \frac{V_1}{2} \quad (3.13)$$

Por último, la ecuación de la corriente i_l durante el tramo t_{1HL} a $t_{1LH} + T_{sw}/2$, conocida la simetría de la forma de onda, es (3.14).

$$i_1(t_{1LH}) = -i_1\left(t_{1LH} + \frac{T_{sw}}{2}\right) = -\left[i_1(t_{1HL}) + \frac{v_{L1}}{L_1}\left(t_{1LH} + \frac{T_{sw}}{2} - t_{1HL}\right)\right] \quad (3.14)$$

donde v_{L1} es (3.15), debido al valor de las señales v_{11} y v_{22} durante el tramo final.

$$v_{L1} = 0 \quad (3.15)$$

Las ecuaciones (3.8), (3.10), (3.12) y (3.14), componen un sistema de ecuaciones con cuatro incógnitas, que da como solución las expresiones de la corriente i_l instantánea en los instantes de conmutación *de referencia* en función de las variables de control D_1 , D_2 y φ_{ad} , las tensiones de entrada y salida V_1 y V_2 (3.16) a (3.19). φ_{ad} se utiliza para simplificar la expresión φ/π .

$$i_1(t_{1LH}) = -\frac{T_{sw}(D_1V_1 - D_2V_2)}{8L_1} \quad (3.16)$$

$$i_1(t_{1HL}) = \frac{T_{sw}(D_1V_1 - D_2V_2)}{8L_1} \quad (3.17)$$

$$i_1(t_{2LH}) = \frac{T_{sw}(2V_1\varphi_{ad} - D_2V_1 + D_2V_2)}{8L_1} \quad (3.18)$$

$$i_1(t_{2HL}) = \frac{T_{sw}(2V_1\varphi_{ad} + D_2V_1 - D_2V_2)}{8L_1} \quad (3.19)$$

A partir de las expresiones de la corriente i_l instantánea, se puede obtener la expresión de la corriente eficaz i_l según (3.20), construyéndose a partir de la integración parcial de la corriente eficaz entre instantes de conmutación *de referencia* desde el inicio del periodo (establecido en t_{1LH}).

$$\begin{aligned}
 i_{1,rms}^2 &= \frac{2}{T_{sw}} \int_{t_{1LH}}^{t_{1LH}+T_{sw}/2} i_1^2(t) dt \\
 &= \frac{2}{T_{sw}} \left(\int_{t_{1LH}}^{t_{2LH}} \left(i_1(t_{1LH}) + \frac{V_1}{2L_1}(t) \right)^2 dt \right. \\
 &\quad + \int_{t_{2LH}}^{t_{2HL}} \left(i_1(t_{2LH}) + \frac{(V_1 - V_2)}{2L_1}(t) \right)^2 dt \\
 &\quad \left. + \int_{t_{2HL}}^{t_{1HL}} \left(i_1(t_{2HL}) + \frac{V_1}{2L_1}(t) \right)^2 dt \right)
 \end{aligned} \tag{3.20}$$

La expresión de la potencia se obtiene a partir de (3.21), por lo que es necesario en primer lugar obtener la corriente media de entrada, $i_{in,media}$. La corriente media de entrada coincide con la corriente por la bobina L_1 de t_{1LH} a t_{1HL} , cuando están disparados a la vez los transistores S_1 y S_4 , y se calcula mediante integrales parciales según (3.22).

$$P_{SM1} = V_1 \cdot i_{in,media} \tag{3.21}$$

$$\begin{aligned}
 i_{in,media} &= \frac{2}{T_{sw}} \int_{t_{1LH}}^{t_{1HL}} i_1(t) dt \\
 &= \frac{2}{T_{sw}} \left(\int_{t_{1LH}}^{t_{2LH}} \left(i_1(t_{1LH}) + \frac{V_1}{2L_1}(t) \right) dt \right. \\
 &\quad + \int_{t_{2LH}}^{t_{2HL}} \left(i_1(t_{2LH}) + \frac{(V_1 - V_2)}{2L_1}(t) \right) dt \\
 &\quad \left. + \int_{t_{2HL}}^{t_{1HL}} \left(i_1(t_{2HL}) + \frac{V_1}{2L_1}(t) \right) dt \right)
 \end{aligned} \tag{3.22}$$

La expresión de la potencia en SM1 se expresa en (3.23).

$$P_{SM1} = \frac{T_{sw} V_1 V_2 D_2 \varphi_{ad}}{4L_1} \tag{3.23}$$

Este mismo procedimiento se repite para el resto de Modos de Conmutación, obteniéndose la Tabla 3.3 para la potencia nominal y la Tabla 3.4 para las corrientes instantáneas, en Caso 3. Para llevarlo a cabo, se puede partir de las imágenes que ilustran cada Modo de Conmutación en la Figura 3.6.

Tabla 3.3 Expresión de la potencia nominal en los Modos de Conmutación en Caso 3

SM	Potencia nominal
SM1	$P = \frac{V_1 \cdot V_2 \cdot D_2 \varphi_{ad}}{f_{sw} \cdot 8L_1}$
SM2 SM2*	$P = \frac{V_1 \cdot V_2}{f_{sw} \cdot 8L_1} \left(\varphi_{ad}(-D_1 - D_2 + \varphi_{ad}) + \frac{(D_1 - D_2)^2}{4} \right)$
SM3	$P = \frac{V_1 \cdot V_2 \cdot D_2 \cdot D_1}{f_{sw} \cdot 8L_1}$
SM3*	$P = \frac{V_1 \cdot V_2}{f_{sw} \cdot 8L_1} \left(\varphi_{ad}(1 - \varphi_{ad}) - \frac{(D_1 - 1)^2 + (D_2 - 1)^2}{4} \right)$
SM4	$P = \frac{V_1 \cdot V_2}{f_{sw} \cdot 8L_1} \left(\varphi_{ad}(D_1 + D_2 + \varphi_{ad} - 1) - \frac{(D_1 - D_2)^2}{4} \right)$
SM5	$P = \frac{V_1 \cdot V_2 \cdot D_2 \cdot (1 - \varphi_{ad})}{f_{sw} \cdot 8L_1}$

Tabla 3.4 Corriente instantánea i_l en los Modos de Conmutación en Caso 3

SM	Corriente instantánea i_l
SM1	$i_1(t_{1LH}) = -i_1(t_{1HL}) = -\frac{D_1 \cdot V_1 - D_2 \cdot V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{2LH}) = \frac{D_2 \cdot V_1 + 2V_1\varphi_{ad} - D_2 \cdot V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{2HL}) = -\frac{D_2 \cdot V_1 - 2V_1\varphi_{ad} - D_2 \cdot V_2}{f_{sw} \cdot 8L_1}$
SM2 SM2*	$i_1(t_{1LH}) = -i_1(t_{2HL}) = \frac{D_1 \cdot V_1 - D_2 \cdot V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{1HL}) = \frac{D_1 \cdot V_1 + 2V_2\varphi_{ad} - D_1 \cdot V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{2LH}) = \frac{D_2 \cdot V_1 - 2V_1\varphi_{ad} - D_2 \cdot V_2}{f_{sw} \cdot 8L_1}$
SM3	$i_1(t_{1LH}) = -i_1(t_{2HL}) = -\frac{D_1 \cdot V_1 - D_2 \cdot V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{1HL}) = -i_1(t_{2LH}) = \frac{D_2 \cdot V_2 + D_1 \cdot V_1}{f_{sw} \cdot 8L_1}$
SM3*	$i_1(t_{1LH}) = -\frac{D_1 \cdot V_2 - 2V_2(1 - \varphi_{ad}) + D_1 \cdot V_1}{f_{sw} \cdot 8L_1}$ $i_1(t_{1HL}) = \frac{D_2 \cdot V_1 + 2V_2\varphi_{ad} - D_1 \cdot V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{2LH}) = \frac{2V_1\varphi_{ad} - D_2V_1 + D_2 \cdot V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{2HL}) = \frac{-2V_1(1 - \varphi_{ad}) + D_2 \cdot V_1 + D_2 \cdot V_2}{f_{sw} \cdot 8L_1}$
SM4	$i_1(t_{1LH}) = -\frac{D_1 \cdot V_2 - 2V_2(1 - \varphi_{ad}) + D_1 \cdot V_1}{f_{sw} \cdot 8L_1}$ $i_1(t_{1HL}) = i_1(t_{2LH}) = \frac{D_2 \cdot V_2 + D_1 \cdot V_1}{f_{sw} \cdot 8L_1}$ $i_1(t_{2HL}) = -\frac{D_2 \cdot V_2 - 2V_1(1 - \varphi_{ad}) + D_2 \cdot V_1}{f_{sw} \cdot 8L_1}$
SM5	$i_1(t_{1LH}) = -i_1(t_{1HL}) = -\frac{D_2 \cdot V_2 + D_1 \cdot V_1}{f_{sw} \cdot 8L_1}$ $i_1(t_{2LH}) = \frac{D_2 \cdot V_2 + 2V_1(1 - \varphi_{ad}) + D_2 \cdot V_1}{f_{sw} \cdot 8L_1}$ $i_1(t_{2HL}) = -\frac{D_2 \cdot V_2 - 2V_1(1 - \varphi_{ad}) + D_2 \cdot V_1}{f_{sw} \cdot 8L_1}$

3.4.2 Mecanismos de reducción de pérdidas

La flexibilidad que ofrece la modulación TPS permite conseguir *Soft-switching* y, por lo tanto, reducir las pérdidas de conmutación en un mayor número de puntos de operación [65], [66], y minimizar las pérdidas de conducción eligiendo los puntos de operación con menor valor de corriente eficaz $i_{l,rms}$ para cada potencia [51], [65], [67].

3.4.2.1 Minimización de las pérdidas en conmutación

Conocidas las expresiones de la corriente i_l en los instantes de conmutación *de referencia* (Tabla 3.4), la reducción de las pérdidas en conmutación se obtiene haciendo que los transistores conmuten en esos instantes con *Soft-switching*. Para que esto ocurra, la corriente i_l debe cumplir las condiciones recogidas en la Tabla 3.5, según las cuales se asume que: si la corriente en el instante de encendido es 0, se obtiene *Soft-switching* de tipo ZCS; si es negativa, se obtiene *Soft-switching* de tipo ZVS.

Tabla 3.5 Condiciones generales de *Soft-switching*

Transistor	<i>Soft-switching</i> en el encendido
S_1	$i_l(t_{1LH}) \leq 0$
S_2	$i_l(t_{1LH} + T_{sw}/2) \geq 0$
S_3	$i_l(t_{1HL}) \geq 0$
S_4	$i_l(t_{1HL} + T_{sw}/2) \leq 0$
S_5	$i_l(t_{2LH}) \geq 0$
S_6	$i_l(t_{2LH} + T_{sw}/2) \leq 0$
S_7	$i_l(t_{2HL}) \leq 0$
S_8	$i_l(t_{2HL} + T_{sw}/2) \geq 0$

La Tabla 3.6 es una simplificación de la Tabla 3.5, a la que se llega por simetría de la forma de onda de corriente. El estudio de los límites de las condiciones de *Soft-switching* se realiza en la igualdad de las inecuaciones (condición de ZCS).

Tabla 3.6 Simplificación de la Tabla 3.5 con la simetría de la forma de onda de corriente

Rama de transistores	<i>Soft-switching</i> en el encendido
$S_1 - S_2$	$i_l(t_{1LH}) \leq 0$
$S_3 - S_4$	$i_l(t_{1HL}) \geq 0$
$S_5 - S_6$	$i_l(t_{2LH}) \geq 0$
$S_7 - S_8$	$i_l(t_{2HL}) \leq 0$

Bajo estas condiciones, si la corriente i_l (que coincide con la corriente por el drenador de los transistores que están conduciendo) en el instante de la conmutación es 0 se obtendrá ZCS. Si la corriente es negativa, se obtendrá ZVS en el encendido.

La Tabla 3.7 contiene el resultado de despejar D_1 , o φ_{ad} en caso de depender del mismo, de las inecuaciones establecidas en la Tabla 3.4 para las expresiones de corriente instantánea de cada Modo de Conmutación, expuestas en la Tabla 3.6. La variable d se define como (3.24):

$$d = V_2/V_1 \quad (3.24)$$

Como se puede observar en la Tabla 3.7 existen soluciones dependientes de φ_{ad} y no-dependientes de φ_{ad} .

Las celdas sombreadas en azul representan una condición no-dependiente de φ_{ad} que se cumplen siempre, ya que D_1 siempre es positivo. Las celdas sombreadas en naranja representan dos condiciones dependientes de φ_{ad} que siempre se cumplen. Debido a que en Caso 3, d es mayor o igual que 1, el miembro a la derecha de la inecuación con fondo naranja en SM1, SM2–SM2* y SM3* será 0 o negativo, siendo φ_{ad} positivo. La ecuación con fondo naranja en SM5 se cumple siempre porque con $d > 1$, el miembro a la derecha siempre es mayor que 1, y φ_{ad} siempre tiene que ser menor que 1.

Tabla 3.7 Condiciones Límite de *Soft-switching* a partir de la Tabla 3.4 y la Tabla 3.6

SM	Ramas de transistores			
	$S_1 - S_2$	$S_3 - S_4$	$S_5 - S_6$	$S_7 - S_8$
SM1	$D_1 \geq D_2 \cdot d$	$D_1 \geq D_2 \cdot d$	$\varphi_{ad} \geq \frac{D_2}{2}(1 - d)$	$\varphi_{ad} \geq \frac{D_2}{2}(1 - d)$
SM2 SM2*	$D_1 \geq D_2 \cdot d$	$\varphi_{ad} \geq \frac{D_1}{2}\left(1 - \frac{1}{d}\right)$	$\varphi_{ad} \geq \frac{D_2}{2}(1 - d)$	$D_1 \leq D_2 \cdot d$
SM3	$D_1 \geq D_2 \cdot d$	$D_1 \geq -D_2 \cdot d$	$D_1 \geq -D_2 \cdot d$	$D_1 \leq D_2 \cdot d$
SM3*	$\varphi_{ad} \geq 1 - \frac{D_1}{2}\left(1 + \frac{1}{d}\right)$	$\varphi_{ad} \geq \frac{D_1}{2}\left(1 - \frac{1}{d}\right)$	$\varphi_{ad} \geq \frac{D_2}{2}(1 - d)$	$\varphi_{ad} \geq 1 - \frac{D_2}{2}(1 + d)$
SM4	$\varphi_{ad} \geq 1 - \frac{D_1}{2}\left(1 + \frac{1}{d}\right)$	$D_1 \geq -D_2 \cdot d$	$D_1 \geq -D_2 \cdot d$	$\varphi_{ad} \geq 1 - \frac{D_2}{2}(1 + d)$
SM5	$D_1 \geq -D_2 \cdot d$	$D_1 \geq -D_2 \cdot d$	$\varphi_{ad} \leq 1 + \frac{D_2}{2}(1 + d)$	$\varphi_{ad} \geq 1 - \frac{D_2}{2}(1 + d)$

Las condiciones no-dependientes de φ_{ad} con solución condicionada son (3.25) y (3.26):

$$D_1 \geq D_2 \cdot d \quad (3.25)$$

$$D_1 \leq D_2 \cdot d \quad (3.26)$$

El cumplimiento de ambas condiciones sólo es posible en la igualdad de ambas inecuaciones (3.27).

$$D_1 = D_2 \cdot d \quad (3.27)$$

Cumpliendo (3.27) se obtendrían conmutaciones *Soft-switching* de tipo ZCS en los transistores y Modos de Conmutación que dependan de las condiciones (3.25) y (3.26).

Las condiciones dependientes de φ_{ad} con solución condicionada se pueden ver de (3.28) a (3.30), aplicando como pre-condición la expresión solución de las condiciones no-dependientes de φ_{ad} , (3.27).

$$\varphi_{ad} \geq 1 - \frac{D_1}{2} \left(1 + \frac{1}{d}\right) \rightarrow \text{con (3.27)} \rightarrow \varphi_{ad} \geq 1 - \frac{D_1 - D_2}{2} \quad (3.28)$$

$$\varphi_{ad} \geq \frac{D_1}{2} \left(1 - \frac{1}{d}\right) \rightarrow \text{con (3.27)} \rightarrow \varphi_{ad} \geq \frac{D_1 - D_2}{2} \quad (3.29)$$

$$\varphi_{ad} \geq 1 - \frac{D_2}{2} (1 + d) \rightarrow \text{con (3.27)} \rightarrow \varphi_{ad} \geq 1 - \frac{D_1 + D_2}{2} \quad (3.30)$$

A partir de la deducción anterior, se obtiene que para que todas las ramas de transistores conmuten en condiciones de *Soft-switching* de acuerdo con la Tabla 3.5 en SM1, es suficiente con cumplir la condición (3.27). Para que ocurra lo mismo en SM2 y SM2*, debe cumplirse la condición (3.27) y la condición (3.29), siendo esta última el límite inferior del rango de SM2 y SM2* en Caso 3, Tabla 3.2. En SM3, debe cumplirse la condición (3.27). En SM3*, se puede demostrar que basta con que se cumpla la condición (3.28), que corresponde al límite inferior del rango del propio SM3*, para que todas las ramas cumplan las condiciones de la Tabla 3.5. En SM4, se cumplen las condiciones de *Soft-switching* impuestas por cumplir la inecuación (3.30), que corresponde al límite inferior del rango de φ_{ad} en SM4. Por último, todas las ramas de transistores en SM5 cumplirán las condiciones de *Soft-switching* de la Tabla 3.5, si cumplen inecuación (3.30) para $\varphi_{ad} < 1$.

Esto quiere decir que para tener *Soft-switching* en todas las ramas de transistores de acuerdo con las condiciones impuestas, recogidas en la Tabla 3.5, **es suficiente con cumplir la ecuación (3.27) y permanecer dentro de las condiciones propias de cada Modo de Conmutación.**

Este resultado es equivalente al que se propone en [66] para mejorar el rendimiento del convertidor DAB. En este estudio se demuestra que tener *Soft-switching* para cualquier requerimiento de tensión y potencia es alcanzable con la modulación TPS mientras se cumpla la condición de la ecuación (3.31), siendo n_{DAB} la relación de vueltas del transformador del DAB, establecida como el número de vueltas del secundario entre el número de vueltas del primario: N_2/N_1 .

$$D_1 = D_2 \cdot \frac{d}{n_{DAB}} \quad (3.31)$$

La condición original al convertidor DAB y la ecuación solución del estudio de *Soft-switching* realizado coinciden cuando $n_{DAB} = n = 1$.

Debido a las características de la operación elevadora en Caso 3, donde $D_1 > D_2$, se obtiene que V_2 es mayor que V_1 , aplicando (3.27). Por esta razón, D_1 alcanzará el valor máximo 1, antes que D_2 . De acuerdo con [65], [66], los puntos de operación con modulación TPS, $D_2 < 1$ y $D_1 = 1$ siguen un patrón equivalente a haber aplicado la modulación EPS. El patrón TPS equivalente a EPS se denomina en este documento TPS–EPS.

Una vez D_1 haya alcanzado 1, se mantendrá de esta manera, aunque se siga aumentando D_2 y φ . Cuando ambos ciclos de trabajo llegan a 1, la única variable de control es el desfase. El patrón de modulación TPS resultante, con $D_1 = D_2 = 1$ y φ variable, es equivalente a la modulación PS clásica, y se denominará en adelante TPS–PS.

Debe notarse que una vez que se deja de cumplir la ecuación (3.27) aparecerán regiones con *Hard-switching* en las ramas de transistores y Modos de Conmutación en los que esto haga que se incumpla la condición asociada. Debido a la equivalencia señalada, estas regiones son las mismas que las establecidas en [66] para el convertidor DAB.

Dado que las modulaciones EPS y PS son particularizaciones de la modulación TPS, las expresiones de la Tabla 3.4 y la Tabla 3.3 son válidas para cualquier patrón derivado de TPS considerado.

La Figura 3.8 muestra la distribución de las siete áreas SM para el Caso 3 y φ positivos, delimitados por los límites de su rango según la ecuación (3.27), resultantes de variar φ y D_2 , para una relación de transformación de tensiones $d > 1$. En la misma figura se han sombreado las regiones de SM1 y SM3* (etiquetas en rojo) que causan *Hard-switching* por incumplimiento de las condiciones (3.25) y (3.28) respectivamente, después de que se alcance la saturación de D_1 .

D_2 (en el eje Y) es el único ciclo de trabajo representado, ya que D_1 puede, bien extraerse de la ecuación (3.27) cuando D_2 es inferior a d , o en caso contrario ser igual a 1. En la Figura 3.8 (b) y (c) se muestran dos perfiles de corriente correspondientes a SM1 y SM3*, para ilustrar dos posibilidades distintas de corriente. El perfil de corriente de la Figura 3.4 pertenecería por sus características a SM3*.

Figura 3.8 (a) Distribución de los Modos de Conmutación según resultado de (3.27); (b) Ejemplo de perfil de corriente en SM1; (c) Ejemplo de perfil de corriente en SM3*

3.4.2.2 Minimización de las pérdidas en conducción

Cada combinación de D_1 - D_2 - ϕ , produce un valor de la potencia, P , y de corriente eficaz, $i_{l,rms}$. Para calcular P se introducen las tres variables en las expresiones de potencia de la Tabla 3.3, según el Modo de Conmutación al que pertenezcan. La corriente $i_{l,rms}$ se calcula con la información de la Tabla 3.4, según el Modo de Conmutación y utilizando la expresión general de la corriente eficaz.

La Figura 3.9 muestra la superficie formada por los valores de potencia obtenidos para cada conjunto D_1 - D_2 - ϕ utilizando las ecuaciones de la Tabla 3.3, según el Modo de Conmutación. Para la obtención de la superficie de potencia los valores de las variables D_1 y D_2 varían entre 0 y 1, y ϕ de 0 a π . La potencia máxima de salida, P_{max} , se produce en $D_1 = D_2 = 1$ y $\phi = \pi/2$, en el Modo de Conmutación SM3*.

Figura 3.9 Superficie de Potencia transferida por Modo de Conmutación en función de D_1 - D_2 - ϕ

La reducción de las pérdidas en conducción se aborda a partir de una minimización de la corriente eficaz a través de la inductancia L_1 , $i_{L,rms}$.

En [51], [65], [70] se considera la posibilidad de utilizar la modulación TPS para poder transmitir cualquier potencia con la mínima $i_{L,rms}$. Esta posibilidad se debe a que la flexibilidad que ofrece el número de parámetros de control de la modulación TPS permite que haya varios conjuntos D_1 – D_2 – φ que producen el mismo valor de potencia con diferente valor $i_{L,rms}$.

Para aclarar este concepto, la Figura 3.10 muestra dos gráficos 3D: φ – D_2 – P en (a) y φ – D_2 – $i_{L,rms}$ en (b). La Figura 3.10 (a) muestra la misma superficie de potencia representada en Figura 3.9, donde se han incluido líneas coloreadas que señalan cortes de la superficie original con planos de potencia constante. Estos cortes producen curvas de tipo φ_{Pcte} – D_{2_Pcte} – P_{cte} , es decir, indican combinaciones de parámetros φ – D_2 (y su correspondiente D_1), que proporcionan la misma potencia.

Figura 3.10 Líneas de corte a potencia constante para (a) superficie de potencia φ – D_2 – P y (b) superficie de corriente eficaz φ – D_2 – $i_{L,rms}$, para el convertidor MCB³ en *Caso 3*

Sobre la superficie φ – D_2 – $i_{L,rms}$ de la Figura 3.10 (b) se representan las curvas de corriente eficaz obtenidas mediante la sustitución de los D_{2_Pcte} y φ_{Pcte} que produjeron los cortes a potencia constante, produciendo curvas φ_{Pcte} – D_{2_Pcte} – $i_{L,rms} @Pcte$. Es decir, en la Figura 3.10 (b) se pueden observar un conjunto de líneas equipotenciales, cuyo valor de corriente eficaz es diferente para cada conjunto de parámetros φ – D_2 (y su correspondiente D_1).

Se puede concluir que se obtienen valores de corriente eficaz diferente a lo largo de los cortes de potencia constante, o lo que es lo mismo, se demuestra gráficamente que existe un mínimo de corriente eficaz para cada potencia deseada.

La curva señalada en negro en ambas gráficas de la Figura 3.10 está compuesta por los puntos de operación $D_{1_opt@Po}$ – $D_{2_opt@Po}$ – $\varphi_{opt@Po}$ que producen los valores mínimos de corriente eficaz de la Figura 3.10 (b) para cada potencia. Esta trayectoria se denomina Trayectoria de Mínima Corriente Eficaz.

A lo largo de la Trayectoria de Mínima Corriente Eficaz de la Figura 3.10, se destacan tres puntos que marcan la potencia a la que el patrón de modulación cambia de TPS puro a TPS–EPS (límite P_{TPS} , punto verde), de TPS–EPS a TPS–PS (límite P_{EPS} , punto amarillo), y la máxima potencia de transferencia (P_{max} , punto rojo).

El análisis del recorrido de la Trayectoria de Mínima Corriente Eficaz que se ha obtenido bajo la premisa de acoplamiento ideal muestra que los puntos de operación óptimos pasan únicamente por los Modos de Conmutación SM1 y SM3*. En SM1 la Trayectoria sigue la frontera superior de SM1 hasta el P_{TPS} , cuando $D_1 = 1$. Hasta entonces, D_2 se obtiene sustituyendo D_1 en (3.27), y φ se obtiene sustituyendo a su vez D_1 y D_2 en la ecuación del límite superior en el Rango de SM1 (Tabla 3.2, Caso 3). A partir de P_{TPS} y con los subsiguientes patrones, TPS–EPS y TPS–PS, la Trayectoria de Mínima Corriente Eficaz discurre por SM3* hasta P_{max} .

En la Figura 3.11 se muestra el diagrama de flujo simplificado del algoritmo de búsqueda de los puntos de operación que componen la Trayectoria de Mínima Corriente Eficaz. Este algoritmo *off-line* da como resultado una Tabla de Búsqueda compuesta por las combinaciones P_i – $D_{1_opt@P_i}$ – $D_{2_opt@P_i}$ – $\varphi_{opt@P_i}$ con tantos escalones de potencia, P_i , como el usuario establezca, para cada relación de tensión d que se requiera por especificación.

Los valores $D_{1_opt@P_i}$ – $D_{2_opt@P_i}$ – $\varphi_{opt@P_i}$ para potencias que no aparecen en la Tabla de Búsqueda se obtienen por interpolación de dos puntos consecutivos. Si la cantidad de puntos de operación de la matriz de análisis es suficientemente grande, la diferencia entre la Trayectoria de Mínima Corriente Eficaz teórica y la estimada numéricamente es despreciable. El procedimiento para la interpolación de puntos de operación óptimos no se aborda en este trabajo de investigación y se plantea como una de las líneas de investigación futura en el Capítulo 8.

El uso del algoritmo de búsqueda propuesto ahorra recursos computacionales en caso de que cambie la especificación de tensión entrada o de salida, ya que las ecuaciones teóricas para la Trayectoria de Mínima Corriente Eficaz cambian con estas especificaciones.

Figura 3.11 Diagrama de flujo del algoritmo de búsqueda de los puntos de operación en la Trayectoria de Mínima Corriente Eficaz

La potencia que marca el final del patrón de modulación TPS pura, P_{TPS} , se calcula:

- 1°. sustituyendo los valores $D_{1@PTPS} - D_{2@PTPS} - \varphi_{@PTPS}$ en la expresión de potencia del SM1 (Tabla 3.3).
- 2°. El desfase $\varphi_{@PTPS}$ se obtiene a partir de la ecuación del límite superior del SM1 en la Tabla 3.2, donde $D_{1@PTPS}$ es 1 y $D_{2@PTPS}$ el resultado de sustituir $D_{1@PTPS} = 1$ en (3.27).

El límite P_{EPS} señala el final del patrón TPS–EPS. Para encontrarlo:

- 1°. φ se despeja de la expresión de potencia del Modo de Conmutación SM3* (Tabla 3.2).

- 2°. La expresión obtenida de φ se sustituye en la expresión $i_{l,rms}$ para el SM3*, que se encuentra siguiendo el procedimiento descrito en la sección 3.4.1 aplicado a SM3*.
- 3°. La expresión obtenida de $i_{l,rms}$ se deriva respecto a D_2 y se iguala a cero. El límite P_{EPS} se calcula particularizando la expresión resultante para $D_2 = 1$.

El procedimiento descrito se basa en la propuesta [66] para el convertidor DAB.

Las ecuaciones (3.32), (3.33) y (3.34) definen P_{TPS} , P_{EPS} y P_{max} para el convertidor MCB³ en Caso 3. d se define en (3.24).

$$P_{TPS} = \frac{V_1^2 \cdot (d - 1)}{8 \cdot L_1 \cdot f_{sw} \cdot d} \quad (3.32)$$

$$P_{EPS} = (-V_1^2 \cdot d) \cdot \frac{d^2 - 1 - d \cdot \sqrt{d^2 - 1}}{8 \cdot d \cdot L_1 \cdot f_{sw}} \quad (3.33)$$

$$P_{max} = \frac{V_1 \cdot V_2}{f_{sw} \cdot 8L_1} (\varphi_{ad}(1 - \varphi_{ad})) \quad (3.34)$$

3.5 Corriente, potencia y mecanismos de reducción de pérdidas para Caso 2

Este epígrafe muestra el estudio complementario al realizado para el Caso 3 en el epígrafe 3.4 para el Caso 2. Debido a que el procedimiento es equivalente y en algunos casos idéntico, esta sección se simplifica respecto a la anterior.

A la vista de las conclusiones extraídas del estudio de los mecanismos de reducción de pérdidas para el Caso 3 y en concreto a la minimización de pérdidas en conducción (sección 3.4.2.2), el estudio del Caso 2 se centra únicamente en SM1, SM2 y SM2* y SM3*, que proporcionan los puntos de operación con menos corriente eficaz para la misma potencia que SM3, SM4 y SM5 (Figura 3.10).

3.5.1 Expresiones de corriente y potencia

El procedimiento para obtener la corriente i_l en los instantes de conmutación *de referencia* en Caso 2 se ejemplifica con su estudio en SM1, cuyo rango de aplicación se muestra en la primera fila de la Tabla 3.2. La corriente i_l en los instantes de conmutación *de referencia* será útil para el cálculo posterior de la corriente eficaz y la potencia transferida.

La Figura 3.12, que representa un punto genérico perteneciente a SM1 en Caso 2, se utiliza para ilustrar el desarrollo que la precede. Este ejemplo es producto de intercambiar las señales v_{l1} y v_{22} de la Figura 3.7.

 Figura 3.12 Tensiones v_{11} y v_{22} y corriente i_1 en un punto de operación genérico de SM1 en Caso 2

Del perfil de corriente que representa el Modo de Conmutación SM1, se obtiene (3.35) para el primer tramo que aparece desde el inicio del periodo, de t_{1LH} a t_{1HL} :

$$i_1(t_{1HL}) = i_1(t_{1LH}) + \frac{v_{L1}}{L_1}(t_{1HL} - t_{1LH}) \quad (3.35)$$

donde v_{L1} se define según (3.36), sustituyendo el valor de las señales v_{11} y v_{22} durante el tramo t_{1LH} a t_{1HL} .

$$v_{L1} = \frac{V_1 - V_2}{2} \quad (3.36)$$

En el segundo tramo, la ecuación de la corriente i_1 por la bobina L_1 es (3.37)

$$i_1(t_{2HL}) = i_1(t_{1HL}) + \frac{v_{L1}}{L_1}(t_{2HL} - t_{1HL}) \quad (3.37)$$

donde v_{L1} es (3.38), sustituyendo el valor de las señales v_{11} y v_{22} durante el tramo t_{1HL} a t_{2HL} .

$$v_{L1} = \frac{-V_2}{2} \quad (3.38)$$

En el tercer tramo, la ecuación de la corriente i_1 es (3.39).

$$i_1(t_{2LH}) = -i_1\left(t_{2LH} + \frac{T_{sw}}{2}\right) = -\left[i_1(t_{2HL}) + \frac{v_{L1}}{L_1}\left(t_{2LH} + \frac{T}{2} - t_{2HL}\right)\right] \quad (3.39)$$

donde v_{L1} es (3.40), sustituyendo el valor de las señales v_{11} y v_{22} durante el tramo t_{2HL} a $t_{2LH} + T_{sw}/2$.

$$v_{L1} = 0 \quad (3.40)$$

Por último, la ecuación de la corriente i_1 durante el tramo $t_{2LH} + T_{sw}/2$ a $t_{1LH} + T_{sw}/2$, conocida la simetría de la forma de onda, es (3.41).

$$i_1(t_{1LH}) = -i_1\left(t_{1LH} + \frac{T_{sw}}{2}\right) = -\left[i_1\left(t_{2LH} + \frac{T_{sw}}{2}\right) + \frac{v_{L1}}{L_1}(t_{1LH} - t_{2LH})\right] \quad (3.41)$$

donde v_{L1} es (3.42), sustituyendo el valor de las señales v_{11} y v_{22} durante el tramo final.

$$v_{L1} = \frac{V_2}{2} \quad (3.42)$$

Las ecuaciones, (3.35), (3.37), (3.39) y (3.41) componen un sistema de ecuaciones con cuatro incógnitas, que da como solución las expresiones de la corriente i_l instantánea en los instantes de conmutación *de referencia* en función de las variables de control D_1 , D_2 y φ_{ad} , las tensiones de entrada y salida V_1 y V_2 recogidas de (3.43) a (3.46).

$$i_1(t_{1LH}) = \frac{T_{sw}(2V_2\varphi_{ad} - D_1V_1 + D_1V_2)}{8L_1} \quad (3.43)$$

$$i_1(t_{1HL}) = \frac{T_{sw}(2V_2\varphi_{ad} + D_1V_1 - D_1V_2)}{8L_1} \quad (3.44)$$

$$i_1(t_{2LH}) = -\frac{T_{sw}(D_1V_1 - D_2V_2)}{8L_1} \quad (3.45)$$

$$i_1(t_{2HL}) = \frac{T_{sw}(D_1V_1 - D_2V_2)}{8L_1} \quad (3.46)$$

A partir de las expresiones de la corriente i_l instantánea, se puede obtener la expresión de la corriente eficaz i_l según (3.47), construyéndose a partir de la integración parcial de la corriente eficaz entre instantes de conmutación *de referencia* desde el inicio del periodo (establecido en t_{1LH}).

$$\begin{aligned} i_{1,rms}^2 &= \frac{2}{T_{sw}} \int_{t_{1LH}}^{t_{1LH}+T_{sw}/2} i_1^2(t) dt \\ &= \frac{2}{T_{sw}} \left(\int_{t_{1LH}}^{t_{1HL}} \left(i_1(t_{1LH}) + \frac{V_1 - V_2}{2L_1}(t) \right)^2 dt \right. \\ &\quad + \int_{t_{1HL}}^{t_{2HL}} \left(i_1(t_{1HL}) - \frac{V_2}{2L_1}(t) \right)^2 dt \\ &\quad \left. + \int_{t_{2LH}+T_{sw}/2}^{t_{1LH}+T_{sw}/2} \left(i_1 \left(t_{2LH} + \frac{T_{sw}}{2} \right) + \frac{V_2}{2L_1}(t) \right)^2 dt \right) \end{aligned} \quad (3.47)$$

La expresión de la potencia transferida se obtiene a partir de (3.48), por lo que es necesario en primer lugar obtener la corriente media de entrada, $i_{in,media}$. La corriente media de entrada coincide con la corriente por la bobina L_1 de t_{1LH} a t_{1HL} , cuando están disparados a la vez los transistores S_1 y S_4 según (3.49).

$$P_{SM1} = V_1 \cdot i_{in,media} \quad (3.48)$$

$$i_{in,media} = \frac{2}{T_{sw}} \int_{t_{1LH}}^{t_{1HL}} \left(i_1(t_{1LH}) + \frac{V_1 - V_2}{2L_1}(t) \right) dt \quad (3.49)$$

La expresión de la potencia en SM1 se expresa en (3.50).

$$P_{SM1} = \frac{T_{sw}V_1V_2D_1\varphi_{ad}}{4L_1} \quad (3.50)$$

Este mismo procedimiento se repite para el resto de Modos de Conmutación, obteniéndose la Tabla 3.8 con las corrientes instantáneas y la Tabla 3.9 con la potencia nominal, en Caso 2.

Para completar el análisis de los restantes Modos de Conmutación se puede tomar como punto de partida las imágenes de la Figura 3.6 e intercambiar las señales v_{11} y v_{22} como se hizo para la figura del ejemplo desarrollado.

Tabla 3.8 Corriente instantánea i_l en los Modos de Conmutación de interés en Caso 2

SM	Corriente instantánea i_l
SM1	$i_1(t_{1LH}) = \frac{2V_2\varphi_{ad} - D_1V_1 + D_1V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{1HL}) = \frac{2V_2\varphi_{ad} + D_1V_1 - D_1V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{2LH}) = -i_1(t_{2HL}) = -\frac{D_1V_1 - D_2V_2}{f_{sw} \cdot 8L_1}$
SM2 SM2*	$i_1(t_{1LH}) = -i_1(t_{2HL}) = -\frac{D_1V_1 - D_2V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{1HL}) = \frac{2V_2\varphi_{ad} - D_2V_1 + D_2V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{2LH}) = \frac{2V_1\varphi_{ad} - D_2V_1 + D_2V_2}{f_{sw} \cdot 8L_1}$
SM3*	$i_1(t_{1LH}) = -\frac{2V_2(\varphi_{ad} - 1) + D_1V_1 + D_1V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{1HL}) = \frac{2V_2\varphi_{ad} + D_1V_1 - D_1V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{2LH}) = \frac{2V_1\varphi_{ad} - D_2V_1 + D_2V_2}{f_{sw} \cdot 8L_1}$ $i_1(t_{2HL}) = \frac{2V_1(\varphi_{ad} - 1) + D_2V_1 + D_2V_2}{f_{sw} \cdot 8L_1}$

Tabla 3.9 Expresión de la potencia nominal en los Modos de Conmutación de interés en Caso 2

SM	Potencia nominal
SM1	$P = \frac{V_1V_2D_1\varphi_{ad}}{f_{sw} \cdot 8L_1}$
SM2 SM2*	$P = \frac{V_1}{4f_{sw} \cdot 8L_1} (-D_1^2 + 2D_1D_2 + 4D_1\varphi_{ad} - D_2^2 + 4D_2\varphi_{ad} - 4\varphi_{ad}^2)$
SM3*	$P = -\frac{T_{sw}V_1V_2}{4f_{sw} \cdot 4L_1} \left(\frac{D_1^2 - 2D_1 + D_2^2 - 2D_2 + 4\varphi_{ad}^2 - 4\varphi_{ad} + 2}{2} \right)$

3.5.2 Mecanismos de reducción de pérdidas

El estudio de las posibilidades de reducción de pérdidas de conmutación y conducción aprovechando la modulación TPS en Caso 2, es análogo al realizado para el Caso 3.

3.5.2.1 Minimización de las pérdidas en conmutación

Conocidas las expresiones de la corriente i_l en los instantes de conmutación *de referencia* (Tabla 3.8), la reducción de las pérdidas en conmutación se obtiene haciendo que los transistores conmuten con *Soft-switching*. Para que esto ocurra, la corriente i_l debe cumplir las mismas condiciones recogidas en el estudio del Caso 3 en la Tabla 3.6. Bajo aquellas condiciones, si la corriente i_l (que coincide con la corriente por el drenador de los transistores que están conduciendo) en el instante de la conmutación es 0 se obtendrá ZCS. Si la corriente es negativa, se obtendrá ZVS en el encendido.

La Tabla 3.10 contiene el resultado de despejar D_2 , o φ_{ad} en caso de no depender de D_2 , de las inecuaciones establecidas en la Tabla 3.8 para las expresiones de corriente instantánea de cada Modo de Conmutación, expuestas en la Tabla 3.6.

Como se puede observar en la Tabla 3.10, también en el Caso 2 existen soluciones dependientes de φ_{ad} y no-dependientes de φ_{ad} . Las celdas sombreadas en naranja representan dos condiciones dependientes de φ_{ad} que siempre se cumple, debido a que, en Caso 2, d es menor o igual que 1, y por lo tanto el miembro a la derecha de la inecuación será 0 o negativo, siendo φ_{ad} positivo.

Tabla 3.10 Condiciones Límite de *Soft-switching* a partir de la Tabla 3.8 y la Tabla 3.6

SM	Ramas de transistores			
	$S_1 - S_2$	$S_3 - S_4$	$S_5 - S_6$	$S_7 - S_8$
SM1	$\varphi_{ad} \leq -\frac{D_1}{2}\left(1 - \frac{1}{d}\right)$	$\varphi_{ad} \geq \frac{D_1}{2}\left(1 - \frac{1}{d}\right)$	$D_2 \geq D_1 \cdot d$	$D_2 \geq D_1 \cdot d$
SM2 SM2*	$D_2 \leq D_1 \cdot d$	$\varphi_{ad} \geq \frac{D_1}{2}\left(1 - \frac{1}{d}\right)$	$\varphi_{ad} \geq \frac{D_2}{2}(1 - d)$	$D_2 \geq D_1 \cdot d$
SM3*	$\varphi_{ad} \geq 1 - \frac{D_1}{2}\left(1 + \frac{1}{d}\right)$	$\varphi_{ad} \geq \frac{D_1}{2}\left(1 - \frac{1}{d}\right)$	$\varphi_{ad} \geq \frac{D_2}{2}(1 - d)$	$\varphi_{ad} \geq 1 - \frac{D_2}{2}(1 + d)$

Las condiciones no-dependientes de φ_{ad} con solución condicionada son (3.51) y (3.52):

$$D_2 \leq D_1 \cdot d \quad (3.51)$$

$$D_2 \geq D_1 \cdot d \quad (3.52)$$

El cumplimiento de ambas condiciones sólo es posible en la igualdad de la inecuación, que queda igual que (3.27). Por lo tanto, cumpliendo (3.27) se obtendrían conmutaciones *Soft-switching* de tipo ZCS en los transistores y Modos de Conmutación que dependan de las condiciones (3.51) y (3.52).

Las condiciones dependientes de φ_{ad} con solución condicionada se pueden ver en (3.53) a (3.56), aplicando como pre-condición la expresión solución de las condiciones no-dependientes de φ_{ad} , (3.27).

$$\varphi_{ad} \leq -\frac{D_1}{2} \left(1 - \frac{1}{d}\right) \rightarrow \text{con (3.27)} \rightarrow \varphi_{ad} \leq \frac{D_2 - D_1}{2} \quad (3.53)$$

$$\varphi_{ad} \geq 1 - \frac{D_1}{2} \left(1 + \frac{1}{d}\right) \rightarrow \text{con (3.27)} \rightarrow \varphi_{ad} \geq 1 - \frac{D_1 + D_2}{2} \quad (3.54)$$

$$\varphi_{ad} \geq \frac{D_2}{2} (1 - d) \rightarrow \text{con (3.27)} \rightarrow \varphi_{ad} \geq \frac{D_2 - D_1}{2} \quad (3.55)$$

$$\varphi_{ad} \geq 1 - \frac{D_2}{2} (1 + d) \rightarrow \text{con (3.27)} \rightarrow \varphi_{ad} \geq 1 - \frac{D_1 + D_2}{2} \quad (3.56)$$

Se obtiene que, para que todas las ramas de transistores conmuten en condiciones de *Soft-switching* de acuerdo a la Tabla 3.5 en SM1 debe cumplirse la condición (3.27) y además de la condición (3.53) que corresponde al límite superior del rango de SM1 en Caso 2, Tabla 3.2. En SM2 y SM2* debe cumplirse la condición (3.27) y además de la condición (3.55) que corresponde al límite inferior del rango de SM2 y SM2* en Caso 2, Tabla 3.2. Por último, en SM3*, se puede demostrar que basta con que se cumpla la condición (3.54), que corresponde al límite inferior del rango del propio SM3*, para que todas las ramas cumplan las condiciones de la Tabla 3.5.

Esto quiere decir que, también en el Caso 2, para tener *Soft-switching* en todas las ramas de transistores de acuerdo a las condiciones impuestas, recogidas en la Tabla 3.5, **es suficiente con cumplir la ecuación (3.27) y permanecer dentro de las condiciones propias de cada Modo de Conmutación.**

A diferencia del Caso 3, ahora las características de la operación reductora en Caso 2, y el uso de la condición (3.27), hacen que D_2 alcance el valor máximo 1, antes que D_1 . En este caso, son los puntos de operación con modulación TPS, $D_1 < 1$ y $D_2 = 1$ los que obtienen el patrón TPS-EPS .

Una vez D_2 haya alcanzado 1, se mantendrá de esta manera, aunque se siga aumentando D_1 y φ . Cuando ambos ciclos de trabajo llegan a 1, el patrón de modulación TPS resultante el equivalente a la modulación PS clásico, TPS-PS .

También en el Caso 2, se tendrán regiones *Hard-switching* una vez que se deje de cumplir la ecuación (3.27), en las ramas de transistores y Modos de Conmutación en las que se dejen de cumplir las condiciones de *Soft-switching* de la Tabla 3.6.

Ya que las modulaciones EPS y PS son particularizaciones de la modulación TPS, las expresiones de la Tabla 3.8 y la Tabla 3.9 serán válidas para los patrones derivados de TPS considerados.

La Figura 3.13 muestra la distribución de los Modos de Conmutación de interés para el Caso 2 y φ positivos, delimitados por los límites de su rango según la ecuación (3.27), resultantes de variar φ y D_1 , para una relación de transformación de tensiones $0 < d < 1$. En la misma figura se han sombreado las regiones de SM1 y SM3* (etiquetas en rojo) que causan *Hard-switching* por incumplimiento de las condiciones (3.52) y (3.54) respectivamente, después de que se alcance la saturación de D_2 . Esta figura es equivalente a la obtenida para el Caso 3 en los Modos de Conmutación de interés.

Figura 3.13 Mapa de distribución de los Modos de Conmutación de interés en Caso 2

3.5.2.2 Minimización de las pérdidas en conducción

En este apartado se muestra la Trayectoria de Mínima Corriente Eficaz sobre los puntos de operación que se obtienen con la condición (3.27) para el Caso 2. Dicha Trayectoria se obtiene utilizando el mismo algoritmo de búsqueda de puntos de corriente mínima para cada potencia que se utilizó la sección 3.4.2.2 para el Caso 3.

La Figura 3.14 muestra el recorrido de la Trayectoria de Mínima Corriente Eficaz sobre las superficies de potencia y corriente eficaz que incluyen los cortes a potencia constante. De nuevo, queda patente que existen diferentes valores de corriente eficaz para la misma potencia.

Los niveles de cambio de patrón de modulación, P_{TPS} (3.57) y P_{EPS} (3.58) se obtienen siguiendo el mismo procedimiento que el descrito para sus homólogos en el Caso 3, aunque varían ligeramente su formulación, por partir de ecuaciones de corriente eficaz distintas. La expresión de la potencia máxima (P_{max}) es la misma que en el Caso 3, (3.34).

Figura 3.14 Líneas de corte a potencia constante para (a) superficie de potencia φ - D_1 - P y (b) superficie de corriente eficaz φ - D_1 - $i_{1,rms}$, para el convertidor MCB³ en Caso 2

$$P_{TPS} = \frac{V_1^2 \cdot d^2 (1-d)}{8 \cdot L_1 \cdot f_{sw}} \quad (3.57)$$

$$P_{EPS} = \frac{V_1^2}{8 \cdot L_1 \cdot f_{sw}} \cdot \frac{\sqrt{1-d^2} + d^2 - 1}{d} \quad (3.58)$$

3.6 Validación de los resultados teóricos del Caso 3

En esta sección, el análisis teórico del convertidor MCB³ se valida con simulaciones y resultados experimentales para el Caso 3 (identificado como el peor caso de diseño para las especificaciones mostradas en la Tabla 3.11), y dirección de transferencia de izquierda a derecha, es decir, φ positivos. Las especificaciones para la validación se muestran en la Tabla 3.11.

Tabla 3.11 Especificaciones para la validación del convertidor MCB³

Parámetro	Valor
V_1	[124, 200] V – Nominal: 124 V
V_2	240 V
P_{max}	460 W
f_{sw}	50 kHz

La selección del Caso 3 como el peor caso de diseño respecto al Caso 2 se hace en base a la corriente máxima, no así en base a la corriente eficaz, ya que en P_{max} ambas corrientes ($i_{1,rms@Pmax \text{ Caso 3}}$ e $i_{1,rms@Pmax \text{ Caso 2}}$) son iguales, como muestra (3.59).

La expresión de $i_{1,rms@Pmax \text{ Caso 3}}$ se obtiene a partir de la información de la Tabla 3.4 en SM3*, particularizada en $D_1 = D_2 = 1$ y $\varphi_{ad} = 0,5$, y utilizando la expresión general de la corriente eficaz. De manera equivalente, la expresión de $i_{1,rms@Pmax \text{ Caso 2}}$, se obtiene a partir de la información de la Tabla 3.8 en SM3*, particularizada en $D_1 = D_2 = 1$ y $\varphi_{ad} = 0,5$, y utilizando la expresión general de la corriente eficaz.

$$i_{1,rms @Pmax \text{ Caso } 3} = i_{1,rms @Pmax \text{ Caso } 2} = \frac{T_{sw} \sqrt{3} \cdot \sqrt{V_1^2 + V_2^2}}{24 \cdot L_1} \quad (3.59)$$

La corriente máxima por L_1 ocurre en $i_1(t_{2LH})$ en el Caso 3 y en $i_1(t_{1LH})$ en el Caso 2, independientemente del Modo de Conmutación (sección 3.3.3.1, Figura 3.6).

La corriente máxima por L_1 en Caso 2 y Caso 3 ($i_1 @Pmax \text{ Caso } 2$ e $i_1 @Pmax \text{ Caso } 3$) ocurre para P_{max} , en SM3* con $D_1 = D_2 = 1$ y $\phi_{ad} = 0,5$. La expresión $i_1 @Pmax \text{ Caso } 3$ (3.60) se obtiene particularizando la expresiones de $i_1(t_{2LH})$ en el Caso 3 en SM3* (Tabla 3.4) en $D_1 = D_2 = 1$ y $\phi_{ad} = 0,5$. De manera equivalente, la expresión de $i_1 @Pmax \text{ Caso } 2$ (3.61), se obtiene a partir de la información de la Tabla 3.8, en SM3* particularizada en $D_1 = D_2 = 1$ y $\phi_{ad} = 0,5$.

$$i_1 @Pmax \text{ Caso } 3 = \frac{T_{sw} V_2}{8 \cdot L_1} \quad (3.60)$$

$$i_1 @Pmax \text{ Caso } 2 = \frac{T_{sw} V_1}{8 \cdot L_1} \quad (3.61)$$

De las expresiones anteriores se deduce que, el valor máximo de la corriente por la bobina queda impuesto por la mayor tensión de entrada o salida. Por lo que, el caso de diseño a tener en cuenta para calcular la mayor corriente será aquel que presente una mayor tensión dentro de su rango de funcionamiento. Para el caso particular de las especificaciones mostradas en la Tabla 3.11, el peor caso de diseño corresponde a la mayor tensión operación del Caso 3, 240V.

En el Capítulo 4 y el Capítulo 5 de este documento se asumen características no-ideales en el acoplamiento magnético del convertidor MCB³, y se realiza una nueva validación del Caso 3 y la validación del Caso 2 bajo esas circunstancias, tanto en simulación como de manera experimental.

3.6.1 Voltios por Segundo en el transformador de modo común, TMC

Hasta ahora, el estudio del convertidor propuesto se ha basado en la consideración de un acoplamiento *ideal* en el TMC, lo que evita que la corriente vuelva de un Puente a otro a través de la línea de masa entre ambos.

En el caso real, en que el acoplamiento no es perfecto, el valor L_μ debe ser diseñado de manera que la corriente entre las masas de los puentes sea suficientemente pequeña como para que su impacto sea despreciable, y permita asumir como cierto el análisis con acoplamiento ideal.

Los voltios·segundo en los devanados del TMC se analizan sobre los puntos de operación pertenecientes a la Trayectoria de Mínima Corriente Eficaz, con el fin de encontrar una ecuación genérica que ayude al dimensionamiento de L_μ . El máximo valor

de voltios por segundo, $\lambda_{\mu, \max}$ se relacionan con L_{μ} según (3.62) [71], derivada de la ecuación de una bobina.

$$L_{\mu} = \frac{\lambda_{\max}}{2 \cdot \Delta i_{L_{\mu}}} \quad (3.62)$$

La Figura 3.15 muestra tres puntos de operación del convertidor MCB³ en *Caso 3*, pertenecientes a la Trayectoria de Mínima Corriente Eficaz: con modulación TPS pura en la Figura 3.15 (a), con patrón TPS–EPS en la Figura 3.15 (b) y con patrón TPS–PS en la Figura 3.15 (c). El área coloreada bajo la forma de onda de la tensión en bornes del TMC, v_{μ} representa los voltios·segundo en el primario.

Figura 3.15 Estudio de los voltios·segundo en el devanado primario del TMC a lo largo del esquema de modulación propuesto: (a) TPS pura, (b) TPS-EPS, y (c) TPS-PS

Como se puede comprobar, v_{μ} , es positiva cuando v_{11} , v_{22} , o ambas son cero. Así, en el punto de operación con TPS pura de la Figura 3.15 (a), hay un tramo de tiempo considerable con $v_{11} = v_{22} = 0$, lo que hace que el área total de voltios·segundo sea mayor que en el resto de los puntos de operación mostrados con otros patrones TPS.

El punto de operación en la Figura 3.15 (b), con un patrón TPS–EPS, tiene un valor en voltios·segundo más pequeño que el que tiene TPS pura, ya que D_1 en v_{11} es siempre 1, y por lo tanto esta tensión no tiene intervalos de tiempo con 0 V.

En la Figura 3.15 (c) el valor de voltios·segundo es 0 ya que no hay intervalos de 0V ni en v_{11} ni en v_{22} .

En general, los voltios·segundo en los devanados de un componente magnético se obtienen aplicando (3.63) a la parte positiva de una forma de onda de tensión, v_i .

$$\lambda = \int_{t_a}^{t_b} v_i(t) dt \quad (3.63)$$

En el TMC del convertidor MCB³, los límites de integración t_b y t_a deben ser sustituidos por los valores correspondientes a los Instantes de Conmutación que delimiten la forma de onda v_{μ} , en cada punto de operación.

La ecuación (3.64) se obtiene para los voltios-segundo en el *TMC* del convertidor MCB³ en Caso 3, $\lambda_{\mu @Caso\ 3}$, aunque también es válida para el Caso 2 (su equivalente con operación reductora) si se toma el valor absoluto.

El valor voltios-segundo máximo, $\lambda_{\mu,max}$, necesario para el dimensionamiento de L_{μ} , se alcanza con $D_1 = D_2 = 0$ (3.65).

$$\begin{aligned}\lambda_{\mu @Caso\ 3} &= \frac{T_{sw}}{2} \left(-v_{c1}(1 - D_1) + \left(\frac{V_1}{2} - v_{c1} \right) (D_1 - D_2) \right) \\ &= \frac{T_{sw}}{4} (V_2(1 - D_2) - V_1(1 - D_1))\end{aligned}\tag{3.64}$$

$$\lambda_{\mu,max} = \frac{T_{sw}}{4} (V_2 - V_1)\tag{3.65}$$

3.6.2 Dimensionamiento de los componentes del Enlace CA

El valor de L_1 y L_2 es el mismo, y su valor se obtiene de la ecuación de potencia máxima (3.34), con $\varphi/\pi = 0,5$.

El valor de C_1 se elige de manera que su frecuencia de resonancia con L_1 esté lejos de la frecuencia de conmutación (al menos dos décadas por debajo), para mantener la impedancia del Enlace CA fuertemente inductiva a la frecuencia de conmutación. El valor de C_2 será igual que C_1 (3.64).

$$C_1 (= C_2) \geq \left(\frac{100}{2\pi f_{sw} \sqrt{L_1}} \right)^2\tag{3.66}$$

El valor de inductancia la magnetizante, L_{μ} , del *TMC* se obtiene resolviendo (3.67) una vez que se ha calculado el valor $\lambda_{\mu,max}$ haciendo uso de (3.65). Se considera como criterio de diseño un pico de corriente magnetizante, Δi_{μ} , de 0,05A, por ser lo suficientemente pequeño para mantener los resultados de la validación cercanos al análisis con acoplamiento ideal.

$$L_{\mu} = \frac{\lambda_{\mu,max}}{2 \cdot \Delta i_{\mu}}\tag{3.67}$$

La Tabla 3.12 resume los valores obtenidos para los componentes del Enlace CA con la especificación de la Tabla 3.11.

Tabla 3.12 Valores de los componentes pasivos del Enlace CA

Parámetro	Valor
$L_1 = L_2$	80,87 μ H
L_μ	5,8 mH
n	1
$C_1 = C_2$	14 μ F

3.6.3 Validación mediante resultados de simulación

En este apartado se validan los resultados teóricos con la simulación de tres puntos de operación dentro de la Trayectoria de Mínima Corriente Eficaz, calculada para los datos de la Tabla 3.11. Bajo estos parámetros, las potencias de cambio de patrón, P_{TPS} y P_{EPS} , son 230W y 426W, respectivamente, según se obtiene de (3.32) y (3.33). Ambas potencias se utilizan como referencia para escoger las potencias de validación.

Las simulaciones se realizan con el software PSIM® y se representan con MATLAB®.

En la Tabla 3.13 se muestran los instantes de tiempo en los que se encienden y apagan los transistores del convertidor MCB³ y el tipo de *Soft-switching* en el instante de encendido y apagado. Los transistores nombrados en color rojo se encuentran en el Puente 1, los del Puente 2 se muestran en azul.

Tabla 3.13 Instantes de conmutación y tipo de conmutación *Soft-switching* en los transistores

Transistor	Instante de Encendido	Tipo <i>Soft-switching</i>		Instante de Apagado	Tipo <i>Soft-switching</i>	
		SM1	SM3*		SM1	SM3*
S_1	t_{1LH}	ZCS	ZVS	$t_{1LH} + T_{sw}/2$	ZCS	HS
S_2	$t_{1LH} + T_{sw}/2$	ZCS	ZVS	t_{1LH}	ZCS	HS
S_3	t_{1HL}	ZCS	ZVS	$t_{1HL} + T_{sw}/2$	ZCS	HS
S_4	$t_{1HL} + T_{sw}/2$	ZCS	ZVS	t_{1HL}	ZCS	HS
S_5	t_{2LH}	ZVS	ZVS	$t_{2LH} + T_{sw}/2$	HS	HS
S_6	$t_{2LH} + T_{sw}/2$	ZVS	ZVS	t_{2LH}	HS	HS
S_7	t_{2HL}	ZCS	ZVS	$t_{2HL} + T_{sw}/2$	ZCS	HS
S_8	$t_{2HL} + T_{sw}/2$	ZCS	ZVS	$t_{1LH} + T_{sw}/2$	ZCS	HS

En base a la información de la Tabla 3.13 se escogen como transistores para representar en las simulaciones: el transistor flotante S_1 del Puente 1, su complementario referido a masa, S_2 , y el transistor flotante S_5 del Puente 2.

La selección de estos transistores se hace debido a que cumplen ciertas condiciones especiales:

- Los transistores S_1 y S_2 cambian de tipo de *Soft-switching* cuando la potencia sobrepasa P_{TPS} , de ser a corriente cero (ZCS, *Zero Current Switching*) a ser a tensión cero ZVS. Este cambio de tipo *Soft-switching* ocurre también en S_3 , S_4 , S_7 y S_8 .
- Los transistores S_5 y S_6 no varían su tipo de conmutación y trabajan bajo ZVS en todo el rango de potencia.
- El desfase φ , se define con el desfase de los encendidos de S_1 y S_5 .

El Modo de Conmutación, el tipo de patrón TPS, los parámetros de control, y la potencia que caracteriza a los puntos de operación que se utilizan para la validación por simulación, se muestran en la Tabla 3.14.

Tabla 3.14 Puntos de operación analizados en simulación

Patrón TPS	SM	D_1	D_2	φ	Potencia
TPS	SM1	0,65	0,34	0,16	100W
TPS-EPS	SM3*	1	0,68	0,29	340 W
TPS-PS	SM3*	1	1	0,5	460 W

Cada una de las simulaciones proporcionadas se compone de un conjunto de gráficas que muestran: las tensiones diferenciales alternas v_{11} y v_{22} ; la tensión drenador-fuente, v_{DS} , y la corriente de drenador, i_D , de uno de los transistores seleccionados; la corriente i_l ; y por último la corriente i_μ por la inductancia magnetizante del *TMC*.

En primer lugar, en la Figura 3.16 se muestra el punto de operación con TPS a 100W, donde se puede identificar fácilmente que en las señales v_{11} y v_{22} existen intervalos de tiempo con 0 V.

La tensión drenador-fuente y la corriente de drenador del transistor S_1 se muestran en la segunda gráfica en la misma figura. Como se puede ver, $i_{D\ S1}$ es cero antes de apagarse, produciendo su conmutación con ZCS.

La corriente i_l muestra el perfil característico del Modo de Conmutación SM1, similar al que aparecía en la Figura 3.7. La diferencia entre ambas corrientes es que en la Figura 3.16 los flancos de bajada de v_{11} y v_{22} coinciden, lo que hace que el perfil de corriente contenga 6 tramos en lugar de 8. Además, mediante esta simulación se valida el dimensionamiento de la inductancia magnetizante, dado que no se supera la corriente magnetizante máxima considerada de 0,05 A en i_μ .

Figura 3.16 Formas de onda simuladas para el convertidor MCB³ @100W con TPS

En la Figura 3.17 se muestra un punto de operación con patrón de modulación TPS–EPS.

De acuerdo con la estrategia de modulación para el *Caso 3*, ahora la señal v_{11} no tiene intervalos con 0 V porque en TPS–EPS, D_1 es igual a 1 (equivalente a $T_{sw}/2$). Por el contrario, sí continúan apareciendo intervalos con 0 V en v_{22} , que tiene un D_2 menor a 1.

Figura 3.17 Formas de onda simuladas para el convertidor MCB³ @340W con TPS–EPS

En este caso, se representa v_{DS} e i_D de S_2 en la segunda gráfica. Como se puede ver, i_{DS2} es negativa antes de encenderse el transistor, por lo que la conmutación en S_2 cumple las condiciones de *Soft-switching* con ZVS previstas en la Tabla 3.5.

La corriente i_L muestra el perfil característico del Modo de Conmutación SM₃^{*}, para el cual no existen tramos con corriente constante de valor igual a cero, como sí ocurría en SM₁.

En la Figura 3.18, se muestra el punto de operación con patrón TPS–PS donde se obtiene la máxima potencia transferida P_{max} .

Δi_μ es cero en esta situación y durante todo el tramo de puntos de operación con patrón TPS-PS, ya que D_1 y D_2 son 1 a partir de P_{EPS} , y hacen 0 la ecuación (3.64).

La tensión v_{DS} y la corriente i_S del transistor S_5 demuestran que la conmutación se realiza cumpliendo las condiciones para tener *Soft-switching* recogidas en la Tabla 3.5, en condiciones ZVS. Una corriente i_{S5} suficientemente negativa, descargará la capacidad parásita antes de producirse el encendido, en el flanco de bajada de $v_{DS\ S5}$.

Figura 3.18 Formas de onda simuladas para el convertidor MCB³ @460W con TPS-PS

3.6.4 Validación mediante resultados experimentales

Para validar los resultados teóricos y de simulación, se construye un prototipo del convertidor MCB³ de 460W, según se muestra en la Figura 3.19 y la Figura 3.20.

Los componentes magnéticos del Enlace CA se mantienen divididos en esta etapa para su estudio individualizado. Las bobinas L_1 y L_2 se construyen sobre núcleos RM12. Sus parámetros de construcción se diseñan con un programa propio, desarrollado dentro del marco de esta Tesis Doctoral, siguiendo el procedimiento de optimización descrito en [71] (ver ANEXO A). El *TMC* se construye sobre un núcleo RM14 para tener el valor de L_μ requerido. El resto de los parámetros del *TMC* necesarios para su construcción se obtienen con un programa propio, similar al anterior, para el diseño de transformadores sobre núcleos de ferrita (ver ANEXO B). Para los condensadores C_1 y C_2 se utilizan dos condensadores modelo KRM55WR71H226MH01K de Murata. Para los puentes se utilizan ocho transistores MOSFET modelo SIHP25N40D de Vishay.

La Tabla 3.15 resume la información de los componentes principales del prototipo del convertidor MCB³ para la validación experimental de este capítulo.

Figura 3.19 Detalle del prototipo del convertidor MCB³

Figura 3.20 Set-up de medida del prototipo

Tabla 3.15 Resumen de las características de los componentes de la etapa de potencia construida

Componentes del Enlace CA			
Componente	Cantidad	Modelo	Información adicional
C_1, C_2	2	KRM55WR71H226MH01K	22 μ F, Condensador cerámico
L_1, L_2	2	RM12	Los datos de construcción se especifican en Tabla 7.3
TMC	1	RM14	Los datos de construcción se especifican en Tabla 7.3
Resto de componentes de la etapa de potencia			
Componente	Cantidad	Modelo	Información adicional
S_1 a S_8	8	SIHP25N40D	450V _{DS} , 25A, $C_{oss} = 177$ pF
Driver	8	EL7104CSZ	Salida no invertida, $V_{GS} = 8$ V
C_{in1}, C_{out1}	2	20 μ F	MKP
C_{in2}, C_{out2}	4	4,7nF	MKP
DSP	1	TMS320F28335	—

Desde la Figura 3.21 a la Figura 3.25 se muestran los resultados experimentales de cinco puntos de operación pertenecientes a la Trayectoria de Mínima Corriente Eficaz. En cada una de las imágenes que componen las figuras, se observan las tensiones diferenciales v_{11} y v_{22} en amarillo, Math1, y gris, Ref , respectivamente, usando la misma escala, la cual se muestra en la parte inferior de las imágenes, y la corriente i_l por la bobina superior L_1 , en el canal $Ch3$ en color púrpura. Como norma para todos los casos, las conmutaciones *Soft-switching* de tipo ZVS se resaltan con una línea discontinua, y con una línea continua las de tipo ZCS.

La Figura 3.21 muestra un punto de operación con una potencia menor a P_{TPS} .

Figura 3.21 Medidas experimentales del convertidor en TPS a 100W con $D_1=0,66$; $D_2=0,34$; $\phi/\pi=0,16$

Las tensiones diferenciales v_{11} y v_{22} tienen ciclos de trabajo menores que 1, y coinciden en el flanco de bajada. Esta coincidencia se produce en la frontera entre SM₁ y SM₂–SM₂*, por donde discurre la Trayectoria de Mínima Corriente Eficaz (Figura 3.10). Como se recogía en la Tabla 3.13, los puntos de operación por debajo del P_{TPS} tienen durante el encendido, *Soft-switching* ZVS en los transistores S_5 y S_6 , y ZCS en el resto.

La Figura 3.22 muestra el funcionamiento en P_{TPS} . Como se puede ver, D_1 en la señal v_{11} ya ha alcanzado 1 y, por lo tanto, la señal amarilla no tiene intervalos con 0 V. Sin embargo, D_2 en la señal v_{22} sigue siendo menor que 1 por lo que aún se pueden apreciar intervalos a 0 V. Este perfil de corriente pertenece críticamente al límite superior de SM₁ y tiene una forma triangular casi perfecta.

Figura 3.22 Medidas experimentales del convertidor en P_{TPS} (230W) con $D_1=1$; $D_2=0,5$; $\phi/\pi=0,25$

En la Figura 3.23 y Figura 3.24 se representan dos puntos de operación en SM₃* con un patrón de modulación TPS–EPS.

En la Figura 3.23, se muestra un punto de operación entre P_{TPS} y P_{EPS} correspondiente a un consumo de 340W, que presenta una gran similitud con el escenario equivalente de la validación con resultados de simulación, Figura 3.17. La Figura 3.24 representa un punto de funcionamiento en las proximidades de P_{EPS} , con 430W, donde D_2 es prácticamente 1. En ambos puntos, pertenecientes a un tipo de modulación TPS–

EPS, la corriente en todas las conmutaciones cumple las condiciones de la Tabla 3.5 para tener ZVS durante el encendido.

Figura 3.23 Medidas experimentales del convertidor en TPS-EPS a 340W con $D_1=1$; $D_2=0,68$; $\phi/\pi=0,29$

Figura 3.24 Medidas experimentales del convertidor en P_EPS (430W) con $D_1=1$; $D_2=0,92$; $\phi/\pi=0,35$

Por último, el punto de operación P_{max} en la Figura 3.25, representa un punto de operación con patrón de modulación TPS–PS. En este caso, de nuevo el perfil de corriente se sitúa en el Modo de Conmutación SM3* y, por lo tanto, las conmutaciones ocurren en *Soft-switching* de tipo ZVS en todos los transistores.

Figura 3.25 Medidas experimentales del convertidor en P_{max} (460W) con $D_1=1$; $D_2=1$; $\phi/\pi=0,5$

Como se ha podido comprobar con los resultados experimentales, el perfil de corriente de los puntos de operación medidos cambia según los patrones de modulación que la modulación TPS puede generar, tal y como se esperaba. Además, los resultados demuestran la gran coincidencia de las formas de onda experimentales de la Figura 3.21, la Figura 3.23 y la Figura 3.25, con las simulaciones correspondientes de la Figura 3.16, la Figura 3.17 y la Figura 3.18.

A continuación, se muestran varios detalles de la realización de conmutaciones con *Soft-switching* en las imágenes incluidas en la Figura 3.26 a la Figura 3.28, para los transistores S_1 , S_2 y S_5 , que se destacaron, en la sección 3.6.3, por tener un comportamiento representativo del resto

La tensión puerta–fuente, $v_{GS\,S1}$, la tensión de drenador–fuente, $v_{DS\,S1}$, y la corriente de drenador $i_{S\,S1}$ del transistor S_1 , se muestran junto con el detalle de las conmutaciones en las Figura 3.26 (a) a (d).

En la Figura 3.26 (a) se muestran las formas de onda de S_1 a 100W. El detalle del apagado con ZCS se muestra en la Figura 3.26 (b). En el detalle, se puede ver un pico de corriente i_{S1} coincidente con el flanco de subida de v_{DS1} , cuando se descarga la energía almacenada en $C_{oss\,S1}$. Esto es debido a que las conmutaciones *Soft-switching* de tipo ZCS no tienen la energía suficiente para descartar la capacidad parásita en paralelo con los transistores.

Las imágenes en la Figura 3.26 (c) y (d), muestran las formas de onda de S_1 a 340W y el detalle en la conmutación, respectivamente. En este caso, la forma de onda de la corriente se compone de cuatro segmentos, y reproduce el perfil trapezoidal de corriente típico del Modo de Conmutación SM₃*. El detalle de la Figura 3.26 (d) muestra que la $i_{S\,S1}$ es negativa durante el tiempo muerto, descargando a $C_{oss\,S1}$ antes del flanco de subida de $v_{GS\,S1}$, cuando comienza la conducción. Las imágenes Figura 3.26 (a) y (b) coinciden con la simulación del mismo punto de operación en la Figura 3.16, con lo que validan el funcionamiento esperado.

Figura 3.26 Formas de onda del transistor S_1 y detalle de la conmutación a: 100W en (a) y (b) respectivamente, y a 340W en (c) y (d).

Las formas de onda del transistor S_2 del Puente 1 se muestran en las imágenes (a) – (d) de la Figura 3.27, con una composición similar a la descrita para el S_1 .

Figura 3.27 Formas de onda del transistor S_2 y detalle de la conmutación a: 100W en (a) y (b) respectivamente, y a 340W en (c) y (d).

Las formas de onda del transistor S_5 del Puente 2 se muestran en la Figura 3.28, de nuevo con una composición similar a las anteriores: a 100W junto con el detalle de su conmutación en la Figura 3.28 (a) y (b) respectivamente; a 340W y el detalle de la conmutación en las Figura 3.28 (c) y (d) respectivamente.

La Figura 3.28 (a) muestra la conmutación de S_5 a 100W, durante el patrón de modulación TPS pura. En estas condiciones, i_{S5} tiene una forma triangular coherente con la forma que tenía la corriente i_l de la Figura 3.23. La corriente en la Figura 3.28 (b) comienza con un valor negativo que descarga a $C_{oss S5}$ antes de que S_5 se encienda.

En Figura 3.28 (c) – (d) se muestran las formas de onda del mismo transistor a 340W. En la Figura 3.28 (c), se distinguen cuatro segmentos en i_{S5} , coherentes con el perfil de corriente trapezoidal de i_l en SM₃*. El detalle de la Figura 3.28 (d) demuestra que v_{DS5} es cero antes del flanco de subida de v_{GS5} , y por lo tanto que el encendido se realiza bajo *Soft-switching* de tipo ZVS.

Nótese que la conmutación en S_5 y S_6 se realiza bajo ZVS a ambas potencias, y que debía ser así de acuerdo con la teoría para todo el rango de potencia (según lo enunciado en la Tabla 3.13).

Figura 3.28 Formas de onda del transistor S_5 y detalle de la conmutación a: 100W en (a) y (b) respectivamente, y a 340W en (c) y (d).

Para concluir el estudio experimental del convertidor MCB³, en la Figura 3.29 se muestra la curva de eficiencia del peor caso de diseño, para las especificaciones utilizadas, que se ha descrito a lo largo de este capítulo, y que según las especificaciones de diseño ocurre para una tensión de entrada de 124V y una salida de 240V (curva negra en la Figura 3.29).

Se incluye además una curva de eficiencia con una relación de tensiones más pequeña (de 200V de entrada a 240V de salida) donde se observa que el rendimiento máximo crece conforme la relación de tensiones se aproxima a 1.

Figura 3.29 Curvas de eficiencia del convertidor MCB³: $V_1=124V$, $V_2=240V$ (línea negra), y $V_2=200V$ (línea naranja)

3.7 Conclusiones

Se presenta una nueva topología CC–CC bidireccional sin aislamiento llamada convertidor Bidireccional Reductor–Elevador con Acoplamiento Magnético, o MCB³ por las siglas de su denominación inglesa, *Magnetically Coupled Bidirectional Buck–Boost converter*.

El montaje más sencillo del convertidor MCB³ lo componen dos puentes completos de transistores unidos por un Enlace CA con carácter inductivo, compuesto por componentes pasivos, que gestiona y transfiere energía entre los puentes. El Enlace CA está compuesto por dos condensadores que bloquean la componente continua de la tensión en los puentes y un componente Magnético Integrado, *MI*. Un acoplamiento ideal en el componente *MI*, hace que la corriente que va y vuelve de los puentes sea la misma, evitando que regrese a través de la línea masa que los une.

En este primer análisis, el componente *MI* se ha deconstruido como dos bobinas discretas y un transformador de modo común. De esta manera, se permite un mejor análisis y una mejor comprensión de los efectos de las inductancias de dispersión y la inductancia mutua del componente integrado, mediante su correspondencia con las bobinas discretas y la inductancia magnetizante del transformador respectivamente (epígrafe 3.2).

Se escoge la modulación por Triple Fase Desplazada para operar el convertidor MCB³, ya que posibilita mantener *Soft-switching* en el encendido para cualquier requisito de tensión y carga, y, además, minimizar la corriente circulante gracias a la flexibilidad que aportan los tres grados de libertad de esta modulación: D_1 , D_2 y φ .

Se ha analizado la operación elevadora del convertidor MCB³, identificando los siete perfiles de corriente por cada dirección de transferencia, o Modos de Conmutación, que coinciden con los que se encontraron para el convertidor DAB bajo el mismo tipo de modulación [66]. Para cada uno de ellos, se ha proporcionado el rango de ángulos de desfase que los delimitan.

Se han proporcionado las expresiones de la potencia y corriente dependiendo de las variables de control D_1 , D_2 y φ para la operación elevadora (Caso 3 de funcionamiento). Además, se han analizado las condiciones necesarias en cada rama de transistores y Modo de Conmutación para obtener conmutaciones con *Soft-switching*, y se ha encontrado una condición general entre D_1 y D_2 que la permite en todo el rango de potencia. Bajo esta condición, se ha establecido el procedimiento para encontrar los puntos de operación que además tienen mínima corriente eficaz para cada carga, y se ha hallado con ellos la trayectoria óptima. La combinación de ambos mecanismos permite identificar los puntos

de operación óptimos para cualquier carga y relación de tensiones en el convertidor propuesto.

El mismo análisis de funcionamiento y estudio para la optimización de la operación mediante la minimización de las pérdidas de conmutación y de conducción se aplica sobre la operación reductora del convertidor (Caso 2 de funcionamiento). El resultado indica que la condición de *Soft-switching* a la que se llega es la misma que para el modo elevador.

Por último, se ha realizado la validación del análisis teórico para el modo elevador (Caso 3), por comparación con resultados de simulación y medidas experimentales sobre un prototipo de 460W, para el que se han dimensionado los componentes pasivos del Enlace CA.

Los resultados obtenidos prueban la validez de la teoría con una gran similitud entre las señales teóricas, las simuladas y las experimentales. Los resultados han demostrado tanto la corrección de la operación pronosticada, como la consecución de *Soft-switching*, con el detalle de las conmutaciones en algunos transistores clave (epígrafe 3.5).

Con los resultados obtenidos, el convertidor MCB³ ha demostrado ser una alternativa competitiva a otras identificadas en el Capítulo 2, dentro del mismo área de aplicación.

Capítulo 4

Funcionamiento del convertidor MCB³ con
acoplamiento no–ideal en modo Elevador

CAPÍTULO 4. FUNCIONAMIENTO DEL CONVERTIDOR MCB³ CON ACOPLAMIENTO NO-IDEAL EN MODO ELEVADOR

4.1 Modificación de las ecuaciones de funcionamiento	94
4.2 Modificación de las expresiones de corriente y potencia	95
4.2.1 Expresiones de corriente y potencia en modo Elevador–Caso 3	96
4.2.1.1 Corriente i_1 y potencia transferida en modo Elevador	96
4.2.1.2 Corrientes i_μ e i_2 en modo Elevador	101
4.3 Modificación de los mecanismos de reducción de pérdidas	104
4.3.1 Minimización de las pérdidas en conmutación	105
4.3.1.1 Condiciones generales de <i>Soft-switching</i>	105
4.3.1.2 Procedimiento para el estudio de la solución común <i>Soft-switching</i>	107
4.3.1.3 Estudio gráfico de las soluciones con <i>Soft-switching</i>	109
4.3.1.4 Obtención de la ecuación D_1 <i>universal</i> y límites de funcionamiento	124
4.3.1.5 Fronteras de la operación <i>Soft-switching</i>	130
4.3.1.6 Impacto de la variación de k_L y d en la solución <i>Soft-switching</i>	133
4.3.2 Minimización de las pérdidas en conducción	137
4.4 Validación de los resultados teóricos	142
4.4.1 Dimensionamiento de los componentes del Enlace CA	142
4.4.2 Validación mediante resultados de simulación	143
4.4.2.1 Simulaciones con D_1 S78 SM2 como D_1 <i>universal</i>	146
4.4.2.2 Simulaciones con D_1 S34 SM1 como D_1 <i>universal</i>	149
4.4.3 Validación mediante resultados experimentales	153
4.4.3.1 Resultados experimentales con D_1 S78 SM2 como D_1 <i>universal</i>	154
4.4.3.2 Resultados experimentales con D_1 S34 SM1 como D_1 <i>universal</i>	157
4.5 Conclusiones	162

Una aproximación más realista del acoplamiento magnético supone considerar finito el ratio k_L entre la inductancia magnetizante, L_μ , y la inductancia de dispersión L_l del convertidor MCB³. Las ecuaciones de funcionamiento del MCB³ con acoplamiento ideal, estudiado en el Capítulo 3, se ven afectadas por k_L lo que hace necesario el estudio y la modificación de la estrategia de modulación planteada en el capítulo anterior, de manera que se mantengan las ventajas obtenidas por la minimización de las pérdidas en conmutación y reducción.

En el presente capítulo, se obtienen las nuevas ecuaciones de corriente y potencia del MCB³ dependientes de k_L para la operación elevadora o Caso 3. De acuerdo con las nuevas expresiones, se corrige la estrategia de modulación original.

Para la modificación de los mecanismos de reducción de pérdidas en conmutación, se busca una expresión D_1 universal que relacione D_1 con D_2 y ϕ con el objetivo de obtener conmutaciones suaves, o *Soft-switching*, en el mayor número posible de transistores y rango de potencia en los Modos de Conmutación de interés.

El estudio para la reducción de pérdida sen conmutación e realiza para dos condiciones de la corriente instantánea en el momento de conmutación de los transistores. Según la *Aproximación Idis0* la corriente instantánea en la conmutación debe ser 0 o negativa por el transistor involucrado para considerar *Soft-switching*. La condición de la *Aproximación Idis* es más restrictiva que la anterior, y considera que existe *Soft-switching* si se puede asegurar que la corriente instantánea en la conmutación es, al menos, un valor negativo igual a i_{dis} .

La ecuación D_1 universal se obtiene a partir del estudio gráfico de los puntos de operación que cumplen las condiciones *Soft-switching* en las cuatro ramas de transistores, para cada Modo de Conmutación de interés, y para las dos *Aproximaciones* consideradas.

La expresión de D_1 universal obtenida se utiliza para la modificación de la Trayectoria de Mínima Corriente Eficaz, según la cual se obtienen los puntos de operación que procuran mínima corriente eficaz para cada potencia, además de *Soft-switching* en el mayor número posible de transistores. Además, se obtienen y utilizan las fronteras de la operación *Soft-switching* según la *Aproximación* seleccionada para condicionar la solución del algoritmo, y se presentan conclusiones sobre las diferencias que se observan por restringir o no el espacio de búsqueda.

La validación de la teoría se realiza con la simulación de varios escenarios representativos para la misma especificación eléctrica del Capítulo 3, y un ratio k_L de 10. Los resultados experimentales sobre un prototipo del convertidor MCB³ con integración magnética validan finalmente la teoría, con una gran similitud con los resultados teóricos y de simulación.

4.1 Modificación de las ecuaciones de funcionamiento

Para tener en cuenta la no–idealidad del acoplamiento magnético entre las ramas del Enlace CA del convertidor MCB³, es necesario estudiar el impacto del ratio k_L entre la inductancia magnetizante, L_μ , y L_1 (igual a L_2), en las ecuaciones que describen las tensiones en los componentes pasivos del Enlace CA.

Para facilitar la comprensión de los efectos del acoplamiento finito en las ecuaciones, se mantiene en el desarrollo teórico de este capítulo la descomposición del componente integrado MI en dos bobinas L_1 y L_2 del mismo valor, y un Transformador de Modo Común, TMC , con inductancia magnetizante, L_μ .

La Figura 4.1 muestra la topología MCB³ propuesta, donde en esta ocasión se resalta el camino de la corriente i_2 en rojo, y se mantiene en negro el de i_1 . De esta manera queda patente que los transistores S_1 , S_2 , S_5 y S_6 manejan la corriente i_1 , mientras que los transistores S_3 , S_4 , S_7 y S_8 manejan la corriente i_2 .

Figura 4.1 Versión no–integrada del convertidor MCB³ con los caminos de las corrientes i_1 e i_2 destacados

Las ecuaciones (4.1) y (4.2) describen las ecuaciones de malla de los recorridos de i_1 e i_2 respectivamente.

$$v_A = v_{\mu 1} + v_{L1} + V_{C1} + v_B \quad (4.1)$$

$$v_C = v_{\mu 2} - v_{L2} + V_{C2} + v_D \quad (4.2)$$

Operando las dos ecuaciones anteriores, se obtiene la ecuación (4.3), conocido que $v_{\mu 1} = v_{\mu 2}$, por ser la relación de vueltas en TMC igual a 1 ($n = 1$), y que $V_{C1} = V_{C2}$, ya que ambos bloquean la tensión media producida en los semipuentes que conectan. La ecuación (4.3) se puede simplificar como (4.4), utilizando las tensiones diferenciales de los puentes, v_{11} y v_{22} .

$$v_A - v_C = v_{L1} + v_{L2} + v_B - v_D \quad (4.3)$$

$$v_{11} = v_{L1} + v_{L2} + v_{22} \quad (4.4)$$

Por otra parte, si se resuelve el nudo eléctrico a la entrada del *TMC* se obtiene la expresión (4.5). Como $n = 1$ en el *TMC* del convertidor MCB³, la corriente i_2 referida al primario, i_2' , es igual a i_2 , por lo que se obtiene la ecuación (4.6).

$$i_1 = i_2' + i_\mu \quad (4.5)$$

$$i_1 = i_2 + i_\mu \quad (4.6)$$

A partir de la expresión incremental de la corriente por la bobina (4.7), se puede obtener la expresión (4.8) desde (4.6). Focalizando el estudio para un incremento temporal concreto, el término Δt se puede eliminar de la expresión ya que aparece en todos los términos. Además, como $L_1 = L_2$ por especificación, la ecuación (4.8) se puede simplificar como (4.9). Operando (4.9), se obtiene (4.10), en donde ya aparece simplificado el cociente L_μ/L_1 por k_L .

$$i(t) = i(t_0) + \frac{v_L}{L}(t - t_0) \quad (4.7)$$

$$\Delta i_1 = \Delta i_2 + \Delta i_\mu = \frac{v_{L1}}{L_1} \Delta t = \frac{v_{L2}}{L_2} \Delta t + \frac{v_{\mu 1}}{L_\mu} \Delta t \quad (4.8)$$

$$\frac{v_{L1} - v_{L2}}{L_1} = \frac{v_{\mu 1}}{L_\mu} \quad (4.9)$$

$$v_{\mu 1} = k_L(v_{L1} - v_{L2}) \quad (4.10)$$

Por último, se retoma la ecuación de $v_{\mu 1}$ (4.11), que se deduce de la ecuación (4.1).

$$v_{\mu 1} = v_A - v_{L1} - V_{C1} - v_B \quad (4.11)$$

El sistema de ecuaciones formado por (4.4), (4.10) y (4.11) se resuelve para obtener la expresión general de tensión en la bobina L_1 , v_{L1} , en función de k_L (4.12), y la expresión general de la tensión en L_μ , $v_{\mu 1}$, definida en el primario del *TMC* (4.13).

$$v_{L1} = \frac{(v_{11} - v_{22})k_L + v_A - v_B - V_{C1}}{2k_L + 1} \quad (4.12)$$

$$v_{\mu 1} = v_A - v_B - V_{C1} - \left[\frac{(v_{11} - v_{22})k_L + v_A - v_B - V_{C1}}{2k_L + 1} \right] \quad (4.13)$$

Se puede comprobar que las ecuaciones v_{L1} y $v_{\mu 1}$ coinciden con las que se proporcionaron en el Capítulo 3 para los mismos componentes en el límite con $k_L \rightarrow \infty$.

La ecuación de la tensión en los condensadores, V_{C1} y V_{C2} , no varía con k_L , por lo que se mantiene su cálculo como $(V_1 - V_2)/2$.

4.2 Modificación de las expresiones de corriente y potencia

La dependencia con el ratio k_L de las tensiones en los componentes magnéticos impacta también en las expresiones de corriente instantánea i_1 , i_2 e i_μ , y con ello en la

corriente eficaz y la potencia transferida en todos los Modos de Conmutación, que se modifican para pasar a depender de k_L .

El procedimiento para obtener las expresiones de corriente y potencia dependientes de k_L comienza por obtener las cuatro expresiones que componen el sistema de ecuaciones de cuatro incógnitas formado por la corriente instantánea i_l en los cuatro instantes de conmutación *de referencia*, $i_l(t_{1LH})$, $i_l(t_{1HL})$, $i_l(t_{2LH})$ y $i_l(t_{2HL})$. Para ello, se evalúa tramo a tramo la expresión (4.7) para i_l con v_{LI} según (4.12), para cada Modo de Conmutación de interés. De la misma manera, se obtienen $i_\mu(t_{1LH})$, $i_\mu(t_{1HL})$, $i_\mu(t_{2LH})$ y $i_\mu(t_{2HL})$ evaluando tramo a tramo la expresión (4.7) para i_μ con $v_{\mu I}$ según (4.13). Conocidas las expresiones de las corrientes instantáneas en los instantes *de referencia* de i_l e i_μ , las expresiones que definen la corriente instantánea en i_2 se obtienen de la resta de las dos anteriores en cada instante, en base a (4.6).

En el Capítulo 3, se observaba que la superficie de potencia es simétrica con $\phi/\pi = 0,5$ (desfase de 90°), mientras que la superficie de corriente eficaz no lo es, y tiene niveles mayores para una misma potencia y desfases $\phi/\pi \geq 0,5$, Figura 3.10. Según esto, los Modos de Conmutación SM3, SM4 y SM5 no son interesantes desde un punto de vista práctico. Este hecho se confirma en el recorrido de la Trayectoria de Mínima Corriente Eficaz, que el algoritmo de búsqueda encuentra en SM1 y SM3*.

Por su utilidad práctica, este capítulo se centra en el estudio de SM1, SM2 y SM2* y SM3*.

4.2.1 Expresiones de corriente y potencia en modo Elevador–Caso 3

4.2.1.1 Corriente i_l y potencia transferida en modo Elevador

El procedimiento para obtener la corriente i_l en los instantes de conmutación *de referencia* en el modo elevador (o Caso 3) se ejemplifica con su estudio en SM1. La corriente i_l en los instantes de conmutación *de referencia* será útil para el cálculo posterior de la corriente eficaz y la potencia transferida.

Antes de comenzar, debe apreciarse que, por ser generales, las expresiones del rango de ϕ/π que definen los Modos de Conmutación (en la Tabla 3.2 del Capítulo 3), y las expresiones de los instantes de conmutación *de referencia*, t_{1LH} , t_{1HL} , t_{2LH} y t_{2HL} (definidos en las ecuaciones (3.4) a (3.7) del Capítulo 3), son válidos también en el contexto de funcionamiento del convertidor MCB³ con k_L finito.

La Figura 3.7 representa un punto genérico perteneciente a SM1 que se utiliza para ilustrar el desarrollo del procedimiento.

 Figura 4.2 Tensión y corriente en L_1 en un punto de operación genérico de SM1 en Caso 3

En primer lugar, en el perfil de corriente que representa el Modo de Conmutación SM1, se tiene (4.14) en el primer tramo que aparece desde el inicio del periodo, de t_{1LH} a t_{2LH} :

$$i_1(t_{2LH}) = i_1(t_{1LH}) + \frac{v_{L1}}{L_1} (t_{2LH} - t_{1LH}) \quad (4.14)$$

donde v_{L1} se define según (4.15), sustituyendo el valor de las señales v_{11} , v_{22} y V_{C1} durante el tramo t_{2LH} a t_{1LH} .

$$v_{L1} = \frac{V_1 \left(k_L + \frac{1}{2} \right) + \frac{V_2}{2}}{2k_L + 1} \quad (4.15)$$

En el segundo tramo, la ecuación de la corriente i_1 por la bobina L_1 es (4.16).

$$i_1(t_{2HL}) = i_1(t_{2LH}) + \frac{v_{L1}}{L_1} (t_{2HL} - t_{2LH}) \quad (4.16)$$

donde v_{L1} es (4.17), sustituyendo el valor de las señales v_{11} , v_{22} y V_{C1} durante el tramo t_{2HL} a t_{2LH} .

$$v_{L1} = \frac{(V_1 - V_2)k_L + \frac{V_1 - V_2}{2}}{2k_L + 1} \quad (4.17)$$

En el tercer tramo, la ecuación de la corriente i_1 es (4.18).

$$i_1(t_{1HL}) = i_1(t_{2HL}) + \frac{v_{L1}}{L_1} (t_{1HL} - t_{2HL}) \quad (4.18)$$

donde v_{L1} es (4.19), sustituyendo el valor de las señales v_{11} , v_{22} y V_{C1} durante el tramo t_{1HL} a t_{2HL} .

$$v_{L1} = \frac{V_1 k_L + \frac{V_1 - V_2}{2}}{2k_L + 1} \quad (4.19)$$

Por último, la ecuación de la corriente i_l durante el tramo t_{1HL} a $t_{1LH} + T_{sw}/2$, conocida la simetría de la forma de onda, es (4.20).

$$i_1(t_{1LH}) = -i_1\left(t_{1LH} + \frac{T_{sw}}{2}\right) = -\left[i_1(t_{1HL}) + \frac{v_{L1}}{L_1}\left(t_{1LH} + \frac{T_{sw}}{2} - t_{1HL}\right)\right] \quad (4.20)$$

donde v_{L1} es (4.21), sustituyendo el valor de las señales v_{11} , v_{22} y V_{CI} durante el tramo final.

$$v_{L1} = \frac{V_1 - V_2}{2(2k_L + 1)} \quad (4.21)$$

Las ecuaciones (4.14), (4.16), (4.18) y (4.20), componen un sistema de ecuaciones con cuatro incógnitas, que da como solución las expresiones de la corriente i_l instantánea en los instantes de conmutación *de referencia* en función de las variables de control D_1 , D_2 y φ_{ad} , las tensiones de entrada y salida V_1 y V_2 , y k_L , (4.22) a (4.25).

$$i_1(t_{1LH}) = -\frac{T_{sw}(D_1V_1 - D_2V_2)}{8L_1} - \frac{T_{sw}(V_1 - V_2 + 2V_2\varphi_{ad} - D_1V_1 + D_1V_2)}{8L_1(2k_L + 1)} \quad (4.22)$$

$$i_1(t_{1HL}) = \frac{T_{sw}(D_1V_1 - D_2V_2)}{8L_1} + \frac{T_{sw}(V_2 - V_1 + 2V_2\varphi_{ad} + D_1V_1 - D_1V_2)}{8L_1(2k_L + 1)} \quad (4.23)$$

$$i_1(t_{2LH}) = \frac{T_{sw}(2V_1\varphi_{ad} - D_2V_1 + D_2V_2)}{8L_1} - \frac{T_{sw}(V_1 - V_2 - D_1V_1 + D_2V_2)}{8L_1(2k_L + 1)} \quad (4.24)$$

$$i_1(t_{2HL}) = \frac{T_{sw}(2V_1\varphi_{ad} + D_2V_1 - D_2V_2)}{8L_1} - \frac{T_{sw}(V_1 - V_2 - D_1V_1 + D_2V_2)}{8L_1(2k_L + 1)} \quad (4.25)$$

La variable φ_{ad} redefine el desfase expresado como φ/π , donde el sufijo “ad”, significa *adimensional*.

A partir de las expresiones de la corriente i_l instantánea, se puede obtener la expresión de la corriente eficaz i_l según (4.26), construyéndose a partir de la integración parcial de la corriente eficaz entre instantes de conmutación *de referencia* desde el inicio del periodo (establecido en t_{1LH}).

$$\begin{aligned} i_{1,rms}^2 &= \frac{2}{T_{sw}} \int_{t_{1LH}}^{t_{1LH}+T_{sw}/2} i_1^2(t) dt \\ &= \frac{2}{T_{sw}} \left(\int_{t_{1LH}}^{t_{2LH}} \left(i_1(t_{1LH}) + \frac{V_1\left(k_L + \frac{1}{2}\right) + \frac{V_2}{2}}{(2k_L + 1)L_1}(t) \right)^2 dt \right. \\ &\quad + \int_{t_{2LH}}^{t_{2HL}} \left(i_1(t_{2LH}) + \frac{2(V_1 - V_2)k_L + V_1 - V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \\ &\quad + \int_{t_{2HL}}^{t_{1HL}} \left(i_1(t_{2HL}) + \frac{2V_1k_L + V_1 - V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \\ &\quad \left. + \int_{t_{1HL}}^{t_{1LH}+T_{sw}/2} \left(i_1(t_{1HL}) + \frac{V_1 - V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \right) \end{aligned} \quad (4.26)$$

La expresión de la potencia se obtiene a partir de (4.27), por lo que es necesario en primer lugar obtener la corriente media de entrada, $i_{in,media}$. La corriente media de entrada coincide con la corriente por la bobina L_1 de t_{1LH} a t_{1HL} , cuando están disparados los transistores S_1 y S_4 , y se calcula mediante integrales parciales según (4.28).

$$P_{SM1} = V_1 \cdot i_{in,media} \quad (4.27)$$

$$\begin{aligned} i_{in,media} &= \frac{2}{T_{sw}} \int_{t_{1LH}}^{t_{1HL}} i_1(t) dt \\ &= \frac{2}{T_{sw}} \left(\int_{t_{1LH}}^{t_{2LH}} \left(i_1(t_{1LH}) + \frac{V_1 \left(k_L + \frac{1}{2} \right) + \frac{V_2}{2}}{(2k_L + 1)L_1} (t) \right) dt \right. \\ &\quad + \int_{t_{2LH}}^{t_{2HL}} \left(i_1(t_{2LH}) + \frac{2(V_1 - V_2)k_L + V_1 - V_2}{2(2k_L + 1)L_1} (t) \right) dt \\ &\quad \left. + \int_{t_{2HL}}^{t_{1HL}} \left(i_1(t_{2HL}) + \frac{2V_1k_L + V_1 - V_2}{2(2k_L + 1)L_1} (t) \right) dt \right) \end{aligned} \quad (4.28)$$

La expresión de la potencia en SM1 se expresa en (4.29).

$$P_{SM1} = \frac{T_{sw}V_1}{4L_1} \left(V_2 D_2 \varphi_{ad} - \frac{D_1^2 V_2 - 2D_1^2 V_1 + D_2^2 V_2 + 4V_2 \varphi_{ad}^2 + 2D_1 V_1 - 2D_1 V_2}{4(2k_L + 1)} \right) \quad (4.29)$$

Este mismo procedimiento se repite para los Modos de Conmutación SM2, SM2*, Figura 4.3 (a), y SM3*, Figura 4.3 (b), para completar la Tabla 3.4, de corrientes instantáneas y la Tabla 3.3 de potencia nominal en Caso 3.

Figura 4.3 Tensión y corriente en L_1 en un punto de operación genérico del Modo de Conmutación (a) SM2–SM2* y (b) SM3*

Tabla 4.1 Corriente instantánea i_l en los Modos de Conmutación de interés en Caso 3

SM	Corriente instantánea i_l
SM1	$i_1(t_{1LH}) = -\frac{T_{sw}}{8L_1} \left(D_1V_1 - D_2V_2 + \frac{V_1 - V_2 + 2V_2\varphi_{ad} - D_1V_1 + D_1V_2}{2k_L + 1} \right)$
	$i_1(t_{1HL}) = \frac{T_{sw}}{8L_1} \left(D_1V_1 - D_2V_2 + \frac{V_2 - V_1 + 2V_2\varphi_{ad} + D_1V_1 - D_1V_2}{2k_L + 1} \right)$
	$i_1(t_{2LH}) = \frac{T_{sw}}{8L_1} \left(2V_1\varphi_{ad} - D_2V_1 + D_2V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2k_L + 1} \right)$
	$i_1(t_{2HL}) = \frac{T_{sw}}{8L_1} \left(2V_1\varphi_{ad} + D_2V_1 - D_2V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2k_L + 1} \right)$
SM2 SM2*	$i_1(t_{1LH}) = -\frac{T_{sw}}{8L_1} \left(D_1V_1 - D_2V_2 + \frac{V_1 - V_2 + 2V_2\varphi_{ad} - D_1V_1 + D_1V_2}{2k_L + 1} \right)$
	$i_1(t_{1HL}) = \frac{T_{sw}}{8L_1} \left(2V_2\varphi_{ad} + D_2V_1 - D_2V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2k_L + 1} \right)$
	$i_1(t_{2LH}) = \frac{T_{sw}}{8L_1} \left(2V_1\varphi_{ad} - D_2V_1 + D_2V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2k_L + 1} \right)$
	$i_1(t_{2HL}) = \frac{T_{sw}}{8L_1} \left(D_1V_1 - D_2V_2 + \frac{V_2 - V_1 + 2V_1\varphi_{ad} + D_2V_1 - D_1V_2}{2k_L + 1} \right)$
SM3*	$i_1(t_{1LH}) = -\frac{T_{sw}}{8L_1} \left(2V_2(\varphi_{ad} - 1) + D_1V_1 + D_1V_2 + \frac{V_1 + V_2 - D_1V_1 - D_2V_2}{2k_L + 1} \right)$
	$i_1(t_{1HL}) = \frac{T_{sw}}{8L_1} \left(2V_2\varphi_{ad} + D_1V_1 - D_1V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2k_L + 1} \right)$
	$i_1(t_{2LH}) = \frac{T_{sw}}{8L_1} \left(2V_1\varphi_{ad} - D_2V_1 + D_2V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2k_L + 1} \right)$
	$i_1(t_{2HL}) = \frac{T_{sw}}{8L_1} \left(2V_1\varphi_{ad} - 2V_1 + D_2V_1 + D_2V_2 - \frac{V_1 + V_2 - D_1V_1 - D_2V_2}{2k_L + 1} \right)$

Tabla 4.2 Expresión de la potencia nominal en los Modos de Conmutación de interés en Caso 3

SM	Potencia nominal
SM1	$P = \frac{T_{sw}V_1}{4L_1} \left(V_2D_2\varphi_{ad} - \frac{D_1^2V_2 - 2D_1^2V_1 + D_2^2V_2 + 4V_2\varphi_{ad}^2 + 2D_1V_1 - 2D_1V_2}{4(2k_L + 1)} \right)$
SM2 SM2*	$P = \frac{T_{sw}V_1}{32L_1} \left(-D_1^2 + 2D_1D_2 + 4D_1\varphi_{ad} - D_2^2 + 4D_2\varphi_{ad} - 4\varphi_{ad}^2 \right. \\ \left. - \frac{D_1^2V_2 - 4D_1^2V_1 + D_2^2V_2 + 4V_2\varphi_{ad}^2 + 4D_1V_2 + 2D_1D_2V_2 + 4D_1V_2\varphi_{ad} - 4D_2V_2\varphi_{ad}}{2k_L + 1} \right)$
SM3*	$P = \frac{T_{sw}V_1}{8L_1} \left(\frac{-V_2(D_1^2 - 2D_1 + D_2^2 - 2D_2 + 4\varphi_{ad}^2 - 4\varphi_{ad} + 2)}{2} \right. \\ \left. + \frac{V_1D_1^2 - V_1D_1 + V_2 - 2V_2\varphi_{ad} - D_2V_2 + 2D_2V_2\varphi_{ad}}{2k_L + 1} \right)$

4.2.1.2 Corrientes i_μ e i_2 en modo Elevador

El procedimiento para obtener la corriente i_μ en los instantes de conmutación *de referencia* en modo Elevador (Caso 3), se ejemplifica para el Modo de Conmutación SM1, utilizando el mismo punto de operación del estudio de i_l , Figura 4.4.

Figura 4.4 Tensión y corriente en L_μ en un punto de operación genérico de SM1 en Caso 3

En el primer tramo que aparece desde el inicio del periodo, establecido en t_{1LH} , la corriente i_μ se define como (4.30)

$$i_\mu(t_{2LH}) = i_\mu(t_{1LH}) + \frac{v_{\mu 1}}{L_\mu} (t_{2LH} - t_{1LH}) \quad (4.30)$$

donde $v_{\mu 1}$ es (4.31), sustituyendo el valor de las señales v_{11} , v_{22} y V_{C1} durante el tramo t_{2LH} a t_{1LH} .

$$v_{\mu 1} = \frac{V_1 + V_2}{2} - \frac{V_1 \left(k_L + \frac{1}{2} \right) + \frac{V_2}{2}}{2k_L + 1} \quad (4.31)$$

En el segundo tramo, la ecuación de la corriente i_μ por la inductancia magnetizante, L_μ es (4.32)

$$i_\mu(t_{2HL}) = i_\mu(t_{2LH}) + \frac{v_{\mu 1}}{L_\mu} (t_{2HL} - t_{2LH}) \quad (4.32)$$

donde $v_{\mu 1}$ es (4.33), sustituyendo el valor de las señales v_{11} , v_{22} y V_{C1} durante el tramo t_{2HL} a t_{2LH} .

$$v_{\mu 1} = \frac{V_1 + V_2}{2} - \frac{(V_1 - V_2)k_L + \frac{V_1 + V_2}{2}}{2k_L + 1} \quad (4.33)$$

En el tercer tramo, la ecuación de la corriente i_μ es (4.34)

$$i_\mu(t_{1HL}) = i_\mu(t_{2HL}) + \frac{v_{\mu 1}}{L_\mu} (t_{1HL} - t_{2HL}) \quad (4.34)$$

donde $v_{\mu 1}$ es (4.35), sustituyendo el valor de v_{11} , v_{22} y V_{C1} durante el tramo t_{1HL} a t_{2HL} .

$$v_{\mu 1} = \frac{V_1 - V_2}{2} - \frac{V_1 k_L + \frac{V_1 - V_2}{2}}{2k_L + 1} \quad (4.35)$$

Por último, conocida la simetría de la forma de onda en el periodo, la ecuación de la corriente i_μ durante el tramo t_{1HL} a $t_{1LH} + T_{sw}/2$ es (4.36).

$$i_\mu(t_{1LH}) = -i_\mu\left(t_{1LH} + \frac{T_{sw}}{2}\right) = -\left[i_\mu(t_{1HL}) + \frac{v_{\mu 1}}{L_\mu}\left(t_{1LH} + \frac{T_{sw}}{2} - t_{1HL}\right)\right] \quad (4.36)$$

donde $v_{\mu 1}$ es (4.37), a partir del valor de las señales v_{11} , v_{22} y V_{C1} durante el tramo final.

$$v_{\mu 1} = \frac{V_1 - V_2}{2} - \frac{V_1 - V_2}{2(2k_L + 1)} \quad (4.37)$$

Las (4.30), (4.32), (4.34) y (4.36), componen un sistema de ecuaciones con cuatro incógnitas, cuya solución son las expresiones de la corriente i_μ instantánea en los instantes de conmutación *de referencia* en función de las variables de control D_1 , D_2 y φ_{ad} , las tensiones de entrada y salida V_1 y V_2 , y k_L , (4.38) a (4.41).

$$i_\mu(t_{1LH}) = -\frac{T_{sw}k_L(V_1 - V_2 + 2V_2\varphi_{ad} - D_1V_1 + D_1V_2)}{4L_\mu(2k_L + 1)} \quad (4.38)$$

$$i_\mu(t_{1HL}) = \frac{T_{sw}k_L(V_2 - V_1 + 2V_2\varphi_{ad} + D_1V_1 - D_1V_2)}{4L_\mu(2k_L + 1)} \quad (4.39)$$

$$i_\mu(t_{2LH}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)} \quad (4.40)$$

$$i_\mu(t_{2HL}) = i_\mu(t_{2LH}) \quad (4.41)$$

La corriente instantánea en i_2 se obtienen de la resta de i_1 e i_μ instante a instante, según (4.6), Figura 4.5. El mismo procedimiento se utiliza para SM2 y SM2*, Figura 4.6 (a), y SM3*, Figura 4.6 (b), para completar la Tabla 4.3 de corriente instantánea i_μ en Caso 3.

Figura 4.5 Corrientes i_1 , i_2 e i_μ en un punto de operación genérico del Modo de Conmutación SM1

Figura 4.6 Tensión y corriente en L_μ en un punto de operación genérico del Modo de Conmutación (a) SM2 y (b) SM3*

Tabla 4.3 Corriente instantánea i_μ en los Modos de Conmutación de interés en Caso 3

SM	Corriente instantánea i_μ
SM1	$i_\mu(t_{1LH}) = -\frac{T_{sw}k_L(V_1 - V_2 + 2V_2\phi_{ad} - D_1V_1 + D_1V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{1HL}) = \frac{T_{sw}k_L(V_2 - V_1 + 2V_2\phi_{ad} + D_1V_1 - D_1V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2LH}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2HL}) = -\frac{T_{sw}(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)}$
SM2 SM2*	$i_\mu(t_{1LH}) = -\frac{T_{sw}k_L(V_1 - V_2 + 2V_2\phi_{ad} - D_1V_1 + D_1V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{1HL}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2LH}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2HL}) = \frac{T_{sw}k_L(V_2 - V_1 + 2V_1\phi_{ad} + D_2V_1 - D_2V_2)}{4L_\mu(2k_L + 1)}$
SM3*	$i_\mu(t_{1LH}) = -\frac{T_{sw}k_L(V_1 + V_2 - D_1V_1 - D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{1HL}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 - D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2LH}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2HL}) = -\frac{T_{sw}k_L(V_1 + V_2 - D_1V_1 - D_2V_2)}{4L_\mu(2k_L + 1)}$

4.3 Modificación de los mecanismos de reducción de pérdidas

En el Capítulo 3 se comprobó que la flexibilidad intrínseca a la modulación TPS sobre el convertidor MCB³ *ideal* (ratio k_L infinito) permite la reducción de las pérdidas de conmutación conformando el perfil de corriente para tener *Soft-switching*. Al mismo tiempo, permite reducir también las pérdidas de conducción al escoger los puntos de operación con menor corriente eficaz para cada potencia.

En este epígrafe se estudian y realizan las modificaciones necesarias en los mecanismos de reducción de pérdidas descritos para la versión *ideal* del MCB³, de manera que se obtengan las mismas características deseables en la versión dependiente de k_L . Dichas modificaciones se dividen en dos partes: modificaciones en los mecanismos de reducción de pérdidas en conmutación, y modificaciones en los mecanismos de reducción de pérdidas en conducción.

La modificación de los mecanismos de reducción de pérdidas en conmutación se realiza en base a:

- 1) El estudio de los puntos de operación que cumplen las condiciones *Soft-switching* en las cuatro ramas de transistores para cada Modo de Conmutación de interés.
- 2) La evaluación de los límites de la solución común a todas las ramas de transistores en cada Modo de Conmutación, dentro de los límites de la solución de los demás Modos de Conmutación.

El objetivo de este punto es encontrar un sustituto a la ecuación (3.27), que permitía *Soft-switching* al convertidor MCB³ en todos los transistores y rango de potencia, para todos los Modos de Conmutación de la versión *ideal*.

A la nueva ecuación, que representa una solución común a todos los Modos de Conmutación en la versión con k_L finito, se la denomina D_1 *universal*.

La modificación de los mecanismos de reducción de pérdidas en conducción utiliza la ecuación D_1 *universal* para obtener la Trayectoria de Mínima Corriente Eficaz modificada respecto a la del Capítulo 3. Ésta se obtiene al buscar en el mapa de puntos de operación con *Soft-switching* aquellos que producen menor corriente eficaz para cada carga.

En este capítulo, el estudio de la modificación de los mecanismos de reducción de pérdidas se detalla para el modo Elevador o Caso 3.

4.3.1 Minimización de las pérdidas en conmutación

Conocidas las ecuaciones de las corrientes i_1 e i_2 en los instantes de conmutación *de referencia*, la reducción de las pérdidas en conmutación se obtiene haciendo que los transistores conmuten con *Soft-switching*. Para que esto ocurra, la corriente por los transistores i_1 e i_2 (según corresponda, Figura 4.1) debe ser 0 para obtener ZCS, o suficientemente negativa como para descargar la capacidad parásita de salida de los transistores, previo al instante de encendido, para obtener ZVS.

En este estudio se establecen dos niveles de requisitos que deben cumplir las corrientes i_1 e i_2 en la conmutación de los transistores para asumir que lo hacen con *Soft-switching*.

Al nivel menos estricto de condiciones para considerar *Soft-switching* se le denomina *Aproximación Idis0*. Para cumplir las condiciones de esta *Aproximación*, la corriente i_1 o i_2 (dependiendo del transistor) debe ser 0 o negativa en el instante de la conmutación. Si la corriente de conmutación es cero, se obtienen conmutaciones de encendido con ZCS (*Zero Current Switching*) en los transistores; si es negativa, la simplificación busca obtener ZVS (*Zero Voltage Switching*) en el encendido. Sin embargo, las características de la corriente en el instante de encendido bajo las condiciones de la *Aproximación Idis0*, pueden no ser suficientes para descargar las capacidades parásitas (de salida de los transistores y aquellas del circuito que se reflejan en la misma posición) antes de la conmutación, por lo que se puede incurrir en pérdidas y estreses adicionales.

El nivel más estricto de condiciones para considerar *Soft-switching* se denomina *Aproximación Idis*. Para cumplir estas condiciones, la corriente i_1 o i_2 debe ser igual a un valor i_{dis} (circulando en sentido surtidor–drenador) o menor. Bajo esta *Aproximación*, las conmutaciones siempre se realizan con ZVS. Si el valor de corriente en la conmutación, i_{dis} es suficiente, será capaz de descargar las capacidades parásitas de los transistores (y parásitas del circuito reflejadas en paralelo) durante el tiempo muerto. Sin embargo, obligar a tener conmutaciones ZVS en el encendido para todos los transistores crea un perfil con mayor corriente eficaz y asegura *Hard-switching* en el apagado, al crear un desfase mayor en la forma de onda de corriente respecto a la de tensión.

4.3.1.1 Condiciones generales de *Soft-switching*

En la Tabla 4.4 se muestran las inecuaciones o “condiciones” generales que debe cumplir la corriente instantánea por los transistores S_1 a S_8 para considerar que conmutan bajo *Soft-switching*. En negrita aparecen los transistores que se relacionan con la corriente i_2 ; el resto se relacionan con i_1 .

Tabla 4.4 Condiciones generales de *Soft-switching*

Transistor	<i>Soft-switching</i> en el encendido	
	<i>Aprox. Idis0</i>	<i>Aprox. Idis</i>
S_1	$i_1(t_{1LH}) \leq 0$	$i_1(t_{1LH}) \leq -i_{dis}$
S_2	$i_1(t_{1LH} + T_{sw}/2) \geq 0$	$i_1(t_{1LH} + T_{sw}/2) \geq i_{dis}$
S_3	$i_2(t_{1HL}) \geq 0$	$i_2(t_{1HL}) \geq i_{dis}$
S_4	$i_2(t_{1HL} + T_{sw}/2) \leq 0$	$i_2(t_{1HL} + T_{sw}/2) \leq -i_{dis}$
S_5	$i_1(t_{2LH}) \geq 0$	$i_1(t_{2LH}) \geq i_{dis}$
S_6	$i_1(t_{2LH} + T_{sw}/2) \leq 0$	$i_1(t_{2LH} + T_{sw}/2) \leq -i_{dis}$
S_7	$i_2(t_{2HL}) \leq 0$	$i_2(t_{2HL}) \leq -i_{dis}$
S_8	$i_2(t_{2HL} + T_{sw}/2) \geq 0$	$i_2(t_{2HL} + T_{sw}/2) \geq i_{dis}$

La Tabla 4.4 se puede simplificar según se muestra en la Tabla 4.5, gracias a la simetría de la forma de onda de corriente en el convertidor MCB³. La Tabla 4.5 muestra las condiciones que deben cumplir los puntos de operación para tener *Soft-switching* independientemente del Modo de Conmutación.

Tabla 4.5 Simplificación de la Tabla 4.4 con la simetría de la forma de onda de corriente

Rama de transistores	<i>Soft-switching</i> en el encendido	
	<i>Aprox. Idis0</i>	<i>Aprox. Idis</i>
$S_1 - S_2$	$i_1(t_{1LH}) \leq 0$	$i_1(t_{1LH}) \leq -i_{dis}$
$S_3 - S_4$	$i_2(t_{1HL}) \geq 0$	$i_2(t_{1HL}) \geq i_{dis}$
$S_5 - S_6$	$i_1(t_{2LH}) \geq 0$	$i_1(t_{2LH}) \geq i_{dis}$
$S_7 - S_8$	$i_2(t_{2HL}) \leq 0$	$i_2(t_{2HL}) \leq -i_{dis}$

El estudio de los límites de las condiciones de *Soft-switching* según la *Aproximación Idis0* se realiza en la igualdad de las inecuaciones (condición de ZCS). Bajo esta *aproximación*, si la corriente por la bobina (que coincide con la corriente por el drenador de los transistores que están conduciendo) en el instante de la conmutación es 0, las pérdidas en de conmutación serían 0. Si la corriente es negativa, se obtendrá ZVS en el encendido, Tabla 4.6.

El estudio de los límites de las condiciones de *Soft-switching* según la *Aproximación Idis* se realiza en la desigualdad “mayor que” que obtiene ZVS en el encendido, ya que no se pueden cumplir a la vez las condiciones *Soft-switching* de encendido y apagado, Tabla 4.6.

Tabla 4.6 Condiciones de *Soft-switching* que se consideran en el estudio de la solución común

Rama de transistores	<i>Soft-switching</i> en el encendido	
	<i>Aprox. I_{dis}0</i>	<i>Aprox. I_{dis}</i>
$S_1 - S_2$	$i_1(t_{1LH}) = 0$	$i_1(t_{1LH}) = -i_{dis}$
$S_3 - S_4$	$i_2(t_{1HL}) = 0$	$i_2(t_{1HL}) = i_{dis}$
$S_5 - S_6$	$i_1(t_{2LH}) = 0$	$i_1(t_{2LH}) = i_{dis}$
$S_7 - S_8$	$i_2(t_{2HL}) = 0$	$i_2(t_{2HL}) = -i_{dis}$

4.3.1.2 Procedimiento para el estudio de la solución común *Soft-switching*

Debido a la complejidad y al número de ecuaciones utilizadas en el análisis, el estudio de la solución *Soft-switching* común a las cuatro ramas de transistores en cada Modo de Conmutación se realiza de manera gráfica.

El procedimiento general para la búsqueda de los puntos de operación solución se describe a continuación. Los pasos del procedimiento que tienen que ver con la representación gráfica de ecuaciones se ilustran con una imagen de una situación genérica, que no se corresponde con un resultado real. El procedimiento descrito es general para las dos *Aproximaciones*.

Paso 1. Se obtiene el valor de D_1 para cumplir la condición impuesta a $i_1(t_{1LH})$, $i_1(t_{2LH})$, $i_2(t_{1HL})$ y $i_2(t_{2HL})$ de acuerdo a la *Aproximación* estudiada, según la Tabla 4.6. De esta manera se obtienen los planos D_1 en función de D_2 , ϕ_{ad} , k_L y d , que dan como solución corriente instantánea cero o i_{dis} en la conmutación de los transistores (ZCS o ZVS con i_{dis} respectivamente).

Los planos que se obtienen del paso 1º), representan el límite de la solución *Soft-switching* en las parejas de transistores, y se nombran con el identificador $D_1 S-$ (rama de transistores) $SM-$ (identificador de Modo). Por ejemplo, el plano $D_1 S12 SM1$, corresponderá al plano D_1 , que es función de las otras dos variables de la modulación TPS, para la pareja de transistores S_1 y S_2 , en el modo de conmutación SM1.

Paso 2. Las ecuaciones de los planos Límite se evalúan con MATLAB® para $k_L = 10$ y $d = 240 \text{ V}/124 \text{ V}$, con D_2 de 0 a 1 y ϕ_{ad} de 0 a 0,5 e $i_{dis} = 0,5$ si aplica. $k_L = 10$ se escoge como valor suficientemente pequeño, representativo de un acoplamiento pobre. Al resultado de esta primera evaluación se le denomina Solución Matemática. En la Figura 4.7 se representa de manera genérica el resultado de este paso.

Figura 4.7 Representación de dos planos matemáticos D_1 , evaluados para $D_2 = [0, 1]$ y $\varphi_{ad} = [0, 1/2]$

Paso 3. Se eliminan de la Solución Matemática los resultados numéricos con valores $D_1 < 0$ y se truncan a 1 los resultados con $D_1 > 1$. Los valores truncados no pertenecen a la Solución Matemática de manera natural, pero se admiten como parte de los puntos de operación porque pueden producir soluciones con ZVS. En la Figura 4.8 se representa de manera genérica el resultado de este paso.

Figura 4.8 (a) Definición del cubo de lados $D_1 = [0, 1]$, $D_2 = [0, 1]$ y $\varphi_{ad} = [0, 1/2]$ dentro de la solución Matemática, (b) Truncamiento de los planos D_1

Paso 4. El resultado del paso anterior se restringe a los límites del poliedro que conforman los puntos de operación (definidos por la tríada D_1 - D_2 - φ_{ad}) pertenecientes a cada Modo de Conmutación. El volumen del poliedro lo producen los puntos de operación cuyos D_1 y D_2 cumplen el rango de φ_{ad} en los Modos de Conmutación estudiados, según lo expresado en la Tabla 3.2. Al resultado de este paso se le denomina Solución Truncada. En la Figura 4.9 se representa el resultado de este paso.

Figura 4.9 Los planos Truncados se inscriben al volumen del Modo de Conmutación delimitado en amarillo, y producen la Solución Truncada.

Paso 5. La intersección de los planos Límite (D_1 S12 SMX, D_1 S34 SMX, D_1 S56 SMX y D_1 S78 SMX) obtenidos en 1º) con el volumen del Modo de Conmutación determina las soluciones *Soft-switching* comunes a todos los transistores en cada Modo. Los planos *Soft-switching* serán las caras del volumen solución, al que se denomina Solución *Soft-switching*. La Figura 4.10 representa de manera genérica el resultado de este paso, en la cual el volumen indicado en amarillo sería el volumen de puntos de operación con *Soft-switching* común a todos los transistores, y los volúmenes grises complementarios serían puntos de operación con *Hard-switching* en al menos una rama de transistores.

Figura 4.10 Solución *Soft-switching*, a partir de la intersección de los planos de la Solución Truncada.

A continuación, se describe el estudio gráfico y obtención de la Solución *Soft-switching* en los Modos de Conmutación SM1, SM2 y SM3*.

4.3.1.3 Estudio gráfico de las soluciones con *Soft-switching*

Estudio gráfico de las soluciones con *Soft-switching* en SM1

En primer lugar, se establecen las inecuaciones que deben cumplir las corrientes instantáneas $i_1(t_{1LH})$, $i_1(t_{2LH})$, $i_2(t_{1HL})$ y $i_2(t_{2HL})$ en SM1 para tener *Soft-switching* dependiendo de la *Aproximación* considerada, *Idis0* o *Idis*, Tabla 4.5, a partir de la información de las corrientes en los instantes *de referencia* en SM1, obtenidas en la sección 4.2.1. Las corrientes $i_1(t_{1LH})$ e $i_1(t_{2LH})$ se encuentran en la Tabla 4.1 (SM1). Las corrientes $i_2(t_{1HL})$ e $i_2(t_{2HL})$ se obtienen como $i_1(t_{1LH})$ menos $i_\mu(t_{1LH})$, e $i_1(t_{2LH})$ menos $i_\mu(t_{2LH})$ respectivamente (Tabla 4.3, SM1).

A continuación, se despeja D_1 de las inecuaciones de i_1 e i_2 resultantes del proceso anterior.

- Despejando D_1 de la inecuación correspondiente a $i_1(t_{1LH})$ de la Tabla 4.5 se obtiene la inecuación (4.50). El término D_1 S12 SM1 del resultado, se recoge en la Tabla 4.7, (4.42) o (4.43), según la condición de la *Aproximación* *Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_1 originalmente.
- Despejando D_1 de la inecuación correspondiente a $i_2(t_{1HL})$ de la Tabla 4.5 se obtiene la inecuación (4.51). El término D_1 S34 SM1 del resultado, se recoge

en la Tabla 4.7, (4.44) o (4.45) según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.

- Despejando D_I de la inecuación correspondiente a $i_1(t_{2LH})$ de la Tabla 4.5 se obtiene la inecuación (4.52). El término D_I S56 SM1 del resultado, se recoge en la Tabla 4.7, (4.46) o (4.47), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_1 originalmente.
- Despejando D_I de la inecuación correspondiente a $i_2(t_{2HL})$ de la Tabla 4.5 se obtiene la inecuación (4.53). El término D_I S78 SM1 se recoge en la Tabla 4.7, (4.48) o (4.49), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.

En la Tabla 4.7 se recoge la expresión de los términos a la derecha de las inecuaciones (4.50) a (4.53) denominados planos D_I Límite, para SM1.

Tabla 4.7 Planos D_I Límite del cumplimiento de la condición *Soft-switching* en SM1, Caso 3

Rama de transistores	Aprox.	Ecuación del plano D_I Límite
$S_1 - S_2$	<i>Idis0</i>	$D_1 \text{ S12 SM1} = \frac{dD_2(1 + 2k_L) - [1 - d(1 + 2\varphi_{ad})]}{d + 2k_L} \quad (4.42)$
	<i>Idis</i>	$D_1 \text{ S12 SM1} = \frac{dD_2(1 + 2k_L) - [1 - d(1 + 2\varphi_{ad})]}{d + 2k_L} + \frac{8L_1 i_{dis}(1 + 2k_L)}{TV_1(d + 2k_L)} \quad (4.43)$
$S_3 - S_4$	<i>Idis0</i>	$D_1 \text{ S34 SM1} = \frac{d[1 + 2\varphi_{ad} + D_2(1 + 2k_L)] - 1}{d + 2k_L} \quad (4.44)$
	<i>Idis</i>	$D_1 \text{ S34 SM1} = \frac{d[1 + 2\varphi_{ad} + D_2(1 + 2k_L)] - 1}{d + 2k_L} + \frac{8L_1 i_{dis}(1 + 2k_L)}{TV_1(d + 2k_L)} \quad (4.45)$
$S_5 - S_6$	<i>Idis0</i>	$D_1 \text{ S56 SM1} = -d(2D_2k_L + 1) + D_2 + 2D_2k_L - \varphi_{ad}(4k_L + 2) + 1 \quad (4.46)$
	<i>Idis</i>	$D_1 \text{ S56 SM1} = -d(2D_2k_L + 1) + D_2 + 2D_2k_L - \varphi_{ad}(4k_L + 2) + 1 + \frac{8L_1 i_{dis}(1 + 2k_L)}{TV_1} \quad (4.47)$
$S_7 - S_8$	<i>Idis0</i>	$D_1 \text{ S78 SM1} = d(D_2 - 1) + 1 + (2k_L + 1)(D_2 + 2\varphi_{ad} - D_2d) \quad (4.48)$
	<i>Idis</i>	$D_1 \text{ S78 SM1} = d(D_2 - 1) + 1 + (2k_L + 1)(D_2 + 2\varphi_{ad} - D_2d) + \frac{8L_1 i_{dis}(1 + 2k_L)}{TV_1} \quad (4.49)$

Los puntos de operación $D_I - D_2 - \varphi_{ad}$ pertenecientes a SM1 deben cumplir las inecuaciones (4.50) a (4.53) para obtener *Soft-switching* en las cuatro ramas de transistores, independientemente de la *Aproximación*.

$$D_1 \geq D_1 \text{ S12 SM1} \quad (4.50)$$

$$D_1 \geq D_1 \text{ S34 SM1} \quad (4.51)$$

$$D_1 \geq D_1 \text{ S56 SM1} \quad (4.52)$$

$$D_1 \geq D_1 \text{ S78 SM1} \quad (4.53)$$

La solución “>” entre los dos miembros de las inecuaciones (4.50) a (4.53) produce corriente negativa en los transistores asociados y por tanto ZVS en el caso de la *Aproximación Idis0*, o una corriente menor a i_{dis} en el caso de la *Aproximación Idis*. La igualdad en las inecuaciones corresponde a la solución exacta del valor de corriente instantánea: 0 para las condiciones de la *Aproximación Idis0* e i_{dis} del signo que corresponda según la rama de transistores, Tabla 4.6, para las condiciones de la *Aproximación Idis*.

A lo largo de esta sección, se muestra el desarrollo del estudio gráfico a partir de los planos Límite de la *Aproximación Idis0*. Las conclusiones del estudio de la *Aproximación Idis0* son extrapolables a la *Aproximación Idis*, si bien la intersección de los planos dentro del volumen SM1 varía con el valor de i_{dis} .

En la Figura 4.11 (a), se muestra la Solución Matemática resultante de la evaluación de los planos D_1 Límite correspondientes a la *Aproximación Idis0* en MATLAB® para los valores de k_L , d y el rango de D_2 y φ_{ad} previstos. Se observa en esta primera etapa que el plano $D_1 \text{ S56 SM1}$ tiene valores negativos en la Solución Matemática por lo que desaparece en el siguiente paso.

La Figura 4.11 (b) muestra la Solución Truncada con planos de D_1 constante de color amarillo, que ayudan a visualizar el volumen de puntos de operación SM1. En esta imagen, el plano $D_1 \text{ S12 SM1}$ se encuentra por detrás del plano $D_1 \text{ S34 SM1}$. Los planos de color amarillo son planos de D_1 constante a lo largo del Modo de Conmutación SM1.

Figura 4.11 Imágenes obtenidas con el algoritmo de Matlab desarrollado: (a) Solución Matemática de los planos Límite obtenidos para SM1, (b) Solución Truncada de los planos Límite de la Solución Matemática dentro del volumen SM1.

Para entender mejor la disposición de los planos en la Figura 4.11 (b) y facilitar el análisis, se esquematizan los resultados numéricos de MATLAB[®].

En la Figura 4.12 se detalla la localización de los planos truncados en el volumen SM1 (delimitado en amarillo). En la Figura 4.12 (a) se incorporan los planos $D_1 S12 SM1$ (en rojo, dividido en plano natural $B_1 F_1 G_1 H_1$ y plano truncado $B_1 F_1 C_1$) y $D_1 S78 SM1$ (en azul claro, plano natural $J_1 B_1 H_1$, plano truncado $A_1 B_1 J_1$). En la Figura 4.12 (b) se añade el plano $D_1 S34 SM1$ (azul oscuro, plano natural $I_1 F_1 G_1 H_1$, plano truncado $F_1 I_1 C_1$). Como se puede ver el plano $D_1 S12 SM1$ queda por debajo de $D_1 S34 SM1$.

Figura 4.12 Detalle de la situación de los planos límite truncados en el volumen SM1: (a) Planos $D_1 S12 SM1$ y $D_1 S78 SM1$, (b) Planos $D_1 S12 SM1$, $D_1 S34 SM1$ y $D_1 S78 SM1$

Las figuras deben entenderse recordando que los puntos de operación sobre los planos naturales (no en la parte truncada) producen ZCS por cumplir la parte de la igualdad de las inecuaciones (4.50) a (4.53).

La Figura 4.13 muestra la representación esquemática de los planos naturales $D_1 S12 SM1$, $D_1 S34 SM1$ y $D_1 S78 SM1$ en el volumen Modo de Conmutación SM1 ($A_1 C_1 E_1 K_1$), de manera que se obtiene una representación análoga a la solución que se obtuvo con MATLAB[®], Figura 4.11 (b).

Figura 4.13 Representación de la Solución Truncada de SM1. Las regiones sombreadas en gris representan las soluciones con *Hard-switching*

Según las condiciones (4.50) a (4.53), los puntos de operación con D_1 mayores al de los planos Límite ofrecen ZVS por cumplir la solución “mayor que” de las mismas. El resto de los puntos de operación dentro del poliedro SM1 tendrán *Hard Switching* en al menos una rama de transistores por no cumplir alguna o ninguna de las condiciones (regiones sombreadas en gris).

El plano $D_1 S56 SM1$ tiene valores negativos por lo que no aparece intersecando el volumen SM1, y cumple siempre su inecuación asociada (4.52).

Se observa que los puntos de operación sobre el plano $D_1 S34 SM1$ cumplen las inecuaciones impuestas a los otros planos, ya que tienen D_1 mayores a los puntos del plano $D_1 S12 SM1$ (como se vio en la Figura 4.12 (b)), y también mayores que los del plano $D_1 S78 SM1$ para los mismos D_2 y φ_{ad} .

A su vez, los puntos de operación en el plano $D_1 S78 SM1$ también cumplen las inecuaciones impuestas a los otros dos planos, ya que ambos tienen D_1 menores que el del plano $D_1 S78 SM1$ para los mismos D_2 y φ_{ad} a partir de la frontera I_1H_1 .

Por tanto, la Solución *Soft-switching* en SM1 es el volumen $J_1I_1F_1E_1H_1G_1$ definido con la intersección de los planos $D_1 S34 SM1$ y $D_1 S78 SM1$ (ambos planos incluidos como parte de la solución) con el poliedro SM1 definido por los vértices $A_1C_1E_1K_1$ en la Figura 4.13.

La inecuación (4.54) resume las condiciones que tienen que cumplir D_1 en SM1 para proporcionar *Soft-switching* en todos los transistores, a igualdad de D_2 y φ_{ad} .

$$D_1 S78 SM1 \leq D_1 \leq D_1 S34 SM1 \quad (4.54)$$

La conclusión (4.54) es válida también para la *Aproximación Idis*. Sin embargo, la representación de las ecuaciones de los planos D_1 Límite según la *Aproximación Idis* Figura 4.14 muestra que resolver las condiciones de *Soft-switching* para un valor diferente de 0 de i_{dis} :

- desplaza el plano $D_1 S78 SM1$ hacia φ_{ad} menores, con lo que disminuye el tamaño del volumen de soluciones *Soft-switching* respecto al de la *Aproximación Idis0*. Este desplazamiento retrasa el instante de conmutación de los transistores S_7 – S_8 , y permite que la corriente i_2 descienda hasta alcanzar el valor de $-i_{dis}$, ($i_2(t_{2HL})^*$ en Figura 4.14 (b)).
- desplaza $D_1 S34 SM1$ hacia D_2 menores, con lo que disminuye el tamaño del volumen de soluciones *Soft-switching* respecto al de la *Aproximación Idis0*. Esto permite que pase más tiempo entre el flanco de bajada de la señal v_{22} y el de la señal v_{11} , por lo que la bobina recibe tensión positiva más tiempo para conseguir que la corriente i_2 alcance un valor mayor de i_{dis} en t_{1LH} ($i_2(t_{1LH})^*$ en Figura 4.14 (b)).

- desplaza el plano D_1 S56 SM1 hacia D_2 mayores y hacia φ_{ad} menores. Esta acción provoca la intersección D_1 S56 SM1 con el volumen SM1 en la esquina inferior izquierda (D_2 y φ_{ad} pequeños). Este cambio no tiene consecuencias en el volumen de la *Solución Soft-switching* obtenida, al quedar descartado por pertenecer a la región *Hard-Switching* de la rama S_7 – S_8 .

Figura 4.14 (a) Modificación de la Figura 4.13 con la *Aproximación Idis*, (b) Modificación del perfil de i_2 con D_2

Estudio gráfico de las soluciones con *Soft-switching* en SM2 y SM2*

Los Modos de Conmutación SM2 y SM2* comparten las ecuaciones de corriente instantánea, pero difieren en los límites del rango de φ_{ad} . Como el estudio de las condiciones de *Soft-switching* se realiza a partir de las ecuaciones de corriente, las conclusiones del estudio de uno de ellos son válidas para los dos. Se escoge para la demostración el SM2.

En primer lugar, se establecen las inecuaciones que deben cumplir las corrientes instantáneas $i_1(t_{1LH})$, $i_1(t_{2LH})$, $i_2(t_{1HL})$ y $i_2(t_{2HL})$ en SM2 y SM2* para tener *Soft-switching*, dependiendo de la *Aproximación* considerada, *Idis0* o *Idis*, Tabla 4.5, a partir de la información de las corrientes en los instantes *de referencia* obtenidas en la sección 4.2.1. La expresión de las corrientes $i_1(t_{1LH})$ e $i_1(t_{2LH})$ se encuentran en la Tabla 4.1 (SM2 y SM2*). Las corrientes instantáneas $i_2(t_{1HL})$ e $i_2(t_{2HL})$ se obtienen como en SM1 $i_1(t_{1LH})$ menos $i_\mu(t_{1LH})$, e $i_1(t_{2LH})$ menos $i_\mu(t_{2LH})$ respectivamente Tabla 4.3, SM2 y SM2*).

A continuación, se despeja D_1 de las inecuaciones de i_1 e i_2 resultantes del proceso.

- Despejando D_1 de la inecuación correspondiente a $i_1(t_{1LH})$ de la Tabla 4.5 se obtiene la inecuación (4.63). El término D_1 S12 SM2 del resultado, se recoge en la Tabla 4.8, (4.55) o (4.56), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_1 originalmente.
- Despejando D_1 de la inecuación correspondiente a $i_2(t_{1HL})$ de la Tabla 4.5 se obtiene la inecuación (4.64). El término D_1 S34 SM2 del resultado, se recoge

en la Tabla 4.8, (4.57) o (4.58), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.

- Despejando D_1 de la inecuación correspondiente a $i_1(t_{2LH})$ de la Tabla 4.5 se obtiene la inecuación (4.65). El término D_1 S56 SM2 del resultado, se recoge en la Tabla 4.8, (4.59) o (4.60), según la condición de la *Aproximación Idis0* e *Idis* que se haya escogido para establecer la inecuación de i_1 originalmente.
- Despejando D_1 de la inecuación correspondiente a $i_2(t_{2HL})$ de la Tabla 4.5 se obtiene la inecuación (4.66), El término D_1 S78 SM2 del resultado, se recoge en la Tabla 4.8, (4.61) o (4.62), según la condición de la *Aproximación Idis0* e *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.

En la Tabla 4.8 se recogen la expresión de los términos a la derecha de las inecuaciones (4.63) a (4.66), denominados planos D_1 Límite, obtenidos para SM2.

Tabla 4.8 Planos D_1 Límite del cumplimiento de la condición *Soft-switching* en SM2, Caso 3

Rama de transistores	Aprox.	Ecuación del plano D_1 Límite
$S_1 - S_2$	<i>Idis0</i>	$D_1 \text{ S12 SM2} = \frac{d[1 - 2\varphi_{ad} + D_2(1 + 2k_L)] - 1}{d + 2k_L} \quad (4.55)$
	<i>Idis</i>	$D_1 \text{ S12 SM2} = \frac{d[1 - 2\varphi_{ad} + D_2(1 + 2k_L)] - 1}{d + 2k_L} + \frac{8L_1 i_{dis}(1 + 2k_L)}{T_{sw} V_1 (d + 2k_L)} \quad (4.56)$
$S_3 - S_4$	<i>Idis0</i>	$D_1 \text{ S34 SM2} = \frac{d[-1 + 2\varphi_{ad}(1 + 2k_L) + D_2] + 1}{d - 2k_L + 2dk_L} \quad (4.57)$
	<i>Idis</i>	$D_1 \text{ S34 SM2} = \frac{d[-1 + 2\varphi_{ad}(1 + 2k_L) + D_2] + 1}{d - 2k_L + 2dk_L} - \frac{8L_1 i_{dis}(1 + 2k_L)}{T_{sw} V_1 (d - 2k_L + 2dk_L)} \quad (4.58)$
$S_5 - S_6$	<i>Idis0</i>	$D_1 \text{ S56 SM2} = D_2[2k_L(1 - d) + 1] - 2\varphi_{ad}(1 + 4k_L) + 1 - d \quad (4.59)$
	<i>Idis</i>	$D_1 \text{ S56 SM2} = D_2[2k_L(1 - d) + 1] - 2\varphi_{ad}(1 + 4k_L) + 1 - d + \frac{8L_1 i_{dis}(1 + 2k_L)}{T_{sw} V_1 (2k_L + 1)} \quad (4.60)$
$S_7 - S_8$	<i>Idis0</i>	$D_1 \text{ S78 SM2} = \frac{d + 2\varphi_{ad} - 1 + D_2(2dk_L + 1)}{2k_L + 1} \quad (4.61)$
	<i>Idis</i>	$D_1 \text{ S78 SM2} = \frac{d + 2\varphi_{ad} - 1 + D_2(2dk_L + 1)}{2k_L + 1} - \frac{8L_1 i_{dis}}{T_{sw} V_1} \quad (4.62)$

Los puntos de operación $D_1 - D_2 - \varphi_{ad}$ pertenecientes a SM2 deben cumplir las inecuaciones (4.63) a (4.66) para obtener *Soft-switching* en las cuatro ramas de transistores, independientemente de la *Aproximación*.

$$D_1 \geq D_1 S12 SM2 \quad (4.63)$$

$$D_1 \leq D_1 S34 SM2 \quad (4.64)$$

$$D_1 \geq D_1 S56 SM2 \quad (4.65)$$

$$D_1 \leq D_1 S78 SM2 \quad (4.66)$$

La solución “> o <” entre los dos miembros de las inecuaciones (4.63) a (4.66) produce corriente negativa en los transistores asociados y por tanto ZVS en el caso de la *Aproximación Idis0* o una corriente menor a i_{dis} en el caso de la *Aproximación Idis*. La igualdad en las inecuaciones corresponde a la solución exacta del valor de corriente instantánea: 0 para las condiciones de la *Aproximación Idis0* e i_{dis} del signo que corresponda según la rama de transistores, Tabla 4.6, para las condiciones de la *Aproximación Idis*. A lo largo de esta sección, se muestra el desarrollo del estudio gráfico a partir de los planos Límite de la *Aproximación Idis0*. Las conclusiones del estudio de la *Aproximación Idis0* son extrapolables a la *Aproximación Idis*, si bien la intersección de los planos dentro del volumen SM2 varía con el valor de i_{dis} .

En la Figura 4.15 (a) se muestra la Solución Matemática de SM2 resultante de la evaluación de los planos (4.55), (4.57), (4.59) y (4.61) en MATLAB® para los valores de k_L , d y el rango de D_2 y φ_{ad} previstos. El plano $D_1 S56 SM2$ tiene de nuevo valores negativos en la Solución Matemática por lo que desaparece en el siguiente paso.

La Figura 4.15 (b) muestra la Solución Truncada, a la que se le han superpuesto planos de D_1 constante de color amarillo, que ayudan a visualizar el volumen de puntos de operación SM2, (por pertenecer al rango de φ_{ad} correspondiente según la Tabla 3.2).

Figura 4.15 (a) Solución Matemática de los planos Límite obtenidos para SM2. (b) Solución Truncada de los planos Límite de la Solución Matemática dentro del volumen SM2

En este caso, se observa que no hay truncamiento en los planos, ya que en el volumen de interés ninguno de los planos evaluados tiene soluciones con D_1 mayores que 1.

Para entender mejor la disposición de los planos en la Figura 4.15 (b) y facilitar el análisis, se esquematizan los resultados numéricos de MATLAB[®].

En las tres partes de la Figura 4.16 se detalla la localización de los planos estudiados en el volumen SM2 (delimitado en color amarillo). En la Figura 4.16 (a) se incorpora el plano $D_1 S12 SM2$ (en rojo, plano natural $G_2H_2I_2$) y se sombrea en gris la zona que produce *Hard-switching* en los transistores asociados al plano. En la Figura 4.16 (b) se añade el plano $D_1 S34 SM2$ al resultado anterior (en azul oscuro). En la Figura 4.16 (c) se añade el plano $D_1 S78 SM2$ (en azul claro, plano natural $B_2J_2K_2$) y se sombrea en gris la zona que produce *Hard-switching* en los transistores asociados al plano.

Las figuras deben entenderse recordando que los puntos de operación sobre los planos naturales producen ZCS por cumplir la parte de la igualdad de las inecuaciones (4.63) a (4.66).

Figura 4.16 Detalle de la situación de los planos Límite en el volumen SM2: (a) Plano $D_1 S12 SM2$, (b) Planos $D_1 S12 SM2$ y $D_1 S34 SM2$, (c) Planos $D_1 S12 SM2$, $D_1 S34 SM2$ y $D_1 S78 SM2$. Los volúmenes sombreados en gris corresponden a la región *Hard-switching*.

Los puntos de operación en y por encima del plano $D_1 S12 SM2$ (Figura 4.16 (a), volumen $G_2H_2I_2A_2B_2C_2$), posibilitan ZCS y ZVS respectivamente en la rama S_1-S_2 , por cumplir (4.63). A su vez, todos los puntos de operación en y por debajo del plano $D_1 S78$

SM2 (Figura 4.16 (c), volumen $B_2J_2K_2L_2E_2F_2$), cumplen la inecuación (4.66), por lo que procuran ZCS y ZVS respectivamente en la rama S_7 – S_8 .

Estos resultados parciales concluyen que la solución del plano D_1 $S78$ SM2 incluye al plano D_1 $S12$ SM2, y viceversa.

Por otra parte, los puntos de operación contenidos en el plano D_1 $S34$ SM2 y aquellos con D_1 menores dentro del volumen SM2, cumplen la condición (4.64). Esta condición la cumple todo el volumen SM2 para puntos de operación con φ_{ad} mayores a partir del plano D_1 $S34$ SM2. Por lo tanto, los planos D_1 $S78$ SM2 y D_1 $S12$ SM2 y los puntos entre ambos forman parte de la solución de D_1 $S34$ SM2.

La Figura 4.17 muestra la representación esquemática completa de los planos ZCS de SM2 estudiados en el volumen Modo de Conmutación SM2.

Figura 4.17 Representación de la Solución Truncada y las regiones *Hard-switching* en SM2. Los volúmenes sombreados en gris corresponden a la región *Hard-switching*.

Del análisis de los resultados se concluye que el volumen de soluciones que obtienen *Soft-switching* en todos los transistores en el Modo de Conmutación SM2 lo conforman los puntos entre el plano D_1 $S78$ SM2, y el plano D_1 $S12$ SM2, ambos planos incluidos. La ecuación (4.54) resume las condiciones que tienen que cumplir D_1 en SM2 para proporcionar *Soft-switching* en todos los transistores, a igualdad de D_2 y φ_{ad} .

$$D_1 \text{ S12 SM2} \leq D_1 \leq D_1 \text{ S78 SM2} \quad (4.67)$$

Esta conclusión se puede aplicar directamente al Modo de Conmutación SM2*.

En este caso la *Aproximación Idis* mueve el plano D_1 $S78$ SM2 hasta quedar por debajo del D_1 $S12$ SM2, por lo que no existe una solución que permita *Soft-switching* en todos los transistores a la vez, ni por consiguiente en SM2*.

Estudio gráfico de las soluciones con Soft-switching en SM3*

En primer lugar, se establecen las inecuaciones que deben cumplir las corrientes instantáneas $i_1(t_{1LH})$, $i_1(t_{2LH})$, $i_2(t_{1HL})$ y $i_2(t_{2HL})$ en SM3* para tener *Soft-switching* dependiendo de la *Aproximación* considerada, *Idis0* o *Idis*, Tabla 4.5, a partir de la información de las corrientes en los instantes *de referencia* obtenidas en la sección 4.2.1. Las corrientes instantáneas $i_1(t_{1LH})$ e $i_1(t_{2LH})$ se encuentran en Tabla 4.1 (SM3*). Las corrientes instantáneas $i_2(t_{1HL})$ e $i_2(t_{2HL})$ se obtienen como en SM1 $i_1(t_{1LH})$ menos $i_\mu(t_{1LH})$, e $i_1(t_{2LH})$ menos $i_\mu(t_{2LH})$ respectivamente (Tabla 4.3, SM3*).

A continuación, se despeja D_1 de las inecuaciones de i_1 e i_2 resultantes del proceso anterior.

- Despejando D_1 de la inecuación correspondiente a $i_1(t_{1LH})$ de la Tabla 4.5 se obtiene la inecuación (4.68). El término $D_1 S12 SM3b$ del resultado, se recoge en la Tabla 4.9, (4.72) o (4.73), según la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_1 originalmente.
- Despejando D_1 de la inecuación correspondiente a $i_2(t_{1HL})$ de la Tabla 4.5 se obtiene la inecuación (4.69). El término $D_1 S34 SM3b$ del resultado, se recoge en la Tabla 4.9, (4.74) o (4.75), según la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.
- Despejando D_1 de la inecuación correspondiente a $i_1(t_{2LH})$ de la Tabla 4.5 se obtiene la inecuación (4.70). El término $D_1 S56 SM3b$ del resultado, se recoge en la Tabla 4.9, (4.76) o (4.77), según la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_1 originalmente.
- Despejando D_1 de la inecuación correspondiente a $i_2(t_{2HL})$ de la Tabla 4.5 se obtiene la inecuación (4.71). El término $D_1 S78 SM3b$ del resultado, se recoge en la Tabla 4.9, (4.78) o (4.79), según la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.

En la Tabla 4.9 se recogen la expresión de los términos a la derecha de las inecuaciones (4.68) a (4.71), los planos D_1 Límite de SM3*.

Los puntos de operación $D_1-D_2-\phi_{ad}$ pertenecientes a SM3* deben cumplir las inecuaciones (4.68) a (4.71) para obtener *Soft-switching* en las cuatro ramas de transistores, independientemente de la *Aproximación*.

$$D_1 \geq D_1 S12 SM3b \quad (4.68)$$

$$D_1 \leq D_1 S34 SM3b \quad (4.69)$$

$$D_1 \geq D_1 S56 SM3b \quad (4.70)$$

$$D_1 \leq D_1 S78 SM3b \quad (4.71)$$

La solución “> o <” entre los dos miembros de las inecuaciones (4.68) a (4.71) produce corriente negativa en los transistores asociados y por tanto ZVS en el caso de la *Aproximación Idis0* o una corriente menor a i_{dis} en el caso de la *Aproximación Idis*. La igualdad en las inecuaciones corresponde a la solución exacta del valor de corriente instantánea: 0 para las condiciones de la *Aproximación Idis0* e *Idis* del signo que corresponda según la rama de transistores, Tabla 4.6, para las condiciones de la *Aproximación Idis*.

Tabla 4.9 Planos D_I Límite del cumplimiento de la condición *Soft-switching* en SM3*, Caso 3

Rama de transistores	Aprox.	Ecuación del plano D_I Límite
$S_1 - S_2$	<i>Idis0</i>	$D_1 S12 SM3b = \frac{d[1 - 2\varphi_{ad}(1 + 2k_L) + D_2 + 4k_L] - 1}{d + 2k_L + 2dk_L} \quad (4.72)$
	<i>Idis</i>	$D_1 S12 SM3b = \frac{d[1 - 2\varphi_{ad}(1 + 2k_L) + D_2 + 4k_L] - 1}{d + 2k_L + 2dk_L} + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 (d + 2k_L + 2dk_L)} \quad (4.73)$
$S_3 - S_4$	<i>Idis0</i>	$D_1 S34 SM3b = \frac{d[-1 + 2\varphi_{ad}(1 + 2k_L) + D_2] + 1}{d - 2k_L + 2dk_L} \quad (4.74)$
	<i>Idis</i>	$D_1 S34 SM3b = \frac{d[-1 + 2\varphi_{ad}(1 + 2k_L) + D_2] + 1}{d - 2k_L + 2dk_L} - \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 (d - 2k_L + 2dk_L)} \quad (4.75)$
$S_5 - S_6$	<i>Idis0</i>	$D_1 S56 SM3b = D_2[2k_L(1 - d) + 1] - 2\varphi_{ad}(1 + 4k_L) + 1 - d \quad (4.76)$
	<i>Idis</i>	$D_1 S56 SM3b = D_2[2k_L(1 - d) + 1] - 2\varphi_{ad}(1 + 4k_L) + 1 - d + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1} \quad (4.77)$
$S_7 - S_8$	<i>Idis0</i>	$D_1 S78 SM3b = \frac{D_2[2k_L(d + 1) + 1] + 2\varphi_{ad}(2k_L + 1) - 4k_L}{-1 + d} \quad (4.78)$
	<i>Idis</i>	$D_1 S78 SM3b = \frac{D_2[2k_L(d + 1) + 1] + 2\varphi_{ad}(2k_L + 1) - 4k_L}{-1 + d} - \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1} \quad (4.79)$

A lo largo de esta sección, se muestra el desarrollo del estudio gráfico a partir de los planos Límite de la *Aproximación Idis0*. Las conclusiones del estudio de la *Aproximación Idis0* son extrapolables a la *Aproximación Idis*, si bien la intersección de los planos dentro del volumen SM3* varía con el valor de i_{dis} .

En la Figura 4.18 (a) se muestra la Solución Matemática resultante de la evaluación de los planos de la Tabla 4.9, (4.72), (4.74), (4.76) y (4.78) en MATLAB® para los valores de k_L , d y el rango de D_2 y φ_{ad} previstos. El plano $D_I S56 SM3b$ tiene valores

negativos en todo el volumen de la Solución Matemática por lo que desaparece en el siguiente paso del procedimiento.

La Figura 4.18 (b) muestra la Solución Truncada, a la que se le han superpuesto planos de D_1 constante de color amarillo para visualizar el volumen de puntos de operación SM3*. El plano $D_1 S78 SM3b$ tiene una pendiente prácticamente paralela a D_1 en el volumen SM3*. Por ello, los puntos que forman la malla están muy distanciados por lo que en la Figura 4.18 (b) aparecen sólo después del truncamiento. Los planos de color amarillo son planos de D_1 constante a lo largo del Modo de Conmutación SM3*.

Figura 4.18 (a) Solución Matemática de los planos Límite obtenidos para SM3*. (b) Solución Truncada de los planos Límite dentro del volumen SM3*

Para entender mejor la disposición de los planos en la Figura 4.18 (b), y facilitar el análisis, se esquematizan los resultados numéricos de MATLAB®. En las tres partes de la Figura 4.19 se detalla la localización de los planos truncados en el volumen SM3* (delimitado en color amarillo).

En la Figura 4.19 (a) se incorpora el plano $D_1 S12 SM3b$ (en rojo, dividido en plano natural $H_3M_3D_3J_3$ y plano truncado $J_3D_3E_3$) y se sombrea en gris la zona que produce *Hard-switching* en los transistores asociados a este plano.

En la Figura 4.19 (b) se añade el plano $D_1 S34 SM3b$ (azul oscuro, plano natural $F_3D_3K_3$, plano truncado $A_3C_3D_3F_3$) y se sombrea en gris la zona que produce *Hard-switching* en los transistores asociados.

En la Figura 4.19 (c) se dibuja el plano $D_1 S78 SM3b$ (azul claro, plano natural $B_3F_3G_3$, plano truncado $B_3C_3E_3F_3$) y de nuevo se sombrea en gris la zona que produce *Hard-switching* en los transistores asociados.

Las figuras deben entenderse recordando que los puntos de operación sobre los planos naturales (no en la parte truncada) producen ZCS por cumplir la parte de la igualdad de las inecuaciones (4.68) a (4.71).

Figura 4.19 Detalle de la situación de los planos Límite en el volumen SM3*: (a) Plano $D_1 S12 SM3b$, (b) Planos $D_1 S12 SM3b$ y $D_1 S34 SM3b$, (c) Planos $D_1 S12 SM3b$, $D_1 S34 SM3b$ y $D_1 S78 SM3b$. Los volúmenes sombreados señalan la región *Hard-switching* de los transistores asociados al plano incluido.

Los puntos de operación con D_1 menores al del plano $D_1 S12 SM3b$ dentro de SM3*, permiten ZVS por cumplir la desigualdad en la ecuación (4.68). Los puntos de operación por encima de los planos $D_1 S34 SM3b$ y $D_1 S78 SM3b$ permiten ZVS por cumplir la condición “menor que” de (4.69) y (4.70) respectivamente.

En la Figura 4.19 (b) se observa que los planos $D_1 S12 SM3b$ y $D_1 S34 SM3b$ tienen tendencias de D_1 contrarias con φ_{ad} . El volumen $A_3C_3D_3F_3H_3M_3$ representa las soluciones que comparten las inecuaciones de ambos planos. La Figura 4.19 (a) permite visualizar mejor el punto M_3 . En cambio, los volúmenes $H_3M_3D_3E_3J_3L_3$ (sin incluir el plano natural $D_1 S12 SM3b$) y $F_3D_3E_3K_3$ (sin incluir el plano natural $D_1 S34 SM3b$) delimitan la zona con *Hard-switching* de los transistores S_1-S_2 y S_3-S_4 respectivamente. Por lo tanto, los transistores S_1-S_2 y S_3-S_4 comparten la zona *Hard-switching* contenida en $D_3J_3E_3K_3$.

El plano $D_1 S78 SM3b$ añadido en la Figura 4.19 (c) produce soluciones en los puntos de operación sobre sí mismo o con D_1 menores, en el volumen $B_3C_3E_3F_3G_3L_3$. Por el contrario, el volumen de puntos de operación $A_3B_3F_3G_3$ (sin incluir el plano natural $D_1 S78 SM3b$) produce *Hard-switching* en los transistores S_7-S_8 .

La Figura 4.20 muestra la solución esquemática completa del Modo de Conmutación SM3*. En esta figura se han eliminado las partes truncadas de los planos ZCS, para facilitar la visualización de la intersección de las tres ecuaciones, Figura 4.21.

La ecuación (4.80) resume las condiciones que tienen que cumplir D_1 en SM3* para proporcionar *Soft-switching* en todos los transistores.

$$D_1 S78 SM3b \leq D_1 \leq D_1 S34 SM3b \quad (4.80)$$

Figura 4.20 Representación parcial de la Solución Truncada y las regiones *Hard-switching* en SM3*

El volumen contenido en la intersección de los planos con el volumen SM3* ($B_3C_3D_3F_3I_3H_3G_3M_3$) es la solución común a todos los transistores en este Modo de Conmutación, Figura 4.21.

Aproximación Idis0
($G_3H_3F_3I_3$ en la misma cara)

Figura 4.21 Solución *Soft-switching* común a todos los transistores en SM3*

Las conclusiones al estudio de la *Aproximación Idis0* son comunes a las dos aproximaciones.

La representación de las ecuaciones de los planos D_1 Límite según la *Aproximación Idis* (Figura 4.22) muestra que resolver las condiciones de *Soft-switching* para i_{dis} tiene un efecto especialmente apreciable en los planos $D_1 S78 SM3b$ y $D_1 S34 SM3b$ que se desplazan hacia D_2 mayores y ϕ_{ad} mayores respectivamente.

Esto permite que la corriente i_2 alcance $-i_{dis}$ e i_{dis} (dependiendo del transistor, Tabla 3.6). Ambos movimientos tienen como consecuencia la disminución del volumen de soluciones *Soft-switching*, Figura 4.22.

Figura 4.22 (a) Modificación de la Figura 4.20 con la *Aproximación Idis*, (b) Modificación de la Figura 4.21 con la *Aproximación Idis*

4.3.1.4 Obtención de la ecuación D_1 universal y límites de funcionamiento

El objetivo de este apartado es encontrar una ecuación que cumpla a la vez las condiciones *Soft-switching* establecidas para todos los Modos de Conmutación. El plano D_1 universal, será aquél que permita *Soft-switching* en el mayor número de Modos de Conmutación y ramas de transistores.

Para poder considerarse candidato a D_1 universal, el plano evaluado debe tener solución $D_1 > 0$ para todo el rango de D_2 (de 0 a 1) y ϕ_{ad} (de 0 a 0,5) considerados, y ser monótonamente creciente en la dirección positiva del eje D_2 . De esta forma, el plano permitirá alcanzar la potencia máxima al final del patrón de modulación.

Para llevar a cabo el estudio, se evalúan los planos D_1 Límite de cada Modo de Conmutación que cumplan los requisitos previos, en el volumen de los demás Modos de Conmutación. Los planos D_1 Límite son la solución marginal del volumen de soluciones *Soft-switching* de cada Modo de Conmutación.

El estudio de D_1 universal se realiza gráficamente, para $k_L = 10$ y $d = 1,94$ V/V, haciendo uso del programa de MATLAB® que se utilizó para el estudio de la Solución *Soft-switching* en la sección anterior. El resultado del estudio según cada *Aproximación* (*Idis0* o *Idis*) se presenta en la Tabla 4.10 y Tabla 4.11 respectivamente, junto con la imagen en donde se puede ver el resultado, de acuerdo al siguiente código de colores:

- Si la celda está coloreada en verde, el plano evaluado es solución *Soft-switching* del Modo y rama de transistores correspondiente.

- Si la celda está coloreada en blanco, el plano evaluado **no es solución** *Soft-switching* del Modo y rama de transistores correspondiente.

Soluciones de D_1 universal según la “Aproximación $Idis0$ ”

Los planos candidatos a D_1 universal según la *Aproximación $Idis0$* son D_1 S34 SM1 (4.44), D_1 S12 SM2 (4.55), D_1 S78 SM2 (4.61), recogidos en la Tabla 4.7.

La Tabla 4.10 muestra las combinaciones que se analizan en el estudio de D_1 universal según la *Aproximación $Idis0$* .

Tabla 4.10 Resultado del estudio para la obtención de D_1 universal según la *Aproximación $Idis0$*

Plano evaluado	Modo de Conmutación											
	SM1				SM2				SM3*			
	S12	S34	S56	S78	S12	S34	S56	S78	S12	S34	S56	S78
D_1 S34 SM1 (4.44)												
					<i>Combinación 1</i> Figura 4.23				<i>Combinación 2</i> Figura 4.24			
D_1 S12 SM2 (4.55)												
D_1 S78 SM2 (4.61)												
	<i>Combinación 3</i> Figura 4.25								<i>Combinación 4</i> Figura 4.26			

La solución D_1 universal para la *Aproximación $Idis0$* es el plano D_1 S78 SM2, ya que permite *Soft-switching* en todas las ramas de transistores y todos los Modos de Conmutación de interés, respetando las fronteras de funcionamiento *Soft-switching* identificadas en cada uno de ellos:

- En SM1, su uso proporcionará ZVS a todos los transistores.
- En SM2 y SM2* su uso proporcionará ZCS a la rama S_7 – S_8 y ZVS al resto.
- En SM3* proporcionará ZVS a todos los transistores.

Para ilustrar el estudio, se incluyen en este capítulo las figuras correspondientes a las comprobaciones denominadas en la Tabla 4.10 como: *Combinación 1* (D_1 S34 SM3b evaluado en SM2), *Combinación 2* (D_1 S34 SM3b evaluado en SM3*), la *Combinación 3* (Plano D_1 S78 SM2 evaluado en SM1) y la *Combinación 4* (Plano D_1 S78 SM2 evaluado en SM3*).

El resultado de la *Combinación 1*, Figura 4.23, muestra que el plano D_1 S34 SM3b evaluado en SM2 produce *Hard-switching* en la rama S_7 – S_8 al incumplir la condición (4.66). El resultado de la *Combinación 2*, en la Figura 4.24, muestra que la evaluación del plano D_1 S34 SM3b permite *Soft-switching* en todas las ramas de transistores en SM3*, ya que aparece contenido dentro del volumen solución de SM3*, delimitado por sus aristas. En la Figura 4.25 y Figura 4.26 se ve el buen resultado de la evaluación del

plano D_1 S78 SM2 en la *Combinación 3* y la *Combinación 4*, ya que el plano evaluado es solución de ambos Modos.

Figura 4.23 *Combinación 1*

Figura 4.24 *Combinación 2*

Figura 4.25 *Combinación 3*

Figura 4.26 *Combinación 4*

Una vez establecida D_1 S78 SM2 (4.61) como ecuación D_1 universal, la Figura 4.27 se obtiene componiendo la evaluación de D_1 S78 SM2 (4.61) en SM1, SM2, SM2* y SM3*. En la misma figura, se sombrea en gris las regiones que producen *Hard-switching* en las ramas S_1 – S_2 y S_3 – S_4 en SM1 y SM3* según el análisis de estos Modos de conmutación en secciones previas ($I_1 D_3 E_3 F_1$). Nótese que todos los puntos señalados forman parte del plano D_1 S78 SM2 (4.61) representado.

Figura 4.27 Composición del plano D_1 universal como D_1 S78 SM2 (4.61) según la Aproximación Idiso0 en el rango de los parámetros de control $D_1 = [0, 1]$, $D_2 = [0, 1]$ y $\varphi_{ad} = [0, 1/2]$

La Figura 4.28 (a) corresponde a la proyección de la Figura 4.27 en el plano D_2 - φ_{ad} , y muestra el mapa de la distribución de los Modos de Conmutación del MCB³ en modo elevador (Caso 3) y transferencia de izquierda a derecha (φ positivo), para $k_L = 10$ y $d = 1,94$ utilizando como D_1 universal el plano Límite D_1 S78 SM2 (4.61). Este mapa es equivalente al que se obtuvo para el convertidor MCB³ con acoplamiento ideal (Figura 3.8 (a), Capítulo 3) en los Modos de Conmutación de interés. Las zonas coloreadas representan las regiones con operación *Soft-switching* en todos los transistores por el uso del plano D_1 universal seleccionado.

Figura 4.28 Distribución de los Modos de Conmutación según resultado de D_1 S78 SM2 (4.61) según la Aproximación Idiso0 con (a) $k_L = 10$ y (b) $k_L \rightarrow \infty$

En la Figura 4.28 (b) se muestra el mapa de distribución de los Modos de Conmutación para la misma especificación, pero con $k_L \rightarrow \infty$. Se aprecian ligeras

diferencias en la región con *Hard-switching* de ambas gráficas. El cambio se hace especialmente evidente en el desplazamiento del vértice I_1 hacia D_2 menores y φ_{ad} mayores, y el de H_1 hacia φ_{ad} mayores.

Ambos cambios consiguen que las corrientes i_2 e i_1 cumplan simultáneamente las condiciones de la *Aproximación Idis0*, Tabla 3.5.

Soluciones de D_1 universal según la “Aproximación Idis”

En este escenario no existen soluciones *Soft-switching* en todas las ramas de transistores en SM2 ni SM2*, por lo que los planos de este Modo no participan en la solución.

El único plano D_1 Límite según la *Aproximación Idis* que puede participar en el estudio de D_1 universal es el D_1 S34 SM1 (4.45), Tabla 4.11.

Tabla 4.11 Resultado del estudio para la obtención de D_1 universal según la *Aproximación Idis*

Ecuación evaluada	Modo de Conmutación							
	SM1				SM3*			
	S12	S34	S56	S78	S12	S34	S56	S78
D_1 S34 SM1 (4.45)								
					Combinación 5 Figura 4.29			

En la Figura 4.29 se muestra el resultado de la evaluación de la denominada *Combinación 5*, en la cual se evalúa el plano D_1 S34 SM1 (4.45) en SM3*. El resultado muestra que el plano evaluado produce *Soft-switching* en todas las ramas de transistores cuando está dentro de las fronteras que limitan el volumen solución.

Figura 4.29 *Combinación 5*

El uso de D_1 S34 SM1 como D_1 universal produciría:

- En SM1, ZVS a todos los transistores con i_{dis} .

- En SM3*, ZVS en todos los transistores con una corriente de descarga menor o mayor que i_{dis} según el criterio de signos, Tabla 4.5.

La Figura 4.30 (a) muestra el mapa de la distribución de los Modos de Conmutación en función de D_2 – φ_{ad} para el MCB³ en modo Elevador (Caso 3) y φ positivo, para $k_L = 10$ y $d = 1,94$ e $i_{dis} = 0,5$. En este caso se utiliza el plano D_1 S34 SM1 (4.45) como D_1 universal. Este mapa es una modificación del que se mostraba en el Capítulo 3 para la versión del MCB³ con acoplamiento ideal. La Figura 4.30 (b) muestra el mapa con la misma especificación, con $k_L \rightarrow \infty$.

Figura 4.30 Distribución de los Modos de Conmutación la Aproximación I_{dis} utilizando como D_1 universal el plano D_1 S34 SM1 (4.73) para (a) $k_L = 10$ y (b) $k_L \rightarrow \infty$

Las zonas coloreadas en amarillo y azul oscuro representan las regiones con *Soft-switching* con $i_{dis} \leq 0,5A$ en todos los transistores por el uso del plano D_1 S34 SM1 (4.45) como D_1 universal. En la rama S_3 – S_4 en SM1 la conmutación se realizará con ZVS a exactamente $0,5A$ por utilizarse el plano D_1 S34 SM1 (4.45). En las demás ramas de SM1 y SM3* se realizará con ZVS con una corriente por los transistores menor a $-0,5A$.

Las zonas coloreadas en azul claro representan zonas en las que se consigue *Soft-switching* según la Aproximación I_{dis0} , es decir, que, durante la conmutación, todos los transistores tienen una corriente $i_{dis} \leq 0$ A, pero mayor que $-0,5A$. A esta región se le ha llamado región de ‘Quasi-Soft-switching’. En la región ‘Quasi-Soft-switching’ las capacidades parásitas de los transistores no se descargan totalmente, por lo que no se puede asegurar una conmutación ZVS completa.

Las regiones en blanco con el nombre del Modo de Conmutación de color rojo tienen *Hard-switching* en al menos una rama de transistores.

Al contrario de los mapas que se obtuvieron para la *Aproximación Idis0*, Figura 4.28, en este caso no hay continuidad entre las regiones con *Soft-switching* e $i_{dis} \leq -0,5A$. Esto es debido a que, al aumentar la severidad de la condición de *Soft-switching*, los puntos de operación que la consiguen en cada Modo de Conmutación se reducen. Sin embargo, las regiones con “Quasi- *Soft-switching*” sí tienen conexión en un punto.

La diferencia entre la imagen con $k_L = 10$, Figura 4.30 (a), y $k_L \rightarrow \infty$ Figura 4.30 (b), se aprecia especialmente en el desplazamiento de los vértices I_1 y J_1 hacia D_2 menores en el caso de $k_L = 10$. Como ocurría en el mapa de la solución de la *Aproximación Idis0* este cambio se lleva a cabo para permitir que las corrientes i_1 e i_2 cumplan simultáneamente las condiciones de *Soft-switching* de la *Aproximación Idis*, Tabla 4.5.

4.3.1.5 Fronteras de la operación *Soft-switching*

Como se ha visto en las secciones anteriores, la intersección de los planos D_I Límite con el volumen de los Modos de Conmutación delimita la región de puntos de operación en que se obtiene *Soft-switching* de acuerdo con las condiciones impuestas en cada *Aproximación* (Tabla 4.6). Por tanto, también señala los límites en que las condiciones se incumplen para una o más ramas de transistores en cada Modo de Conmutación de interés.

En concreto, las fronteras en SM1 y SM3* son especialmente importantes ya que ambos perfiles están involucrados en la Trayectoria de Mínima Corriente Eficaz, que se utiliza en la minimización de las pérdidas en conducción. Esto se comenta con detalle en la sección 4.3.2.

Las ecuaciones que se proporcionan en esta sección son generales y sirven para las dos *Aproximaciones*. En caso de utilizarse para la *Aproximación Idis0*, la variable i_{dis} en todas ellas se sustituye por 0.

Para mantener la operación *Soft-switching* según las condiciones de la *Aproximación Idis* en todos los transistores en SM1, D_2 debe ser menor que D_2 en la Frontera F_1I_1 y mayor que D_2 en la frontera J_1I_1 (Figura 4.13).

La condición de D_2 en la Frontera F_1I_1 (4.81) se obtiene de la intersección del plano D_I S34 SM1 (4.43) con $D_I = 1$ en el volumen SM1. La solución de la inecuación (4.81) hace cumplir la parte derecha de la condición global de *Soft-switching* en SM1, (4.54).

$$D_2 < \text{Frontera } F_1I_1 = \frac{1}{d} - \frac{2\varphi_{ad}}{2k_L + 1} - \frac{8L_1 i_{dis}}{T_{sw} V_2} \quad (4.81)$$

La condición de D_2 en la frontera J_1I_1 (4.82) se obtiene de la intersección del plano $D_1 S78 SM1$ (4.49) con $D_1 = 1$ en el volumen SM1. La solución de la inecuación (4.82) hace cumplir la parte izquierda de la condición global de *Soft-switching* en SM1, (4.54).

$$D_2 > \text{Frontera } J_1I_1 = \frac{1}{2k_L(1-d)+1} \left[2\varphi_{ad}(2k_L-1) - d - \frac{8L_1i_{dis}(2k_L+1)}{T_{sw}V_1} \right] \quad (4.82)$$

Los puntos de operación que incumplan (4.81) y (4.82) para un valor positivo de i_{dis} pero que la cumplan para $i_{dis} = 0$, se identifican como puntos de operación en “Quasi-*Soft-switching*” para las condiciones de *Soft-switching* de la *Aproximación Idis*.

Para mantener la operación *Soft-switching* en todos los transistores en SM3*, D_2 debe ser mayor que D_2 en la Frontera F_3D_3 y mayor que D_2 en la frontera G_3F_3 (Figura 4.21). La primera condición mantendrá *Soft-switching* en las ramas S_3 – S_4 , y la segunda en la rama S_7 – S_8 .

La condición de D_2 en la Frontera F_3D_3 (4.83) se obtiene de la intersección del plano $D_1 S34 SM3b$ (4.75) con $D_1 = 1$ en el volumen SM3*. La solución de la inecuación (4.83) hace cumplir la parte derecha de la condición global de *Soft-switching* en SM3*, (4.80).

$$D_2 > \text{Frontera } F_3D_3 = 2k_L(1-2\varphi_{ad}) - 2\varphi_{ad} + \frac{(2k_L+1)[k_L(8L_1i_{dis} - T_{sw}V_1)]}{T_{sw}V_1dk_L} + 2 \quad (4.83)$$

La condición de D_2 en la Frontera G_3F_3 (4.84), se obtiene de la intersección del plano $D_1 S78 SM3b$ (4.79) con $D_1 = 1$ en SM3*. La solución de la inecuación (4.84) hace cumplir la parte izquierda de la condición global de *Soft-switching* en SM3*, (4.80).

$$D_2 > \text{Frontera } G_3F_3 = \frac{(2k_L+1)\{T_{sw}V_1[1+4k_L(1-\varphi_{ad})] + 16L_1k_Li_{dis}\}}{2T_{sw}V_1k_L[2k_L(1+d)+1]} - \frac{1}{2k_L} \quad (4.84)$$

De la misma manera que antes, los puntos de operación que incumplan (4.83) y (4.84) para un valor positivo de i_{dis} , pero que la cumplan con $i_{dis} = 0$, son puntos de operación en “Quasi-*Soft-switching*” para las condiciones de *Soft-switching* de la *Aproximación Idis*.

Conocidas las fronteras de funcionamiento, se puede calcular el rango de potencias que va desde la máxima potencia que puede alcanzarse en SM1 manteniendo *Soft-switching* según *Aproximación* en todos los transistores, P_{II} , y la mínima potencia que vuelve a tener *Soft-switching* en todas las ramas en SM3*, P_{G3} .

Para calcular P_{II} , en primer lugar, se obtiene el φ_{ad} al que ocurre la intersección de la Frontera F_1I_1 (4.81) con la recta que forman la intersección de los planos $D_1 S34 SM1$ y $D_1 S78 SM1$. Esta recta se obtiene igualando las expresiones de ambos planos y despejando la variable D_2 . El ángulo de desfase, $\varphi_{ad@II}$ se calcula con (4.85).

$$\varphi_{ad@I1} = \frac{2k_L + 1}{4k_L} - \frac{(2k_L + 1)(T_{sw}V_1 - 8L_1i_{dis})}{4T_{sw}V_1dk_L} - \frac{4L_1i_{dis}(2k_L + 1)^2}{T_{sw}V_1k_L(d + 2k_L + 1)} \quad (4.85)$$

El resultado de $\varphi_{ad@I1}$ de la ecuación (4.85) y D_2 según la ecuación (4.81) con φ_{ad} como $\varphi_{ad@I1}$ se sustituyen en la ecuación de la potencia en SM1, Tabla 3.3 para obtener P_{I1} . Este valor es el equivalente en la des-idealización del convertidor MCB³ a P_{TPS} (3.32) en el Capítulo 3.

P_{G3} se obtiene sustituyendo $\varphi_{ad} = 0,5$, y D_2 obtenido con la expresión de la Frontera G₃F₃ (4.83) con $\varphi_{ad} = 0,5$, en la expresión de la potencia en SM3*, Tabla 3.3

Por último, la máxima ganancia elevadora que permite conmutar todos los transistores bajo *Soft-switching*, d_{max} , se obtiene a partir de las ecuaciones de frontera (4.81) y (4.83), asumiendo que k_L es criterio de diseño.

El límite d_{max} se obtiene, bien despejando d e igualando a cero la condición (4.81) o bien despejando d e igualando a cero la condición (4.83), considerando en ambas $\varphi_{ad} = 0$. En cualquiera de los dos casos, se obtiene (4.86).

$$d_{max} = \frac{T_{sw}V_2}{8L_1i_{dis}} \quad (4.86)$$

Esto quiere decir que la ganancia elevadora que permite *Soft-switching* según la *Aproximación Idis* se ve restringida respecto a la que ofrece la *Aproximación Idis0*. Por otro lado, se observa que d_{max} no depende de k_L , por lo que se podrán encontrar soluciones con *Soft-switching* para cualquier k_L , siempre que se respeten las demás fronteras establecidas.

La Solución Saturada de SM1 se muestra en la Figura 4.31 con $d = d_{max} = 15,28$ para la *Aproximación Idis*, Figura 4.31 (a), y con la misma d para la *Aproximación Idis0*, Figura 4.31 (b). En la primera, el plano D_I S34 SM1 aparece totalmente saturado, mientras que en la segunda aún existen soluciones con D_I mayor que D_I S34 SM1 antes de su truncamiento.

Figura 4.31 Evolución de los planos D_I Límite en SM1 para $d (= d_{max}) = 15,34$ según (4.86) con (a) *Aproximación Idis*, $i_{dis} = 0,5A$, (b) *Aproximación Idis0*

4.3.1.6 Impacto de la variación de k_L y d en la solución *Soft-switching*

En este apartado se representan gráficamente las modificaciones que sufre el volumen Solución *Soft-switching* en SM1 según la *Aproximación Idis0*, por variar d y k_L . Las conclusiones que se extraen de su estudio son válidas para el resto de Modos de Conmutación de interés para las dos *Aproximaciones*. Los gráficos de SM2 y SM3* obtenidos en el estudio de la *Aproximación Idis0*, se encuentran en el ANEXO F.

En las figuras de la Tabla 4.12 se muestran los planos D_1 Límite de SM1 $D_1 S12$ SM1, $D_1 S34$ SM1 y $D_1 S78$ SM1 según la *Aproximación Idis0*. El plano $D_1 S56$ SM1 no aparece por tener valores negativos en el volumen de estudio.

Tabla 4.12 Variación del espacio de Soluciones *Soft-switching* con k_L y d en SM1

Las gráficas representadas corresponden a $k_L = 10$ (ejemplo de base en este capítulo) y $k_L = 70$ (valor de diseño en la validación del Capítulo 3); para $d = 1,2$ (mínimo valor considerado en las curvas de rendimiento de la validación experimental del Capítulo 3), $d = 1,94$ como valor nominal, $d = 3$.

Se observa cómo con el incremento de d , los planos se desplazan hacia D_2 menores. Esto ocurre debido a que un aumento en la tensión de salida, V_2 , para la misma tensión de entrada, V_1 , incrementa la pendiente del tramo t_{2LH} a t_{2HL} , Figura 4.14. Por ello se requiere menor D_2 para que las corrientes i_1 e i_2 tengan el valor deseado (0A en la *Aproximación Idis0*, i_{dis} en la *Aproximación Idis*).

Para ilustrar este efecto, en la Figura 4.32 se muestra la proyección en el plano D_1 – D_2 de las figuras de la Tabla 4.12 correspondientes a $k_L = 10$, $d = 1,94$ (Figura 4.32 (a)) y $d = 3$ (Figura 4.32 (b)).

Se comprueba que el valor de $D_{1@pad=0}$ se alcanza con un D_2 menor en el caso con $d = 3$ para la misma k_L . La consecuencia de este efecto es que se reduce el área de soluciones con *Soft-switching* con el incremento de d , ya que los planos D_1 límite crecen antes hasta alcanzar el valor de truncamiento, a partir del cual se pierde la Solución *Soft-switching*.

Utilizando como ejemplo SM1, el aumento de d disminuirá la cantidad de soluciones que cumplen $D_1 > D_1 S34 SM1$, (4.51).

Figura 4.32 Proyección de los planos Límite de SM1 según la *Aproximación Idis0* en el plano D_1 – D_2 para $k_L = 10$ con (a) $d = 1,94$; (b) $d = 3$.

En la Figura 4.33 se muestra un resultado similar al de la Figura 4.32, en este caso para la *Aproximación Idis*.

Por otra parte, se observa que el incremento de k_L lleva a un volumen ligeramente mayor de soluciones *Soft-switching* en todos los Modos de Conmutación, especialmente apreciable en el tramo final de D_2 a igualdad de φ_{ad} . Este efecto se describió y mostró en la sección 4.3.1.4. En cualquier caso, el impacto de k_L en el volumen de soluciones *Soft-switching* es menor que el que causa d .

Figura 4.33 Proyección de los planos Límite de SM1 según la *Aproximación Idis* en el plano D_1 – D_2 para $k_L = 10$ con (a) $d = 1,94$; (b) $d = 3$.

En la Figura 4.34 se muestra el mapa utilizando D_1 S78 SM2 (4.61) como D_1 *universal* según los resultados de la *Aproximación Idis0*. Las imágenes (a) y (b) se obtienen para $d = 1,94$, $k_L = 10$ y a infinito respectivamente, y corresponden a la Figura 4.28 y la Figura 4.30. Bajo ellas, se muestran los mapas de distribución obtenidos para la misma especificación, pero con $d = 3$.

Figura 4.34 Resultados con D_1 S78 SM2 (4.61) como D_1 *universal* por el uso de la *Aproximación Idis0*: (a) $d = 1,94$ – $k_L = 10$; (b) $d = 1,94$ – $k_L = \infty$; (c) $d = 3$ – $k_L = 10$; (d) $d = 3$ – $k_L = \infty$

Se puede apreciar que la región con *Hard-switching* entre las fronteras F_1I_1 y F_3D_3 se ha hecho más grande, lo que coincide con el comportamiento general descrito para

SM1 en la Tabla 4.12. En concreto, en la Figura 4.34 (c) se observa como el movimiento relativo especialmente de G_3 , I_1 y F_1 sigue la tendencia que se describió para $d = 1,94$ con $k_L = 10$ en la Figura 4.28, haciendo menores los puntos de operación que cumplen las condiciones de *Soft-switching*.

El estudio equivalente para los resultados con la *Aproximación Idis* mostrado en la Figura 4.35 revela un comportamiento equivalente al obtenido con la *Aproximación Idis0*. Se vuelve a comprobar que la deformación de las regiones con solución *Soft-switching* es más sensible al incremento de d que al de k_L . Se puede observar que con $d = 3$ la distancia entre los puntos de conexión entre las dos regiones con *Soft-switching* según la *Aproximación Idis* es mayor, aunque ambas permanecen unidas por la región “Quasi-*Soft-switching*”. Al igual que ocurría en el caso anterior, se produce un evidente crecimiento de las regiones con *Hard-switching* que culminaría en la desaparición de las regiones con *Soft-switching* en el límite de d_{max} (4.86).

Figura 4.35 Resultados con D_1 S34 SM1 (4.45) como D_1 universal por el uso de la *Aproximación Idis*: (a) $d = 1,94$ – $k_L = 10$; (b) $d = 1,94$ – $k_L = \infty$; (c) $d = 3$ – $k_L = 10$; (d) $d = 3$ – $k_L = \infty$

4.3.2 Minimización de las pérdidas en conducción

En este apartado se obtiene la Trayectoria de Mínima Corriente Eficaz sobre los puntos de operación del plano D_1 universal (según *Aproximación*), que producen soluciones *Soft-switching* en los Modos de Conmutación de interés dentro de las fronteras de funcionamiento que se obtuvieron en la sección 4.3.1.5.

El procedimiento de obtención de la Trayectoria de Mínima Corriente Eficaz es análogo al que se realizó en el epígrafe 3.4.2 del Capítulo 3 para el convertidor MCB³ con acoplamiento ideal.

En esta sección, las modificaciones en el procedimiento se explican utilizando como base los resultados con la *Aproximación Idis0*. El mismo procedimiento se utiliza más tarde sobre los resultados con la *Aproximación Idis*. Al final de la sección, se comparan los resultados obtenidos por el uso de las dos *Aproximaciones* y se extraen las conclusiones.

En primer lugar, es necesario conocer las superficies de potencia y corriente eficaz, a partir de las cuales se realiza el procedimiento de búsqueda de la Trayectoria.

Para ello, se obtiene la potencia nominal y corriente i_l instantánea a partir de la sustitución de las tríadas D_1 – D_2 – ϕ_{ad} obtenidos a partir de la ecuación D_1 universal en las ecuaciones correspondientes de la Tabla 4.1 y la Tabla 4.2 según el Modo de Conmutación al que pertenezcan. Gracias a la simetría de la forma de onda de corriente, se puede calcular la corriente eficaz en el periodo como el doble de la corriente eficaz en un semiperiodo, conocidas las corrientes en los instantes *de referencia*. En las ecuaciones (4.87) a (4.89) se dan las expresiones para el cálculo de la corriente eficaz en los Modos de Conmutación de interés.

Una vez conocidos los datos, se pueden representar las superficies de potencia y corriente eficaz.

$$\begin{aligned}
 i_{1,rms}^2 &= \frac{2}{T_{sw}} \int_{t_{1LH}}^{t_{1LH}+T_{sw}/2} i_1^2(t) dt \\
 &= \frac{2}{T_{sw}} \left(\int_{t_{1LH}}^{t_{2LH}} \left(i_1(t_{1LH}) + \frac{2V_1 k_L + V_1 + V_2}{2(2k_L + 1)L_1} (t) \right)^2 dt \right. \\
 &\quad + \int_{t_{2LH}}^{t_{2HL}} \left(i_1(t_{2LH}) + \frac{2(V_1 - V_2)k_L + V_1 - V_2}{2(2k_L + 1)L_1} (t) \right)^2 dt \\
 &\quad + \int_{t_{2HL}}^{t_{1HL}} \left(i_1(t_{2HL}) + \frac{2V_1 k_L + V_1 - V_2}{2(2k_L + 1)L_1} (t) \right)^2 dt \\
 &\quad \left. + \int_{t_{1HL}}^{t_{1LH}+T_{sw}/2} \left(i_1(t_{1HL}) + \frac{V_1 - V_2}{2(2k_L + 1)L_1} (t) \right)^2 dt \right)
 \end{aligned} \tag{4.87}$$

$$i_{1,rms\ SM2}^2 = \frac{2}{T_{sw}} \int_{t_{1LH}}^{t_{1LH}+T_{sw}/2} i_1^2(t) dt \quad (4.88)$$

$$\begin{aligned} &= \frac{2}{T_{sw}} \left(\int_{t_{1LH}}^{t_{2LH}} \left(i_1(t_{1LH}) + \frac{2V_1k_L + V_1 + V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \right. \\ &+ \int_{t_{2LH}}^{t_{1HL}} \left(i_1(t_{2LH}) + \frac{2(V_1 - V_2)k_L + V_1 - V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \\ &+ \int_{t_{1HL}}^{t_{2HL}} \left(i_1(t_{1HL}) - \frac{2V_2k_L - V_1 + V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \\ &+ \left. \int_{t_{2HL}}^{t_{1LH}+T_{sw}/2} \left(i_1(t_{2HL}) + \frac{V_1 - V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \right) \end{aligned} \quad (4.89)$$

$$\begin{aligned} i_{1,rms\ SM3*}^2 &= \frac{2}{T_{sw}} \int_{t_{1LH}}^{t_{1LH}+T_{sw}/2} i_1^2(t) dt \\ &= \frac{2}{T_{sw}} \left(\int_{t_{1LH}}^{t_{2HL}-T_{sw}/2} \left(i_1(t_{1LH}) + \frac{2(V_1 + V_2)k_L + V_1 + V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \right. \\ &+ \int_{t_{2HL}-T_{sw}/2}^{t_{2LH}} \left(-i_1(t_{2HL}) + \frac{2V_1k_L + V_1 + V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \\ &+ \int_{t_{2LH}}^{t_{1HL}} \left(i_1(t_{2LH}) + \frac{2(V_1 - V_2)k_L + V_1 - V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \\ &+ \left. \int_{t_{1HL}}^{t_{1LH}+T_{sw}/2} \left(i_1(t_{1HL}) - \frac{2V_2k_L - V_1 + V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \right) \end{aligned}$$

La Figura 4.36 (a) muestra la superficie compuesta por los valores de potencia obtenidos para cada conjunto D_1 – D_2 – φ_{ad} , como resultado de variar D_2 de $[0,1]$, φ_{ad} de $[0, 0,5]$, y D_1 como resultado de sustituir D_2 y φ_{ad} en la ecuación de D_1 universal seleccionada. La potencia máxima de salida, P_{max} , se produce en $D_1 = D_2 = 1$ y $\varphi_{ad} = 0,5$, perteneciente al Modo de Conmutación SM3*.

La Figura 4.36 (b) muestra la superficie conformada por los valores de corriente eficaz por la rama superior $i_{L,rms}$ que se obtiene para cada Modo de Conmutación: a partir de la evaluación de la ecuación (4.87) en SM1, según la ecuación (4.88) en SM2 y SM2* y según la ecuación (4.89) en SM3*.

En ambas figuras, se sombrea la zona que debe evitarse por producir *Hard-Switching* en una o varias de las ramas de transistores, según se justificó en la sección 4.3.1.5.

La reducción de las pérdidas en conducción se aborda a partir de la búsqueda en la superficie de los mínimos de corriente eficaz $i_{L,rms}$, posible a partir del uso de la modulación TPS, que permite que varios conjuntos D_1 – D_2 – φ_{ad} produzcan el mismo valor de potencia con diferente valor $i_{L,rms}$, según se justificó en el Capítulo 3.

Figura 4.36 Superficies de potencia y corriente eficaz en los Modos de Conmutación de interés para D_1 universal según la Aproximación $Idis0$.

En la Figura 4.37 (a) y (b) se muestran las dos superficies incluidas en la Figura 4.36, sobre las cuales se han superpuesto bandas de color que señalan cortes de ambas superficies con planos de potencia constante.

Figura 4.37 Con D_1 S78 SM2 (4.61) como D_1 universal según la Aproximación $Idis0$: (a) Cortes a potencia constante en la superficie de potencia $\varphi_{ad}-D_2-P$ y, (b) Planta de la superficie de potencia. (c) Cortes a potencia constante en la superficie de Corriente Eficaz $\varphi_{ad}-D_2-i_{L,rms}$

Estas bandas demuestran que existe un mínimo de corriente eficaz para cada potencia deseada para el MCB³ con k_L finito, al igual que ocurría con k_L infinito en el Capítulo 3.

La nueva Trayectoria de Mínima Corriente Eficaz se señala con un trazo de color negro en ambas gráficas de la Figura 4.37, y está compuesta por los puntos de operación $D_{1_opt@Po}-D_{2_opt@Po}-\phi_{opt@Po}$ que producen los valores mínimos de corriente eficaz para cada potencia. Se añade una traza roja, denominada “Trayectoria de Mínima Corriente Eficaz 2” que señala la trayectoria compuesta por los puntos con la mínima $i_{l,rms}$ para cada potencia sin restringir la búsqueda a las fronteras de la operación con *Soft-switching*. Los puntos de operación óptimos en la Trayectoria de Mínima Corriente Eficaz se obtienen con una modificación del algoritmo *off-line* que se utilizó en el Capítulo 3, sección 3.4.2, Figura 3.11), que se recoge en el ANEXO D.

A partir de la observación de la nueva Trayectoria, con D_1 S78 SM2 (4.61) como D_1 universal, que aporta la solución de la minimización de pérdidas en conmutación según la *Aproximación Idis0*, se concluye que:

- La Trayectoria de Mínima Corriente Eficaz (de color negro) transcurre a través de regiones con *Soft-switching* en todas las ramas de transistores (áreas de color gris) en todo el rango de potencia. Esto es debido a que la potencia P_{II} es mayor que la potencia en el punto P_{G3} , por lo que no hay discontinuidad entre las zonas.
- El patrón de modulación cambia a TPS–EPS en el punto I₁ (cuyo valor se obtiene en la sección 4.3.1.5). El algoritmo de Búsqueda de la Trayectoria encuentra un último tramo de puntos de operación óptimos con patrón TPS–PS (tramo con $D_2 = 1$), a partir del punto naranja (P_{EPS}) en la Figura 4.37.
- Se puede apreciar que existe un rango de potencias en las que las dos Trayectorias difieren cerca de las regiones con *Hard-switching* (de color blanco). Los puntos de operación sobre la Trayectoria 2 de color rojo tendrán menor corriente eficaz que la Trayectoria de color negro, aunque a cambio tendrán *Hard-switching* en un rango de potencias.

El mismo procedimiento se realiza para las soluciones D_1 universal de la *Aproximación Idis*. En la Figura 4.38 se muestran las superficies equivalentes a las de la Figura 4.37.

En este caso, la continuidad entre las regiones con *Soft-switching* en todos los transistores según las condiciones de la *Aproximación Idis* (de color gris) se pierde en el rango de potencias que va desde P_{II} hasta P_{G3} , (cuyo procedimiento de cálculo se describió en 4.3.1.4). Sin embargo, sí es posible encontrar puntos de operación con “Quasi- *Soft-switching*” en todos los transistores (regiones coloreadas en azul claro).

Los puntos de operación “Quasi- Soft-switching” se definieron en el estudio del mapa de distribución de los Modos de Conmutación para D_1 S34 SM1 (4.45) como D_1 universal en la sección 4.3.1.4, y se caracterizan por tener una corriente en la conmutación que no cumple el criterio de i_{dis} , pero sí las condiciones de la Aproximación $I_{dis}0$.

La Trayectoria de Mínima Corriente Eficaz 2, de color rojo, únicamente busca los puntos con menor corriente eficaz para cada potencia.

Figura 4.38 D_1 S34 SM1 (4.45) como D_1 universal según la Aproximación $I_{dis}0$: (a) Cortes a potencia constante en la superficie de potencia $\varphi_{ad}-D_2-P$ y, (b) planta de la superficie de potencia. (c) Cortes a potencia constante en la superficie de Corriente Eficaz $\varphi_{ad}-D_2-i_{L,rms}$.

La selección de puntos de operación óptimos por el algoritmo de búsqueda de la Trayectoria de Mínima Corriente Eficaz se realiza de manera que: para la potencia demandada, se escoge primero el punto de operación con menor corriente eficaz que tenga Soft-switching en todos los transistores de acuerdo a la máxima restricción ($i_{dis} \leq -0,5A$); si no existe un punto que cumpla el primer requisito, se escogerá el punto de mínima

corriente eficaz en la región “Quasi- *Soft-switching*”; si no existiera ningún punto que cumpliera el segundo nivel de la restricción, se escogerá el punto de operación con mínima corriente en *Hard-switching*. El diagrama de flujo del algoritmo modificado se muestra en el ANEXO D.

La decisión de utilizar una u otra Trayectoria estará supeditada a las especificaciones de la aplicación, y al criterio del diseñador. Una aplicación en que las pérdidas de conmutación sean muy importantes podría favorecerse de utilizar la Trayectoria de Mínima Corriente señalada en negro, aunque supusiera un incremento puntual de la corriente eficaz. Al contrario, para un diseño que requiera corrientes eficaces muy elevadas, puede ser mejor solución la Trayectoria de Mínima Corriente Eficaz 2. Una posibilidad alternativa será diseñar el valor de la bobina de manera que la máxima potencia sea la que se obtiene del cálculo de P_{II} , aunque este tipo de diseño puede suponer pérdidas de conducción muy importantes ya que, para conseguirlo, el valor de inductancia de las bobinas L_1 y L_2 se reducirá mucho, por lo que la corriente eficaz será mayor.

4.4 Validación de los resultados teóricos

En esta sección, el análisis teórico del convertidor MCB³ con $k_L = 10$, como particularización de k_L finito, se valida con simulaciones y resultados experimentales, de manera análoga a la validación que se realizó para el convertidor propuesto con acoplamiento ideal en el capítulo anterior. Las especificaciones eléctricas para la validación serán las mismas que se utilizaron entonces, Tabla 3.11.

La validación se realiza para la operación elevadora del convertidor en Caso 3, por coherencia con el estudio teórico que se ha realizado en esta sección, y que se corresponde con el peor caso de diseño para las especificaciones utilizadas, según se justificó en la sección 3.6 del Capítulo 3. La dirección de transferencia de energía se mantiene de izquierda a derecha, es decir, se utilizan desfases φ/π (φ_{ad}) positivos.

4.4.1 Dimensionamiento de los componentes del Enlace CA

De nuevo, el valor de L_1 y L_2 es el mismo, y se obtiene despejando L_1 de la ecuación de potencia en SM3* (Tabla 3.3) particularizándola en $D_1 = D_2 = 1$, con $\varphi_{ad} = 0,5$, valores en que se obtiene P_{max} . La ecuación resultante de esta sustitución se muestra en (4.90):

$$L_1 = \frac{\min(V_1 \cdot V_2)}{\left(\frac{1}{T_{sw}}\right) 16 \cdot P_{@Pmax}} \quad (4.90)$$

La expresión $\min(V_1 \cdot V_2)$ hace referencia a que en el numerador debe aparecer el valor mínimo que resulte de la multiplicación de las tensiones de entrada y salida dentro del rango de especificación previsto.

El valor de L_μ genérico debe ser

$$L_\mu = \frac{\min(V_1 \cdot V_2)k_L}{\left(\frac{1}{T_{sw}}\right)16 \cdot P_{@Pmax}} = L_1 k_L \quad (4.91)$$

El presente capítulo se articula en torno a $k_L = 10$, como ejemplo de diseño del convertidor MCB³ con k_L finito, por tanto, el valor de L_μ será $10 \cdot L_1$.

Finalmente, la capacidad de los condensadores de bloqueo C_1 y C_2 se calcula, al igual que en el capítulo anterior, para que su frecuencia de resonancia con las inductancias L_1 y L_2 esté al menos dos décadas por debajo de la frecuencia de conmutación. De esta manera, la impedancia del Enlace CA permanecerá fuertemente inductiva a la frecuencia de conmutación (4.92):

$$C_1 (= C_2) \geq \left(\frac{100T_{sw}}{2\pi\sqrt{L_1}} \right)^2 \quad (4.92)$$

La Tabla 4.13 resume el valor de los componentes dimensionados según las ecuaciones anteriores, en base a la especificación eléctrica de la Tabla 3.11.

Tabla 4.13 Valores de los componentes pasivos del Enlace CA

Parámetro	Valor
$L_1 = L_2$	80,87 μ H
L_μ	800 mH
n	1
$C_1 = C_2$	14 μ F

4.4.2 Validación mediante resultados de simulación

En este apartado se utiliza la simulación como medio para validar el desarrollo teórico previo, a través de varios escenarios representativos.

En primer lugar, se propone el valor de k_L a partir del cual se puede asumir acoplamiento ideal en el convertidor MCB³. Desde este valor en adelante, se asumen iguales las corrientes i_1 e i_2 .

La diferencia entre las corrientes es mayor en los puntos de operación con patrón de modulación TPS puro. La razón de ello es que la modulación TPS genera tramos en los que las tensiones diferenciales en los puentes, v_{11} y v_{22} , son cero por separado o a la vez. Este suceso da lugar a tensión en bornas del *TMC*, y por consiguiente a corriente magnetizante i_μ diferente de cero. Una corriente i_μ diferente de cero provoca la diferencia entre las corrientes i_1 e i_2 .

Para ilustrar esta asunción, en la Figura 4.39 se muestra la evolución del valor de las corrientes instantáneas $i_1(t_{2LH})$ e $i_2(t_{2LH})$, donde ocurre la máxima diferencia entre las corrientes i_1 e i_2 (Figura 4.4) en SM1. El resultado se muestra para valores de k_L entre 1 y 200 en la Trayectoria de Mínima Corriente Eficaz calculada con D_1 universal como D_1 S78 SM2 (4.61), *Aproximación Idis0*.

Figura 4.39 Evolución de los valores de las corrientes $i_1(t_{2LH})$ e $i_2(t_{2LH})$ para valores de k_L entre 1 y 200

La retícula en el eje Y de la Figura 4.39 es de 0,02A, y se corresponde con la diferencia de las dos corrientes con $k_L = 200$. Con $k_L = 50$, la diferencia entre las corrientes es de 0,05 A, un décimo de la corriente i_{dis} que se utiliza en las representaciones de la *Aproximación Idis*. En este estudio $k_L = 50$ se considera suficiente para asumir que el acoplamiento es ideal.

En la Figura 4.39 se han señalado el valor 10 para k_L , utilizado para ilustrar este capítulo, y el valor 70 en donde se diseña la versión ideal del convertidor MCB³ del Capítulo 3. Se puede observar que el valor $k_L = 70$ del capítulo anterior produce una diferencia de las corrientes dentro del rango de 0,04A mientras que para $k_L = 10$ la diferencia es de 0,38A en el mismo instante de conmutación, alrededor de 10 veces más grande.

A continuación, se validan los resultados teóricos obtenidos a lo largo del capítulo. Para ello se propone una batería de simulaciones:

Para validar el funcionamiento con D_1 universal como D_1 S78 SM2 (4.61) a partir del estudio de la minimización de las pérdidas en conmutación bajo las condiciones de la *Aproximación Idis0*:

- se simulan los mismos tres puntos de operación con que se validó el capítulo anterior (100W, 340W y P_{max}), todos pertenecientes a la Trayectoria de Mínima Corriente Eficaz, calculada para los datos de la Tabla 3.11 y $k_L = 10$.

Junto a cada simulación se añade un gráfico con las corrientes i_1 e i_2 en el instante de conmutación de alguno de los transistores, para ratios k_L de 1 a 200.

- se incluye la simulación de un punto de operación a 100W en SM2, para demostrar que los transistores S_7 y S_8 realizan su conmutación con ZCS a diferencia del resto de ramas, por el uso de D_1 S78 SM2 como D_1 universal.

Para validar el funcionamiento con D_1 universal como D_1 S34 SM1 (4.45), escogido en el estudio de la minimización de las pérdidas en conmutación bajo las condiciones de la *Aproximación Idis*:

- se simulan los puntos de operación a 100W y 340W pertenecientes a la Trayectoria de Mínima Corriente Eficaz calculada para los datos de la Tabla 3.11 y $k_L = 10$.
- se incluye la simulación de un punto de operación a 260W, sobre la Trayectoria de Mínima Corriente Eficaz y la Trayectoria de Mínima Corriente Eficaz 2, para mostrar las diferencias en la corriente eficaz entre las dos. Se añade la estimación de pérdidas en ambos casos para comprobar cómo varía el balance entre las pérdidas en conducción y conmutación.

Para validar el estudio de la solución a partir de las condiciones de la *Aproximación Idis* se utiliza para i_{dis} un valor de 0,5A.

Las simulaciones se realizan con el software PSIM® y se representan con MATLAB®.

El Modo de Conmutación, el tipo de patrón TPS, los parámetros de control, y la potencia que caracteriza a los puntos de operación que se utilizan para la validación por simulación, se muestran en la Tabla 4.14 y la Tabla 4.15. En las columnas de la derecha se añade la corriente $i_{1,rms}$ eficaz y la máxima diferencia absoluta entre i_1 e i_2 de los resultados de simulación.

Tabla 4.14 Puntos de operación analizados en simulación para validar la *Aproximación Idis0*

Patrón de modulación	SM	D_1 S78 SM2 (4.61) como D_1 universal					
		D_1	D_2	φ_{ad}	Potencia	$i_{1,rms}$	$ i_1 - i_2 _{m\acute{a}x.}$
TPS	SM1	0,72	0,35	0,14	100W	1,17A	0,36A
TPS–EPS	SM3*	1	0,66	0,29	340W	2,99A	0,24A
TPS–PS	SM3*	1	1	0,5	460W	4,82A	0A
TPS	SM2	0,57	0,27	0,19	100W	1,25A	0,39A

Tabla 4.15 Puntos de operación analizados en simulación para validar la *Aproximación Idis*

<i>D₁ S34 SM1 (4.45) como D₁ universal</i>							
Patrón de modulación	SM	D_1	D_2	φ_{ad}	Potencia	$i_{1,rms}$	$ i_1 - i_2 _{m\acute{a}x.}$
TPS	SM1	0,86	0,37	0,12	100W	1,26A	0,44A
TPS–EPS	SM3*	1	0,66	0,28	340W	3,24A	0,26A
TPS–EPS	SM3*	1	0,523	0,253	260W	2,6A	0,37A
TPS–EPS	SM3*	1	0,559	0,237	260W	2,56A	0,34A

En la penúltima columna de ambas tablas, se puede apreciar que la solución a partir de la *Aproximación Idis0* tiene menor corriente para la misma potencia que los puntos de la solución de la *Aproximación Idis*. En la última columna, se puede apreciar que la diferencia absoluta en las corrientes i_1 e i_2 se reduce conforme se utilizan los distintos patrones de modulación hasta llegar a 0A en TPS–PS.

4.4.2.1 Simulaciones con *D₁ S78 SM2 como D₁ universal*

En esta subsección se muestran los resultados de simulación de los escenarios escogidos para validar el funcionamiento del convertidor MCB³ utilizando como plano *D₁ universal* el plano *D₁ S78 SM2 (4.61)*, resultado de utilizar la *Aproximación Idis0* en la reducción de las pérdidas de conmutación, sección 4.3.1.1.

Cada una de las simulaciones proporcionadas se compone de un conjunto de gráficas que muestran: las tensiones diferenciales alternas v_{11} y v_{22} ; la tensión drenador–fuente, v_{DS} , y la corriente de drenador, i_s , de uno de los transistores; la corriente i_1 y la corriente i_2 y, por último, la corriente i_μ .

Se escogen como transistores para representar en las simulaciones: el transistor flotante S_1 del Puente 1, su complementario referido a masa, S_2 , y el transistor flotante S_7 del Puente 2.

En la Figura 4.40 (a) se observan las formas de onda representativas en el punto de operación a 100W. Este punto de operación se encuentra el tramo de la Trayectoria de Mínima Corriente Eficaz a su paso por SM1. Se puede apreciar una diferencia evidente entre las corrientes i_1 e i_2 (en negro y rojo respectivamente). La diferencia máxima, 0,36A (Tabla 4.14) corresponde al pico de la corriente magnetizante i_μ mostrada en la última gráfica. Se puede apreciar también, que a diferencia del Capítulo 3, el mismo punto de operación a 100W dentro de la Trayectoria de Mínima Corriente Eficaz no está en la concurrencia del flanco de bajada de las señales v_{11} y v_{22} , si no que $t_{1HL} > t_{2HL}$.

En la Figura 4.40 (b) se muestra la diferencia entre las corrientes i_1 e i_2 en el instante t_{1LH} (flanco de subida de la señal v_{11}), correspondiente al encendido del transistor S_1 .

Debido a que la corriente i_1 (t_{ILH}) es negativa, se cumple la condición de encendido con ZVS, de acuerdo a las condiciones establecidas en la Tabla 4.5 para esta *Aproximación*.

Figura 4.40 Con D_1 S78 SM2 como D_1 universal: (a) Formas de onda simuladas del convertidor MCB³ @100, (b) Diferencia entre las corrientes i_1 e i_2 en el instante de conmutación del transistor S_1

En la Figura 4.41 (a) se observan las formas de onda representativas en el punto de operación a 340W, con el patrón de modulación esta vez en TPS–EPS, siendo ya $D_1 = 1$.

Figura 4.41 Con D_1 S78 SM2 como D_1 universal: (a) Formas de onda simuladas del convertidor MCB³ @340W, (b) Diferencia entre las corrientes i_1 e i_2 en el encendido del transistor S_2

Este punto de operación, por tanto, pertenece a la zona truncada del plano D_1 S78 SM2 en SM3*. En este caso la diferencia entre las corrientes i_1 e i_2 es menor que en el caso anterior, con una diferencia máxima de 0,24A (Tabla 4.14), coincidente con el pico de la corriente magnetizante i_μ en la última gráfica.

En la Figura 4.41 (b) se muestra en este caso las corrientes i_1 e i_2 en el instante $t_{1HL} + T_{sw}/2$ cuando conmuta S_2 (Tabla 3.5). Esto permite apreciar que la corriente i_1 (que gobierna el transistor S_2) es positiva por la bobina L_1 (según el criterio de la Figura 4.1) y, por tanto, que circulaba de fuente a drenador en el instante de encendido, lo que quiere decir que la conmutación se realiza con ZVS.

Las variables de control en este punto de operación tienen un valor muy similar al escenario equivalente en el Capítulo 3 (Tabla 3.14), debido a que en ambas soluciones el plano D_1 *universal* utilizado se encuentra saturado y por tanto su influencia en el cómputo del punto de operación óptimo es menor.

En la Figura 4.42 (a) se muestran las formas de onda representativas en el punto de operación a potencia máxima, con patrón de modulación TPS–PS. Este patrón se caracteriza por tener $D_1 = D_2 = 1$, y la modulación únicamente regulada por φ_{ad} que en este caso alcanza su máximo, 0,5 (equivalente a 90° o $T_{sw}/4$).

Figura 4.42 Con D_1 S78 SM2 como D_1 *universal*: (a) Formas de onda simuladas del convertidor MCB³ @460W, (b) Diferencia entre las corrientes i_1 e i_2 en el encendido del transistor S_7

La diferencia entre las corrientes i_1 e i_2 es teóricamente 0A, por no haber tramos de 0V en las tensiones diferenciales v_{11} y v_{22} . Esto se comprueba en la Figura 4.42 (a), donde $i_1(t_{2HL})$ e $i_2(t_{2HL})$, aparecen superpuestas. La misma Figura 4.42 (b) muestra que la

corriente i_2 , que es la que circula por S_7 , es negativa en el instante de encendido en t_{2HL} , Tabla 4.5, lo que permite su conmutación en ZVS.

El siguiente escenario sirve para demostrar que el uso de la ecuación $D_1 S78 SM2$ produce puntos de operación con ZCS en los transistores de la rama S_7 – S_8 en SM2. Para llevarlo a cabo, se muestra las formas de onda representativas de un punto de operación a 100W en SM2, Figura 4.43 (a), y el detalle del encendido del transistor S_7 en la Figura 4.43 (b).

En ambas figuras se puede ver que la corriente i_1 , que gobierna S_7 , es exactamente 0 con $k_L = 10$ en el instante de encendido en t_{2HL} .

Figura 4.43 Con $D_1 S78 SM2$ como $D_1 universal$: (a) Formas de onda simuladas para el convertidor MCB³ @100W en SM2, (b) Diferencia entre las corrientes i_1 e i_2 en la conmutación del transistor S_7

4.4.2.2 Simulaciones con $D_1 S34 SM1$ como $D_1 universal$

En esta subsección se muestran los resultados de simulación de los escenarios escogidos para validar el funcionamiento del convertidor MCB³ utilizando como plano $D_1 universal$ el plano $D_1 S34 SM1$ (4.45), resultado de utilizar la *Aproximación Idis* en la minimización de las pérdidas de conmutación, sección 4.3.1.1.

Cada una de las simulaciones proporcionadas se compone de un conjunto de gráficas que muestran: las tensiones diferenciales alternas v_{11} y v_{22} ; la tensión drenador–fuente, v_{DS} , y la corriente de drenador, i_S , de uno de los transistores; la corriente i_1 y la corriente i_2 y, por último, la corriente i_μ .

Se escogen como transistores para representar en las simulaciones los transistores flotantes: S_1 del Puente 1, S_3 del Puente 1 y S_7 del Puente 2.

En la Figura 4.44 se muestran los puntos de operación en la Trayectoria de Mínima Corriente Eficaz a 100W, Figura 4.44 (a), y a 340W, Figura 4.44 (b). Los datos de las variables de control a las que se obtienen se pueden ver en la Tabla 4.15.

Los comentarios sobre a las formas de onda v_{11} y v_{22} e i_μ en las simulaciones equivalentes en la sección anterior, Figura 4.40 (a) y Figura 4.41 (a), son válidos también para las formas de onda análogas de la Figura 4.44.

El punto de operación a 100W de la Figura 4.44 (a) corresponde a un perfil de corriente en el Modo de Conmutación SM1, dentro del área coloreada en azul del mapa de distribución de los Modos de Conmutación de la Figura 4.30. Tomando como ejemplo en este caso la conmutación del transistor S_1 , se puede ver que la corriente i_1 era negativa y menor a 0,5A (valor de i_{dis}) antes de producirse el encendido. Este hecho cumple la condición que se le impone a la conmutación de los transistores según la *Aproximación Idis* para considerar *Soft-switching*.

El punto de operación a 340W que se muestra en la Figura 4.44 (b), corresponde a un perfil de corriente en SM3*, localizado dentro del área coloreada en amarillo en la Figura 4.30.

En este caso, se utiliza S_7 como demostración de la conmutación de un transistor en el Puente 2 asociado a la corriente i_2 . Se puede ver que, en el instante de la conmutación, la corriente i_2 es negativa menor que i_{dis} . Así, se cumple la condición la *Aproximación Idis* para considerar *Soft-switching*.

Figura 4.44 Con D_1 S34 SM1 como D_1 universal: (a) Formas de onda simuladas para el convertidor MCB³ @100W, (b) Formas de onda simuladas para el convertidor MCB³ @340W

El punto a P_{max} ocurre en el punto de operación con $D_1 = D_2 = 1$ y $\phi_{ad} = 0,5$ independientemente de la ecuación que se utilice como D_1 *universal*. Por ello, el resultado de la simulación sería igual al de la Figura 4.42.

En la Figura 4.45 se muestran dos opciones para dar 260W, pertenecientes cada una a la Trayectoria de Mínima Corriente Eficaz Figura 4.45 (a), y a la Trayectoria de Mínima Corriente Eficaz 2 Figura 4.45 (b).

Figura 4.45 Formas de onda del convertidor MCB³ @260W con D_1 S34 SM1 como D_1 *universal*: (a) en la Trayectoria de Mínima Corriente Eficaz y (b) en la Trayectoria de Mínima Corriente Eficaz 2

En la Figura 4.45 (a) se muestra un punto de operación según los resultados de la Trayectoria de Mínima Corriente Eficaz (curva negra en la Figura 4.38 (a) y (b)), que ofrece puntos de operación con *Soft-switching* o “Quasi- *Soft-switching*” en todo el rango de potencia. En concreto, la potencia mostrada corresponde a un punto en la región “Quasi- *Soft-switching*”, señalado en la Figura 4.46 como “SS”. En este punto de operación la corriente i_1 eficaz es 2,6A.

En la Figura 4.45 (b) se muestra un punto de operación según los resultados de la Trayectoria de Mínima Corriente Eficaz 2, que escoge para cada carga el punto de operación que proporciona la mínima corriente eficaz (curva roja en la Figura 4.38 (a) y (b)), aunque esto implique *Hard-switching* en una o varias ramas. Este punto de operación se ha señalado en la Figura 4.46 como “HS”. En este punto de operación la corriente i_1 eficaz es 2,56A.

En ambas imágenes de la Figura 4.45 se ha escogido el transistor S_3 para demostrar el funcionamiento en ambos escenarios, regidos por la corriente i_2 . En la Figura 4.45 (a), la corriente i_2 tiene un valor de 0A en el encendido de S_3 . Este hecho no cumple la

condición de la *Aproximación Idis*, pero sí cumple marginalmente la condición de la *Aproximación Idis0*. En concreto, produce una conmutación “Quasi- *Soft-switching*” desde el punto de vista de la *Aproximación Idis* en S_3 , de tipo ZCS por estar en el límite de las condiciones de la *Aproximación Idis0*. En la Figura 4.45 (b), la corriente i_2 es ligeramente mayor que 0A, por lo que la conmutación se hace con *Hard-switching*.

Figura 4.46 Localización de los puntos simulados en la Figura 4.45

En la Figura 4.47 se muestra la estimación de pérdidas en los transistores para los dos escenarios de la Figura 4.45. La estimación se realiza con el módulo térmico de PSIM® del transistor SIHP25N40D (ANEXO G).

Se puede ver que la opción con “Quasi- *Soft-switching*” que se mostraba en la Figura 4.45 (a) tiene más pérdidas en conducción que escenario de la Figura 4.44 (b), por tener una corriente eficaz mayor. Sin embargo, las pérdidas por conmutación son más pequeñas en comparación con el escenario con *Hard-switching*. En el diseño que se estudia, realizado bajo las especificaciones eléctricas de la Tabla 3.11, las pérdidas totales en los transistores son mayores en el caso de utilizar el punto de operación que tiene menos corriente eficaz, pero que conmuta con *Hard-switching*.

Figura 4.47 Estimación de pérdidas de conducción y conmutación en los transistores del convertidor MCB³ @260W en SM3* (a) con “Quasi- *Soft-switching*” en la Trayectoria de Mínima Corriente Eficaz (b) con *Hard-switching* en la Trayectoria de Mínima Corriente Eficaz 2.

4.4.3 Validación mediante resultados experimentales

Para validar los resultados teóricos y de simulación, se utiliza el mismo prototipo del convertidor MCB³ de 460W utilizado en la validación experimental del Capítulo 3 modificado para tener $k_L = 10$, Figura 4.48.

La etapa de potencia del convertidor MCB³ se monta utilizando el componente magnético integrado, *MI*, en vez de tres componentes discretos para L_1 , L_2 y L_μ .

Figura 4.48 (a) Prototipo del convertidor MCB³ con magnetismo integrado, (b) Set-up de medida

Esta opción es equivalente a tener tres componentes magnéticos en el en Enlace CA: dos bobinas discretas y un transformador de modo común, *TMC*, y permite mayor densidad de volumen en el convertidor. El modelado y diseño del componente magnético *MI* se aborda en Capítulo 5 de este documento de tesis.

La Tabla 4.16 resume la información de los componentes principales del prototipo del convertidor MCB³.

A lo largo de esta sección, se muestran los resultados experimentales de algunos de los escenarios más representativos de los utilizados en la validación mediante resultados de simulación. En concreto, se seleccionan los puntos de operación de la Tabla 4.17.

Para cada punto de operación se muestran: las tensiones diferenciales v_{11} y v_{22} en amarillo y púrpura, respectivamente, usando la misma escala, la cual se muestra en la parte inferior de las imágenes; la corriente i_1 por el devanado primario del CMI, en el canal *Ch3* con color púrpura y la corriente i_2 por la bobina L_2 en color gris; un detalle del encendido de los transistores S_2 (Puente 1, dependiente de i_1), S_4 (Puente 1, dependiente de i_2) o S_6 (Puente 2, dependiente de i_1).

Tabla 4.16 Resumen de las características de los componentes del Enlace CA en el prototipo

Componentes del Enlace CA			
Componente	Cantidad	Modelo	Información adicional
C_1, C_2	2	KRM55WR71H226MH01K	22 μ F, Condensador cerámico
MI	1	E41/17/12	$L_l = 73,28 \mu\text{H}$ $L_\mu = 665,59 \mu\text{H}$
Componentes de los Puentes			
Componente	Cantidad	Modelo	Información adicional
S_l a S_8	8	SIHP25N40D	450V _{DS} , 25A, $C_{oss} = 177\text{pF}$
Driver	8	EL7104CSZ	Salida no invertida, $V_{GS} = 8\text{V}$
C_{in1}, C_{out1}	2	20 μ F	MKP
C_{in2}, C_{out2}	4	4,7nF	MKP
DSP	1	TMS320F28335	–

Tabla 4.17 Puntos de operación de validación experimental

D_1 S78 SM2 (4.61) como D_1 universal					
Patrón de modulación	SM	D_1	D_2	φ_{ad}	Potencia
TPS	SM1	0,72	0,35	0,14	100W
TPS–EPS	SM3*	1	0,66	0,29	340W
D_1 S34 SM1 (4.45) como D_1 universal					
Patrón de modulación	SM	D_1	D_2	φ_{ad}	Potencia
TPS	SM1	0,86	0,37	0,12	100W
TPS–EPS	SM3*	1	0,66	0,28	340W
TPS–PS	SM3*	1	1	0,5	460W

4.4.3.1 Resultados experimentales con D_1 S78 SM2 como D_1 universal

En la Figura 4.49 se muestran los resultados experimentales del punto de operación a 100W sobre la Trayectoria de Mínima Corriente Eficaz calculada utilizando la ecuación D_1 S78 SM2 (4.61) como D_1 universal.

La Figura 4.49 (a) permite ver que el punto de operación se encuentra en SM1 y tiene modulación TPS, distinguiéndose tramos en los que una o las dos tensiones diferenciales son 0V. En esta figura se ha señalado el encendido ZVS de todos los transistores. Las dos imágenes de la Figura 4.49 presentan gran similitud con los resultados de la validación mediante simulación de la sección anterior correspondientes, Figura 4.40.

La característica disposición de las tensiones diferenciales de la Figura 4.49 (a) provoca el perfil que muestran las corrientes i_l e i_2 en la Figura 4.49 (b). Se puede ver,

que a diferencia de lo que ocurría en el punto de operación equivalente mostrado para el MCB³ *ideal*, debido a que los flancos de bajada de las señales v_{11} y v_{22} no coinciden (encendido de las ramas S_3 – S_4 , S_7 – S_8), se observan 8 segmentos en el perfil de corriente.

Se puede observar que la corriente i_1 es negativa en el encendido de S_1 y S_6 y positiva en el encendido de S_2 y S_5 , lo que según el criterio de signos que se mostró en la Figura 4.1 haría que la corriente circulase en el sentido de descargar la capacidad parásita de estos transistores antes de su encendido, y cumpliría la condición de *Soft-switching* simplificada de la *Aproximación Idis0*, Tabla 3.6.

Figura 4.49 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 100W en la Trayectoria de Mínima Corriente Eficaz para D_1 S78 SM2 (4.61) como D_1 universal

La corriente i_2 se aprecia diferente y menor a la corriente i_1 por acción del acoplamiento no ideal caracterizado por $k_L = 10$. La corriente i_2 es negativa en el encendido de los transistores S_4 y S_7 , y positiva en el encendido de S_3 y S_8 , de manera que se cumplen las condiciones de *Soft-switching* de la *Aproximación Idis0*, Tabla 4.5.

En la Figura 4.50 se muestra el detalle del encendido del transistor S_2 , resaltado en color azul en la figura anterior.

Figura 4.50 Detalle del encendido de S_2 con ZVS a 100W

Se puede ver que se obtiene *Soft-switching* de tipo ZVS como se predijo, ya que la tensión $v_{DS\ S2}$ cae a 0V antes de su encendido en el flanco de subida de la señal $v_{GS\ S2}$. Esto ocurre por la acción de la descarga de la capacidad parásita asociada a través de i_1 , que tiene un valor positivo (negativo por la capacidad parásita, de acuerdo al criterio de signos de la Figura 4.1).

En la Figura 4.51 se muestran los resultados experimentales del punto de operación a 340W sobre la Trayectoria de Mínima Corriente Eficaz calculada utilizando la ecuación $D_1\ S78\ SM2$ (4.61) como $D_1\ universal$. Las dos imágenes en la Figura 4.51 presentan gran similitud con los resultados de la validación mediante simulación de la sección anterior correspondientes, Figura 4.41.

La Figura 4.51 (a) permite ver que el punto de operación se encuentra en SM3* y tiene modulación TPS–EPS. Esto se puede ver en que sólo la tensión diferencial v_{22} tiene tramos a 0V, mientras que la tensión v_{11} del Puente 1, permanece a V_1 durante medio periodo, y a $-V_1$ durante la segunda mitad. En la figura se ha señalado el encendido ZVS de todos los transistores.

Las corrientes i_1 e i_2 son mucho más similares a esta potencia, como se predijo en la teoría, por lo que aparecen prácticamente superpuestas.

Figura 4.51 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 340W en la Trayectoria de Mínima Corriente Eficaz para $D_1\ S78\ SM2$ (4.61) como $D_1\ universal$

De nuevo, los signos de ambas corrientes coinciden con las condiciones de la *Aproximación Idis0*, por lo que se valida la teoría con que se obtuvo $D_1\ S78\ SM2$ (4.61) como $D_1\ universal$.

Sin embargo, en la Figura 4.52 se puede observar que, aunque la corriente i_2 (a cuyo trazado pertenece el transistor S_4 representado) tiene el signo correcto antes del encendido de S_4 , en el flanco de subida de la señal $v_{GS\ S4}$, no es suficiente para que la tensión $v_{DS\ S4}$ llegue a 0V. Esto es debido a que las condiciones de *Soft-switching* de la simplificación de la *Aproximación Idis0* no prevén un valor de corriente de descarga suficientemente

grande para descargar el condensador parásito del transistor. Además, las diferencias inherentes a las tolerancias en los componentes, los parásitos de los cables o los que genera el rutado de la PCB pueden afectar a la consecución de *Soft-switching*.

Figura 4.52 Detalle del encendido de S_4 con ZVS a 340W

4.4.3.2 Resultados experimentales con D_1 S34 SM1 como D_1 universal

En la Figura 4.53 se muestran los resultados experimentales del punto de operación a 100W sobre la Trayectoria de Mínima Corriente Eficaz calculada utilizando la ecuación D_1 S34 SM1(4.61) como D_1 universal.

La Figura 4.53 (a) muestra el punto de operación equivalente al de la Figura 4.49 para la *Aproximación Idis*. Se distingue la modulación con patrón TPS puro, por lo que hay tramos en los que una o las dos tensiones diferenciales son 0V. De la misma manera que en las imágenes previas, se señala el encendido ZVS de todos los transistores.

Figura 4.53 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 100W en la Trayectoria de Mínima Corriente Eficaz para D_1 S34 SM1(4.61) como D_1 universal

Al igual que ocurría en el ensayo equivalente de la Figura 4.49 (b), en el perfil que muestran las corrientes i_1 e i_2 , en la Figura 4.53 (b) se observan 8 segmentos, propios de la modulación TPS. Se verifica que la corriente i_2 es negativa e igual a 0,5A (valor de i_{dis}) en el encendido de S_4 y positiva e igual a 0,5A en el encendido de S_3 , de acuerdo al criterio

de signos para la corriente (Figura 4.1) por estar utilizando la ecuación D_1 S34 SMI(4.61) (4.45), ya que los puntos contenidos en ese plano hacen precisamente que el valor de la corriente en la conmutación sea exactamente i_{dis} .

También, se valida el cumplimiento de las condiciones de *Soft-switching* según la *Aproximación I_{dis}* , Tabla 4.5, ya que la corriente i_1 es negativa y de un valor menor a i_{dis} en el encendido de S_1 y S_6 , además de positiva y mayor a i_{dis} en el encendido de S_2 y S_5 . Por su parte, i_2 cumple ser negativa y menor que i_{dis} en el encendido de S_1 , y positiva y mayor que i_{dis} en el de S_8 .

Ambas imágenes en la Figura 4.53 presentan gran similitud con los resultados de la validación mediante simulación de la sección anterior correspondientes, Figura 4.44 (a).

Finalmente, en la Figura 4.54 se observa el detalle del encendido del transistor S_2 como ejemplo de obtención de ZVS por el uso de la ecuación D_1 S34 SMI(4.61) (4.45) como D_1 universal.

Se puede ver que la corriente i_1 , mayor a 0,5A en el encendido, descarga la capacidad parásita de S_2 antes de su encendido, en el flanco de subida de la señal $v_{GS\ S2}$. Esto se puede observar en que la tensión $v_{DS\ S2}$ cae a 0V antes del flanco de subida de la señal $v_{GS\ S2}$.

Figura 4.54 Detalle del encendido de S_2 con ZVS a 100W

En la Figura 4.55 se muestran los resultados experimentales del punto de operación a 340W sobre la Trayectoria de Mínima Corriente Eficaz calculada utilizando la ecuación D_1 S34 SMI(4.61) (4.45) como D_1 universal.

De manera análoga al punto de operación a la misma potencia representado para la solución de la *Aproximación I_{dis0}* , en la Figura 4.55 (a) se puede ver que el punto de operación se encuentra en SM3* y tiene modulación TPS–EPS, al observarse tramos a 0V sólo en la tensión diferencial v_{22} . En esta figura se ha señalado el encendido ZVS de todos los transistores.

Las corrientes i_1 e i_2 son, de nuevo, mucho más similares a esta potencia, por lo que en la Figura 4.55 (b) aparecen prácticamente superpuestas. Los signos de ambas corrientes en los instantes de encendido de los transistores coinciden con las condiciones de *Soft-switching* según la *Aproximación Idis*, con lo que se valida la teoría correspondiente en la sección 4.3.1.4.

Ambas imágenes en la Figura 4.55 presentan gran similitud con los resultados de la validación mediante simulación de la sección anterior correspondientes, Figura 4.44 (b).

Figura 4.55 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 340W en la Trayectoria de Mínima Corriente Eficaz para D_1 S34 SM1(4.61) como D_1 universal

En la Figura 4.56 se muestra el detalle del encendido del transistor S_4 .

Figura 4.56 Detalle del encendido de S_4 con ZVS a 340W

Se puede observar que la corriente i_2 descarga la capacidad parásita de S_4 antes del encendido del transistor, en el flanco de subida de la señal $v_{GS S4}$. Esto quiere decir que la conmutación se realiza con *Soft-switching* de tipo ZVS.

Por último, en la Figura 4.57, se observa el punto de operación que produce la potencia máxima (460W) con las variables de control saturadas en sus máximos: $D_1 = D_2 = 1 = T_{sw}/2$, $\varphi_{ad} = 0,5$ (90°).

Debido a las características del patrón de modulación TPS–PS ($D_1 = D_2 = 1$ y φ_{ad} como única variable de control), la selección de una u otra ecuación para D_1 universal no tiene efectos en el perfil de corriente ni, por tanto, impacto en conseguir o no conmutaciones *Soft-switching*. Por ello, los puntos de operación que aparecieran en las Trayectorias de Mínima Corriente Eficaz de ambas *Aproximaciones* con modulación TPS–PS serían exactamente iguales en términos de formas de onda, estrés en los componentes, y pérdidas. Debido a esto, el punto de operación de la Figura 4.57 es el mismo para las dos *Aproximaciones*, aunque se haya escogido mostrarlo en esta subsección.

Figura 4.57 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 460W en la Trayectoria de Mínima Corriente Eficaz para D_1 S34 SMI(4.61) como D_1 universal

La similitud de las imágenes de la Figura 4.57 con los resultados de la validación mediante simulación de la Figura 4.53, demostrados para la *Aproximación Idis*, ilustra la validez de la explicación anterior.

En la Figura 4.57 (a), se puede ver que por tratarse de un punto de operación con patrón TPS–PS ambas señales diferenciales, v_{11} y v_{22} , se aprecian sin tramos a 0V. El encendido de los transistores se representa simultáneo en los flancos de las señales diferenciales.

Como se puede observar en la Figura 4.57 (b), también en este punto de la Trayectoria de Mínima Corriente Eficaz se cumplen las condiciones de *Soft-switching* de la *Aproximación Idis*, con lo que se puede afirmar que la teoría y simulaciones que respaldan la selección de D_1 S34 SMI(4.61) (4.45) como D_1 universal es correcta. Aquí, i_1 es negativa y menor que i_{dis} en el encendido de S_1 y S_6 , y positiva y mayor que i_{dis} en el encendido de S_2 y S_5 . Al mismo tiempo, i_2 es negativa y menor que i_{dis} en el encendido de los transistores S_4 y S_7 , y positiva y mayor que i_{dis} en el encendido de S_3 y S_8 . De esta manera, se cumplen las condiciones de *Soft-switching* de la *Aproximación Idis*, Tabla 4.5.

En la Figura 4.58 se observa el detalle de la conmutación ZVS del transistor S_6 . En este escenario la corriente i_1 es ampliamente menor que i_{dis} . Por ello, para un tiempo muerto igual al que se ha utilizado en las dos cargas anteriores, la descarga de la capacidad parásita representada por la caída de tensión de la señal $V_{DS\ S6}$ es mucho más rápida e incluso permite observar la conducción del diodo parásito en antiparalelo al transistor.

Figura 4.58 Detalle del encendido de S_6 con ZVS a 460W

4.4.3.3 Análisis de los resultados de rendimiento

La Figura 4.59 muestra las curvas de eficiencia para d nominal (1,94) y $k_L = 10$, en puntos de operación en la Trayectoria de Mínima Corriente según la *Aproximación Idis0* y según la *Aproximación Idis*. A modo de comparación, se incluye la curva de rendimiento que se mostró en el Capítulo 3, utilizando el esquema de modulación original y la configuración del Enlace CA con tres componentes discretos (dos bobinas y un transformados TMC) y $k_L = 70$.

Se puede ver que, las curvas de rendimiento utilizando los puntos de operación en la Trayectoria de Mínima Corriente Eficaz que produce la solución con *Soft-switching* según la *Aproximación Idis0*, es ligeramente menor que la que produce la solución según la *Aproximación Idis*. Que la diferencia sea leve entre ambas es debido a que se produce una compensación de los efectos que se consiguen por el uso de ambas *Aproximaciones*. Aunque la descarga de los condensadores parásitos se asegura en la *Aproximación Idis* por la conmutación ZVS con i_{dis} , la corriente eficaz es mayor para producir el perfil de corriente que consigue ZVS con i_{dis} . La *Aproximación Idis0* no asegura la descarga completa de los condensadores, pero tiene menor corriente eficaz, por lo que las pérdidas de conducción son menores.

El rendimiento en la curva del MCB³ del Capítulo 3 es menor durante todo el rango de potencia, aunque mantiene la misma tendencia. La mejoría global del rendimiento del MCB³ obtenido en este Capítulo es debida a un mejor uso de la modulación TPS, que considera las diferencias entre i_1 e i_2 con el ratio k_L .

Figura 4.59 Curvas de rendimiento experimentales del convertidor MCB³ con operación elevadora (Caso 3)

4.5 Conclusiones

En este capítulo, se han obtenido las ecuaciones de los elementos pasivos del Enlace CA en función del factor k_L (ratio entre la inductancia magnetizante, L_μ , y la inductancia de L_l), epígrafe 4.1. Su dependencia con k_L requiere la modificación de las ecuaciones de corriente i_l e i_2 por las ramas del Enlace CA, que ya no pueden considerarse iguales, epígrafe 4.1.

La diferenciación de las corrientes i_l e i_2 , que gobiernan las ramas de transistores S_1-S_2 y S_5-S_6 , y S_3-S_4 y S_7-S_8 , respectivamente, hace necesaria la modificación de la modulación basada en TPS descrita en el capítulo anterior para el convertidor MCB³ con acoplamiento ideal. El objetivo es posibilitar la conmutación con *Soft-switching* al mayor número de transistores y, a la vez, tener mínima corriente eficaz para cada carga en todo el rango de especificación para cualquier ratio k_L . Dicha modificación se aborda en la sección 4.3.

La modificación de la estrategia original de reducción de las pérdidas en conmutación se aborda en la sección 4.3.1, donde se estudian los volúmenes de puntos de operación que producen *Soft-switching* en cada Modo de Conmutación de interés, y por ende también se identifican las regiones con *Hard-switching*. El estudio se realiza a partir de los planos D_1 en función de D_2 , φ , k_L y d , que consiguen que la corriente en la conmutación de cada rama de transistores sea cero o negativa (*Aproximación Idis0*), o negativa de un valor mínimo i_{dis} (*Aproximación Idis*).

Los resultados del estudio llevado a cabo muestran que bajo las condiciones de la *Aproximación Idis0*, el uso del plano D_1 S78 SM2 (4.93) como D_1 universal produce conmutaciones *Soft-switching* en todos los transistores siempre que los puntos de operación permanezcan dentro de las fronteras de funcionamiento, identificadas en la sección 4.3.1.5, con $i_{dis} = 0$.

De manera equivalente, bajo las condiciones de la *Aproximación Idis*, el uso del plano D_1 S34 SM1 (4.45) como D_1 universal produce conmutaciones *Soft-switching* en todos los transistores siempre que se cumplan las condiciones de las fronteras de funcionamiento indicadas en la sección 4.3.1.5. El cumplimiento total de las condiciones de la *Aproximación Idis* proporcionará conmutaciones con ZVS en las 4 ramas de transistores. Su incumplimiento produce conmutaciones aquí denominadas “Quasi- *Soft-switching*”, siempre que en el mismo punto de funcionamiento se cumplan, al menos, las condiciones de la *Aproximación Idis0*. Este tipo de conmutación no garantiza la descarga completa de las capacidades parásitas, aunque sí reduce las pérdidas en conmutación.

Se estudia también el impacto de la variación de k_L y d en la deformación de los volúmenes solución en cada Modo de Conmutación de interés, y la validez de las ecuaciones seleccionadas como D_1 universal atendiendo a cada *Aproximación*. De este estudio se concluye que el mayor impacto lo ocasiona el incremento de d , que disminuye el volumen solución de los Modos de Conmutación progresivamente hasta llegar al límite (4.86). Las mismas conclusiones se aplican para las dos *Aproximaciones*.

En la sección 4.3.2 las ecuaciones de D_1 universal obtenidas para cada *Aproximación* se utilizan en el cálculo de la Trayectoria de Mínima Corriente Eficaz que persigue minimizar las pérdidas en conducción.

La búsqueda de esta Trayectoria se realiza utilizando una modificación del algoritmo que se desarrolló para el cálculo equivalente en el Capítulo 3. Esta modificación incluye la posibilidad de limitar el espacio de búsqueda a los puntos de operación que cumplan las condiciones *Soft-switching* de la *Aproximación Idis0* e *Idis*.

Del estudio de los resultados obtenidos se concluye que:

- La Trayectoria de Mínima Corriente Eficaz transcurre por el interior de SM1 en vez de por la frontera superior como ocurría en el estudio equivalente del Capítulo 3, si k_L no es suficientemente grande (idealmente infinito).
- El esquema de modulación basado en TPS será TPS puro hasta la potencia en el punto I_1 (cuyo valor se obtiene en la sección 4.3.1.5). A continuación, los patrones TPS–EPS y TPS–PS se suceden a lo largo de la Trayectoria calculada por el Algoritmo de Búsqueda de puntos de operación óptimos. P_{max} se alcanza al final de ésta con TPS–PS.
- La Trayectoria de Mínima Corriente Eficaz siempre encuentra un camino para ir desde la potencia mínima a P_{max} atravesando regiones de funcionamiento en las que, o bien hay *Soft-switching* o “Quasi- *Soft-switching*” en todas las ramas de transistores.
- La Trayectoria de Mínima Corriente Eficaz 2, cuyo resultado se basa únicamente en los puntos de operación que producen la mínima corriente

eficaz para cada potencia, produce un resultado diferente de la Trayectoria de Mínima Corriente Eficaz. Este cambio ocurre por tener k_L finito, y especialmente por imponer i_{dis} como condición de *Soft-switching*.

En el ANEXO E se puede ver el diagrama de flujo con el resumen de las conclusiones del desarrollo teórico del proceso de modificación de los mecanismos de reducción de pérdidas para el Caso 3. En el mismo diagrama de flujo se puede ver la estrategia a seguir en el Caso 2, cuyo detalle se describe en el Capítulo 5.

En base a la información proporcionada, será criterio del diseñador escoger las condiciones para asumir *Soft-switching* (*Aproximación Idis0* o *Idis*) y la Trayectoria de Mínima Corriente Eficaz, concediendo prioridad a los puntos de operación que favorezcan las conmutaciones *Soft-switching*, “*Quasi- Soft-switching*” o únicamente mínima corriente eficaz, en base a la aplicación en que se utilice la topología, y a la especificación eléctrica.

El desarrollo teórico se valida con la simulación en varios escenarios representativos en la sección 4.4.2. Los resultados obtenidos prueban la validez de la teoría demostrando la corrección de la operación pronosticada y asientan el límite de $k_L > 50$ para poder asumir un acoplamiento magnético ideal en el convertidor MCB³.

Se realiza también una validación experimental, sección 4.4.3, utilizando magnetismo integrado en la configuración de la etapa de potencia del MCB³. Se comprueba que los resultados coinciden con la previsión teórica, y se valida que mediante la modificación del esquema de modulación basado en TPS del Capítulo 3, es posible encontrar una Trayectoria de Mínima Corriente Eficaz con *Soft-switching* o “*Quasi- Soft-switching*” en todos los transistores para todo el rango de potencia, para cualquier d (V_2/V_1) con la *Aproximación Idis0*, y siempre que d sea menor que d_{max} (4.86) con la *Aproximación Idis*.

Capítulo 5

Funcionamiento del convertidor MCB³ con
acoplamiento no–ideal en modo Reductor

CAPÍTULO 5. FUNCIONAMIENTO DEL CONVERTIDOR MCB³ CON ACOPLAMIENTO NO–IDEAL EN MODO REDUCTOR	165
5.1 Modificación de las ecuaciones de corriente y potencia	168
5.1.1 Expresiones de corriente y potencia en modo Reductor–Caso 2	168
5.1.1.1 Corriente i_1 y potencia transferida en modo Reductor	168
5.1.1.2 Corrientes i_μ e i_2 en modo Reductor	173
5.2 Modificación de los mecanismos de reducción de pérdidas	176
5.2.1 Minimización de las pérdidas en conmutación	176
5.2.1.1 Resultados del estudio gráfico de las soluciones <i>Soft-switching</i>	177
5.2.1.2 Obtención de la ecuación D_2 universal	185
5.2.1.3 Fronteras de la operación <i>Soft-switching</i>	191
5.2.2 Minimización de las pérdidas en conducción	195
5.3 Validación de los resultados teóricos	198
5.3.1 Validación mediante resultados de simulación	199
5.3.2 Validación mediante resultados experimentales	204
5.3.2.1 Análisis de los resultados de rendimiento	209
5.4 Conclusiones	210

En este capítulo se obtienen las nuevas ecuaciones de funcionamiento del convertidor MCB³ dependientes de k_L para la operación reductora o Caso 2, y se modifica la estrategia de modulación basada en TPS del Capítulo 3 para mantener la minimización de pérdidas en conmutación y conducción también en este escenario.

El estudio realizado se hace de manera análoga al detallado en el Capítulo 4 para la operación elevadora (Caso 3) del convertidor MCB³. Por ello, en el presente capítulo se centra en los resultados del Caso 2 y sus diferencias con los del Caso 3, simplificando la explicación del procedimiento y los resultados parciales del desarrollo teórico.

La minimización de las pérdidas en conmutación por la consideración de k_L distinto de infinito (acoplamiento no–ideal) se basa en la búsqueda de una ecuación D_2 *universal* que relacione D_2 con D_1 y ϕ_{ad} , de manera que se obtengan conmutaciones suaves, o *Soft-switching*, en todo el rango de potencia en los Modos de Conmutación de interés: SM1, SM2 y SM2* y SM3*.

La búsqueda de las expresiones D_2 *universal* se realiza a partir del estudio gráfico de los puntos de operación que cumplen las condiciones *Soft-switching* en las cuatro ramas de transistores, para cada Modo de Conmutación, siguiendo el mismo procedimiento del Capítulo 4.

El estudio se realiza para las mismas dos condiciones de *Soft-switching* que se utilizan en el Capítulo 4: la *Aproximación Idis0* y la *Aproximación Idis*. Esta última, aumenta el nivel de exigencia para determinar que existe *Soft-switching* respecto a la *Aproximación Idis0*. El resultado del estudio ofrece dos soluciones a D_2 *universal*, una para cada *Aproximación*.

Las expresiones de D_2 *universal* se utilizan en la búsqueda de la Trayectoria de Mínima Corriente Eficaz, para lo que se utiliza el mismo algoritmo *off-line* que en el estudio equivalente del Caso 3. Este algoritmo sugiere los puntos de operación que procuran mínima corriente eficaz para cada potencia, además de *Soft-switching* en el mayor número posible de transistores. Las fronteras de la operación *Soft-switching* según la *Aproximación* se utilizan para condicionar la solución del algoritmo, y se presentan conclusiones sobre las diferencias que se observan por restringir o no el espacio de búsqueda.

La validación de la teoría se realiza con la simulación de varios escenarios representativos para la misma especificación eléctrica del Capítulo 4 y un ratio k_L de 10. Los resultados experimentales sobre un prototipo del convertidor MCB³ con integración magnética refuerzan la validación, con una gran similitud con los resultados teóricos y de simulación.

5.1 Modificación de las ecuaciones de corriente y potencia

Al igual que en la operación elevadora (Caso 3) descrita en el capítulo anterior, el acoplamiento no–ideal de las ramas del Enlace CA del convertidor MCB³ (ratio k_L finito) afecta a las tensiones en los componentes magnéticos y por tanto también a las expresiones de corriente instantánea i_l , i_2 e i_μ . Estos cambios afectan al cálculo de la corriente eficaz y la potencia transferida en todos los Modos de Conmutación, y los hará dependiente de k_L .

Las expresiones de la tensión en las bobinas y el devanado primario del transformador de modo común *TMC* no dependen de la operación, por lo que las expresiones (4.12) y (4.13) obtenidas en el capítulo anterior, son válidas para el Caso 2 y se utilizan en la obtención de las expresiones de corriente y potencia modificadas por k_L . El procedimiento para obtener las nuevas expresiones de corriente y potencia en Caso 2 es el mismo que el que se utiliza para su obtención en Caso 3 en el Capítulo 4.

Los Modos de Conmutación utilizados para el estudio del modo reductor del MCB³ también son SM1, SM2 y SM2*, y SM3*, por su utilidad práctica en la operación del convertidor, según se justificó en el Capítulo 4.

5.1.1 Expresiones de corriente y potencia en modo Reductor–Caso 2

5.1.1.1 Corriente i_l y potencia transferida en modo Reductor

El procedimiento para obtener la corriente i_l en los instantes de conmutación *de referencia* en el modo Reductor (Caso 2) se ejemplifica con su estudio en SM1. La corriente i_l en los instantes de conmutación *de referencia* será útil para el cálculo posterior de la corriente eficaz y la potencia transferida.

Por ser generales, las expresiones del rango de φ/π que define los Modos de Conmutación en Caso 2 (en la Tabla 3.2 del Capítulo 3), y las expresiones de los instantes de conmutación *de referencia*, t_{1LH} , t_{1HL} , t_{2LH} y t_{2HL} (definidos en las ecuaciones (3.4) a (3.7) del Capítulo 3), son válidos también en el contexto de funcionamiento del convertidor MCB³ con k_L finito.

La Figura 5.1, que representa un punto genérico perteneciente a SM1 en Caso 2, se utiliza para ilustrar el desarrollo que la precede.

 Figura 5.1 Tensión y corriente en L_1 en un punto de operación genérico de SM1 en Caso 2

Del perfil de corriente que representa el Modo de Conmutación SM1, se obtiene (5.1) en el primer tramo, que aparece desde el inicio del periodo, de t_{1LH} a t_{1HL} :

$$i_1(t_{1HL}) = i_1(t_{1LH}) + \frac{v_{L1}}{L_1}(t_{1HL} - t_{1LH}) \quad (5.1)$$

donde v_{L1} se define según (5.2), sustituyendo el valor de las señales v_{11} , v_{22} , v_A , v_B y V_{C1} en la ecuación (4.12), durante el tramo t_{1LH} a t_{1HL} .

$$v_{L1} = \frac{(V_1 - V_2)k_L + \frac{V_1 - V_2}{2}}{2k_L + 1} \quad (5.2)$$

En el segundo tramo, la ecuación de la corriente i_1 por la bobina L_1 es (5.3)

$$i_1(t_{2HL}) = i_1(t_{1HL}) + \frac{v_{L1}}{L_1}(t_{2HL} - t_{1HL}) \quad (5.3)$$

donde v_{L1} es (5.4), sustituyendo el valor de las señales v_{11} , v_{22} , v_A , v_B y V_{C1} en la ecuación (4.12), durante el tramo t_{1HL} a t_{2HL} .

$$v_{L1} = \frac{-V_2k_L + \frac{V_1 - V_2}{2}}{2k_L + 1} \quad (5.4)$$

En el tercer tramo, la ecuación de la corriente i_1 es (5.5).

$$i_1(t_{2LH}) = -i_1\left(t_{2LH} + \frac{T_{sw}}{2}\right) = -\left[i_1(t_{2HL}) + \frac{v_{L1}}{L_1}\left(t_{2LH} + \frac{T}{2} - t_{2HL}\right)\right] \quad (5.5)$$

donde v_{L1} es (5.6), sustituyendo el valor de las señales v_{11} , v_{22} , v_A , v_B y V_{C1} en la ecuación (4.12), durante el tramo t_{2HL} a $t_{2LH} + T_{sw}/2$.

$$v_{L1} = \frac{V_1 - V_2}{2(2k_L + 1)} \quad (5.6)$$

Por último, la ecuación de la corriente i_1 durante el tramo $t_{2LH} + T_{sw}/2$ a $t_{1LH} + T_{sw}/2$, conocida la simetría de la forma de onda, es (5.7).

$$i_1(t_{1LH}) = -i_1\left(t_{1LH} + \frac{T_{sw}}{2}\right) = -\left[i_1\left(t_{2LH} + \frac{T_{sw}}{2}\right) + \frac{v_{L1}}{L_1}(t_{1LH} - t_{2LH})\right] \quad (5.7)$$

donde v_{L1} es (5.8), sustituyendo el valor de las señales v_{11} , v_{22} , v_A , v_B y V_{CI} en la ecuación (4.12), durante el tramo final.

$$v_{L1} = \frac{V_2 k_L + \frac{V_1 + V_2}{2}}{2k_L + 1} \quad (5.8)$$

Las ecuaciones, (5.1), (5.3), (5.5) y (5.7) componen un sistema de ecuaciones con cuatro incógnitas, que da como solución las expresiones de la corriente i_l instantánea en los instantes de conmutación *de referencia* en función de las variables de control D_1 , D_2 y φ_{ad} , las tensiones de entrada y salida V_1 y V_2 , y k_L , recogidas de (5.9) a (5.12).

$$i_1(t_{1LH}) = \frac{T_{sw}(2V_2\varphi_{ad} - D_1V_1 + D_1V_2)}{8L_1} - \frac{T_{sw}(V_1 - V_2 - D_1V_1 + D_2V_2)}{8L_1(2k_L + 1)} \quad (5.9)$$

$$i_1(t_{1HL}) = \frac{T_{sw}(2V_2\varphi_{ad} + D_1V_1 - D_1V_2)}{8L_1} - \frac{T_{sw}(V_1 - V_2 - D_1V_1 + D_2V_2)}{8L_1(2k_L + 1)} \quad (5.10)$$

$$i_1(t_{2LH}) = -\frac{T_{sw}(D_1V_1 - D_2V_2)}{8L_1} - \frac{T_{sw}(V_1 - V_2 + 2V_1\varphi_{ad} - D_2V_1 + D_2V_2)}{8L_1(2k_L + 1)} \quad (5.11)$$

$$i_1(t_{2HL}) = \frac{T_{sw}(D_1V_1 - D_2V_2)}{8L_1} + \frac{T_{sw}(V_2 - V_1 + 2V_1\varphi_{ad} + D_2V_1 - D_2V_2)}{8L_1(2k_L + 1)} \quad (5.12)$$

A partir de las expresiones de la corriente i_l instantánea, se puede obtener la expresión de la corriente eficaz i_l según (5.13), construyéndose a partir de la integración parcial de la corriente eficaz entre instantes de conmutación *de referencia* desde el inicio del periodo (establecido en t_{1LH}).

$$\begin{aligned} i_{1,rms}^2 &= \frac{2}{T_{sw}} \int_{t_{1LH}}^{t_{1LH} + T_{sw}/2} i_1^2(t) dt \\ &= \frac{2}{T_{sw}} \left(\int_{t_{1LH}}^{t_{1HL}} \left(i_1(t_{1LH}) + \frac{(V_1 - V_2)k_L + \frac{V_1 - V_2}{2}}{(2k_L + 1)L_1}(t) \right)^2 dt \right. \\ &\quad + \int_{t_{1HL}}^{t_{2HL}} \left(i_1(t_{1HL}) - \frac{V_2 k_L - \frac{V_1 - V_2}{2}}{(2k_L + 1)L_1}(t) \right)^2 dt \\ &\quad + \int_{t_{2HL}}^{t_{2LH} + \frac{T_{sw}}{2}} \left(-i_1(t_{2HL}) - \frac{V_1 - V_2}{2(2k_L + 1)L_1}(t) \right)^2 dt \\ &\quad \left. + \int_{t_{2LH} + T_{sw}/2}^{t_{1LH} + T_{sw}/2} \left(i_1(t_{2LH}) - \frac{V_2 k_L + \frac{V_1 + V_2}{2}}{(2k_L + 1)L_1}(t) \right)^2 dt \right) \end{aligned} \quad (5.13)$$

La expresión de la potencia transferida se obtiene a partir de (5.14), por lo que es necesario en primer lugar obtener la corriente media de entrada, $i_{in,media}$. La corriente

media de entrada coincide con la corriente por la bobina L_I de t_{1LH} a t_{1HL} , cuando están disparados los transistores S_I y S_4 según (5.15).

$$P_{SM1} = V_1 \cdot i_{in,media} \quad (5.14)$$

$$i_{in,media} = \frac{2}{T_{sw}} \int_{t_{1LH}}^{t_{1HL}} i_1(t) \quad (5.15)$$

La expresión de la potencia en SM1 se expresa en (5.16).

$$P_{SM1} = \frac{T_{sw} V_1}{4L_1} \left(V_2 D_1 \varphi_{ad} - \frac{D_1 (V_1 - V_2 - D_1 V_1 + D_2 V_2)}{2(2k_L + 1)} \right) \quad (5.16)$$

Este mismo procedimiento se repite para el resto de Modos de Conmutación de interés (SM2, SM2* a partir de la Figura 5.2 (a), y SM3* a partir de la Figura 5.2 (b)), hasta completar la información de las tablas Tabla 3.8 de corrientes instantáneas y la Tabla 3.9 de potencia nominal en Caso 2.

Figura 5.2 Tensión y corriente en L_I en un punto de operación genérico del Modo de Conmutación (a) SM2 y (b) SM3*

Tabla 5.1 Corriente instantánea i_l en los Modos de Conmutación de interés en Caso 2

SM	Corriente instantánea i_l
SM1	$i_1(t_{1LH}) = \frac{T_{sw}}{8L_1} \left(2V_2\varphi_{ad} - D_1V_1 + D_1V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2(2k_L + 1)} \right)$ $i_1(t_{1HL}) = \frac{T_{sw}}{8L_1} \left(2V_2\varphi_{ad} + D_1V_1 - D_1V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2(2k_L + 1)} \right)$ $i_1(t_{2LH}) = -\frac{T_{sw}}{8L_1} \left(D_1V_1 - D_2V_2 + \frac{V_1 - V_2 + 2V_1\varphi_{ad} - D_2V_1 + D_2V_2}{2(2k_L + 1)} \right)$ $i_1(t_{2HL}) = \frac{T_{sw}}{8L_1} \left(D_1V_1 - D_2V_2 + \frac{V_2 - V_1 + 2V_1\varphi_{ad} + D_2V_1 - D_2V_2}{2(2k_L + 1)} \right)$
SM2 SM2*	$i_1(t_{1LH}) = -\frac{T_{sw}}{8L_1} \left(D_1V_1 - D_2V_2 + \frac{V_1 - V_2 + 2V_2\varphi_{ad} - D_1V_1 + D_1V_2}{2k_L + 1} \right)$ $i_1(t_{1HL}) = \frac{T_{sw}}{8L_1} \left(2V_2\varphi_{ad} + D_2V_1 - D_2V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2k_L + 1} \right)$ $i_1(t_{2LH}) = \frac{T_{sw}}{8L_1} \left(2V_1\varphi_{ad} - D_2V_1 + D_2V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2k_L + 1} \right)$ $i_1(t_{2HL}) = \frac{T_{sw}}{8L_1} \left(D_1V_1 - D_2V_2 + \frac{V_2 - V_1 + 2V_1\varphi_{ad} + D_2V_1 - D_1V_2}{2k_L + 1} \right)$
SM3*	$i_1(t_{1LH}) = -\frac{T_{sw}}{8L_1} \left(2V_2(\varphi_{ad} - 1) + D_1V_1 + D_1V_2 + \frac{V_1 + V_2 - D_1V_1 - D_2V_2}{2k_L + 1} \right)$ $i_1(t_{1HL}) = \frac{T_{sw}}{8L_1} \left(2V_2\varphi_{ad} + D_1V_1 - D_1V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2k_L + 1} \right)$ $i_1(t_{2LH}) = \frac{T_{sw}}{8L_1} \left(2V_1\varphi_{ad} - D_2V_1 + D_2V_2 - \frac{V_1 - V_2 - D_1V_1 + D_2V_2}{2k_L + 1} \right)$ $i_1(t_{2HL}) = \frac{T_{sw}}{8L_1} \left(2V_1\varphi_{ad} - 2V_1 + D_2V_1 + D_2V_2 - \frac{V_1 + V_2 - D_1V_1 - D_2V_2}{2k_L + 1} \right)$

Tabla 5.2 Expresión de la potencia nominal en los Modos de Conmutación de interés en Caso 2

SM	Potencia nominal
SM1	$P = \frac{T_{sw}V_1}{4L_1} \left(V_2D_1\varphi_{ad} - \frac{D_1(V_1 - V_2 - D_1V_1 + D_2V_2)}{2(2k_L + 1)} \right)$
SM2 SM2*	$P =$ $= \frac{T_{sw}V_1}{32L_1} \left(-D_1^2 + 2D_1D_2 + 4D_1\varphi_{ad} - D_2^2 + 4D_2\varphi_{ad} - 4\varphi_{ad}^2 \right.$ $\left. - \frac{D_1^2V_2 - 4D_1^2V_1 + D_2^2V_2 + 4V_2\varphi_{ad}^2 + 4D_1V_2 + 2D_1D_2V_2 + 4D_1V_2\varphi_{ad} - 4D_2V_2\varphi_{ad}}{2k_L + 1} \right)$
SM3*	$P = \frac{T_{sw}V_1}{8L_1} \left(-\frac{V_2(D_1^2 - 2D_1 + D_2^2 - 2D_2 + 4\varphi_{ad}^2 + 2)}{2} \right.$ $\left. + \frac{V_1D_1^2 - V_1D_1 + V_2 - 2V_2\varphi_{ad} - D_2V_2 + 2D_2V_2\varphi_{ad}}{2k_L + 1} \right)$

5.1.1.2 Corrientes i_μ e i_2 en modo Reductor

El procedimiento para obtener la corriente i_μ en los instantes de conmutación *de referencia* en modo Reductor (Caso 2), se ejemplifica para el Modo de Conmutación SM1, utilizando el mismo punto de operación del estudio de i_l , Figura 3.12.

Figura 5.3 Tensión y corriente en L_μ en un punto de operación genérico de SM1 en Caso 2

En el primer tramo que aparece desde el inicio del periodo, establecido en t_{1LH} , la corriente i_μ se define como (5.17).

$$i_\mu(t_{1HL}) = i_\mu(t_{1LH}) + \frac{v_{\mu 1}}{L_\mu} (t_{1HL} - t_{1LH}) \quad (5.17)$$

donde $v_{\mu 1}$ es (5.18), sustituyendo el valor de las señales v_{11} , v_{22} , v_A , v_B y V_{C1} en la ecuación (4.13), durante el tramo de t_{1LH} a t_{1HL} .

$$v_{\mu 1} = \frac{V_1 - V_2}{2} - \frac{(V_1 - V_2)k_L + \frac{V_1 - V_2}{2}}{2k_L + 1} \quad (5.18)$$

En el segundo tramo, la ecuación de la corriente i_μ por la inductancia magnetizante, L_μ es (5.19)

$$i_\mu(t_{2HL}) = i_\mu(t_{1HL}) + \frac{v_{\mu 1}}{L_\mu} (t_{2HL} - t_{1HL}) \quad (5.19)$$

donde $v_{\mu 1}$ es (5.20), sustituyendo el valor de las señales v_{11} , v_{22} , v_A , v_B y V_{C1} en la ecuación (4.13), durante el tramo t_{1HL} a t_{2HL} .

$$v_{\mu 1} = \frac{V_1 - V_2}{2} - \frac{\frac{V_1 - V_2}{2} - V_2 k_L}{2k_L + 1} \quad (5.20)$$

En el tercer tramo, la ecuación de la corriente i_μ es (5.21)

$$i_\mu(t_{2LH}) = -i_\mu\left(t_{2LH} + \frac{T}{2}\right) = -\left[i_\mu(t_{2HL}) + \frac{v_{\mu 1}}{L_\mu} \left(t_{2LH} + \frac{T}{2} - t_{2HL}\right)\right] \quad (5.21)$$

donde $v_{\mu 1}$ es (5.22), sustituyendo el valor de las señales v_{11} , v_{22} , v_A , v_B y V_{CI} en la ecuación (4.13), durante el tramo t_{2HL} a $t_{2LH} + T/2$.

$$v_{\mu 1} = \frac{V_1 - V_2}{2} - \frac{V_1 - V_2}{2(2k_L + 1)} \quad (5.22)$$

Por último, conocida la simetría de la forma de onda en el periodo, la ecuación de la corriente i_μ durante el tramo $t_{2LH} + T_{sw}/2$ a $t_{1LH} + T_{sw}/2$ es (5.23).

$$i_\mu(t_{1LH}) = -i_\mu\left(t_{1LH} + \frac{T_{sw}}{2}\right) = -\left[i_\mu\left(t_{2LH} + \frac{T_{sw}}{2}\right) + \frac{v_{\mu 1}}{L_\mu}(t_{1LH} - t_{2LH})\right] \quad (5.23)$$

donde $v_{\mu 1}$ es (5.24), sustituyendo el valor de las señales v_{11} , v_{22} , v_A , v_B y V_{CI} en la ecuación (4.13), durante el tramo final.

$$v_{\mu 1} = \frac{V_1 + V_2}{2} - \frac{V_2 k_L + \frac{V_1 + V_2}{2}}{2k_L + 1} \quad (5.24)$$

Las ecuaciones (5.17), (5.19), (5.21) y (5.23), componen un sistema de ecuaciones con cuatro incógnitas, cuya solución son las expresiones de la corriente i_μ instantánea en los instantes de conmutación *de referencia* en función de las variables de control D_1 , D_2 y φ_{ad} , las tensiones de entrada y salida V_1 y V_2 , y k_L , (5.25) a (5.28).

$$i_\mu(t_{1LH}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)} \quad (5.25)$$

$$i_\mu(t_{1HL}) = i_\mu(t_{1LH}) \quad (5.26)$$

$$i_\mu(t_{2LH}) = -\frac{T_{sw}k_L(V_1 - V_2 + 2V_1\varphi_{ad} - D_2V_2 + D_2V_1)}{4L_\mu(2k_L + 1)} \quad (5.27)$$

$$i_\mu(t_{2HL}) = \frac{T_{sw}k_L(V_2 - V_1 + 2V_1\varphi_{ad} - D_2V_2 + D_2V_1)}{4L_\mu(2k_L + 1)} \quad (5.28)$$

Este mismo procedimiento se repite para los Modos de Conmutación SM2, SM2*, Figura 5.4 (a), y SM3*, Figura 5.4 (b), con lo que se completa la Tabla 5.3 de corriente instantánea i_μ en los Modos de Conmutación de interés en Caso 2.

Una vez obtenidas, las expresiones de corriente instantánea de i_l e i_μ , las expresiones de la corriente instantánea en i_2 se obtienen de la resta de las dos anteriores.

Figura 5.4 Tensión y corriente en L_μ en un punto de operación genérico del Modo de Conmutación (a) SM2 y (b) SM3*

Tabla 5.3 Corriente instantánea i_μ en los Modos de Conmutación de interés en Caso 2

SM	Corriente instantánea i_μ
SM1	$i_\mu(t_{1LH}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{1HL}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2LH}) = -\frac{T_{sw}k_L(V_1 - V_2 + 2V_1\varphi_{ad} - D_2V_2 + D_2V_1)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2HL}) = \frac{T_{sw}k_L(V_2 - V_1 + 2V_1\varphi_{ad} - D_2V_2 + D_2V_1)}{4L_\mu(2k_L + 1)}$
SM2 SM2*	$i_\mu(t_{1LH}) = -\frac{T_{sw}k_L(V_1 - V_2 + 2V_2\varphi_{ad} - D_1V_1 + D_1V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{1HL}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2LH}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2HL}) = \frac{T_{sw}k_L(V_2 - V_1 + 2V_1\varphi_{ad} + D_2V_1 - D_2V_2)}{4L_\mu(2k_L + 1)}$
SM3*	$i_\mu(t_{1LH}) = -\frac{T_{sw}k_L(V_1 + V_2 - D_1V_1 - D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{1HL}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 - D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2LH}) = -\frac{T_{sw}k_L(V_1 - V_2 - D_1V_1 + D_2V_2)}{4L_\mu(2k_L + 1)}$
	$i_\mu(t_{2HL}) = -\frac{T_{sw}k_L(V_1 + V_2 - D_1V_1 - D_2V_2)}{4L_\mu(2k_L + 1)}$

5.2 Modificación de los mecanismos de reducción de pérdidas

El Caso 2 del MCB³ se define en el Capítulo 3 por las características: $V_1 < V_2$ y $D_2 > D_1$, por lo que representa el caso complementario al Caso 3.

Las similitudes y equivalencia entre ambos Casos hacen que sea posible utilizar el mismo procedimiento establecido para el Caso 3 en el Capítulo 4, en el estudio del Caso 2. En este epígrafe se muestran únicamente los resultados principales del estudio de las modificaciones realizadas a los mecanismos de reducción de pérdidas en Caso 2, obtenidos siguiendo el citado procedimiento.

A modo de recordatorio, se señala que la modificación de los mecanismos de reducción de pérdidas se realiza en base a la minimización de las pérdidas de conmutación y a las de conducción.

Para la minimización de las pérdidas conmutación:

- 5) Se estudian los puntos de operación que cumplen las condiciones *Soft-switching* en las cuatro ramas de transistores para cada Modo de Conmutación de interés.
- 6) Se evalúan los planos que delimitan la solución *Soft-switching* anterior como posible solución *Soft-switching* de los demás Modos de Conmutación, con el objetivo de encontrar la ecuación D_2 universal.

La ecuación D_2 universal busca permitir *Soft-switching* al convertidor MCB³ en todos los transistores y rango de potencia para todos los Modos de Conmutación, de manera equivalente al propósito de D_1 universal en Caso 3.

La modificación de los mecanismos de reducción de pérdidas en conducción utiliza la ecuación D_2 universal como punto de partida para obtener una nueva Trayectoria de Mínima Corriente Eficaz, a partir de puntos de operación que ya tienen *Soft-switching*.

5.2.1 Minimización de las pérdidas en conmutación

De la misma manera que en el estudio del Caso 3, la minimización de las pérdidas en conmutación parte de la conmutación *Soft-switching* de los transistores.

El estudio para determinar si se obtienen conmutaciones con *Soft-switching* se establece de acuerdo con el cumplimiento o no de los mismos dos niveles de condiciones que se establecieron para el Caso 3: *Aproximación Idis0* y *Aproximación Idis*. De acuerdo con esto, las inecuaciones para las corrientes i_1 o i_2 aplicando las condiciones de la *Aproximación Idis* e *Idis0* son las mismas que se establecieron para el Caso 3, Tabla 4.5.

Una vez establecidas las condiciones que deben cumplir los puntos de operación para tener *Soft-switching*, el estudio del volumen Solución *Soft-switching* en los Modos de Conmutación de interés, SM1, SM2 (con conclusiones idénticas al SM2*) y SM3*, se realiza bajo el mismo procedimiento que el descrito para el Caso 3, sección 4.3.1.2.

La única diferencia entre ambos casos reside en que, para el Caso 2 la Solución *Soft-switching* se basa en el estudio de D_2 , en función de D_1 y φ_{ad} , en vez de en el estudio de D_1 , en función de D_2 y φ_{ad} . Por ello, los planos límite de la Solución *Soft-switching* de cada Modo de Conmutación relativos al Caso 2 se nombran con el identificador D_2 S– (rama de transistores) SM– (identificador de Modo). Por ejemplo, el plano D_2 S12 SM1, corresponderá al plano D_2 , que es función de las otras dos variables de la modulación TPS, y representa la solución con *Soft-switching* (0A si el plano pertenece a la *Aproximación Idis0*, o i_{dis} si pertenece a la *Aproximación Idis*) en la rama compuesta por los transistores S_1 – S_2 en el Modo de Conmutación SM1.

Las conclusiones del estudio del volumen de puntos de operación de la Solución *Soft-switching* de cada Modo de Conmutación del Caso 2 son equivalentes a las del Caso 3, contemplando las siguientes equivalencias, (5.29) – (5.32):

$$D_2 \text{ S12} \approx D_1 \text{ S78} \quad (5.29)$$

$$D_2 \text{ S34} \approx D_1 \text{ S56} \quad (5.30)$$

$$D_2 \text{ S56} \approx D_1 \text{ S34} \quad (5.31)$$

$$D_2 \text{ S78} \approx D_1 \text{ S12} \quad (5.32)$$

El símbolo “ $\approx$ ” quiere decir que, si bien existen diferencias entre los planos, se comportan de una manera equivalente. Este comportamiento se mostrará en las figuras que ilustran esta sección.

5.2.1.1 Resultados del estudio gráfico de las soluciones *Soft-switching*

Estudio gráfico de las soluciones con *Soft-switching* en SM1

En primer lugar, se establecen las inecuaciones que deben cumplir las corrientes instantáneas $i_1(t_{1LH})$, $i_1(t_{2LH})$, $i_2(t_{1HL})$ y $i_2(t_{2HL})$ en SM1 para tener *Soft-switching* para la *Aproximación* considerada, *Idis0* o *Idis*, Tabla 4.5, a partir de la información de las corrientes en los instantes *de referencia* en SM1, obtenidas en la sección 5.1.1. Las corrientes instantáneas i_1 en el Caso 2 se obtienen de la Tabla 3.8, SM1. Las de la corriente i_2 se obtienen de la resta de los instantes homólogos en i_1 (Tabla 3.8, SM1) menos i_μ (Tabla 5.3, SM1).

A continuación, se despeja D_2 de las inecuaciones de i_1 e i_2 resultantes del proceso anterior.

- 7) Despejando D_2 de la inecuación correspondiente a $i_1(t_{1LH})$ de la Tabla 4.5 se obtiene la inecuación (5.41). El término $D_2 S12 SM1$ del resultado, se recoge en la Tabla 5.4, (5.33) o (5.34), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_1 originalmente.
- 8) Despejando D_2 de la inecuación correspondiente a $i_2(t_{1HL})$ de la Tabla 4.5 se obtiene la inecuación (5.42). El término $D_2 S34 SM1$ del resultado, se recoge en la Tabla 5.4, (5.35) o (5.36), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.
- 9) Despejando D_2 de la inecuación correspondiente a $i_1(t_{2LH})$ de la Tabla 4.5 se obtiene la inecuación (5.42). El término $D_2 S56 SM1$ del resultado, se recoge en la Tabla 5.4, (5.37) o (5.38), según la condición de la *Aproximación Idis0* e *Idis* que se haya escogido para establecer la inecuación de i_1 originalmente.

Tabla 5.4 Planos D_2 Límite que permiten el cumplimiento de la condición *Soft-switching* en SM1, Caso 2

Rama de transistores	Aprox.	Ecuación del plano D_2 Límite
$S_1 - S_2$	<i>Idis0</i>	$D_2 S12 SM1 = \frac{D_1[d(1 + 2k_L) - 2k_L - 1]}{d} + 2\varphi_{ad}(1 + 2k_L) + 1 \quad (5.33)$
	<i>Idis</i>	$D_2 S12 SM1 = \frac{D_1[d(1 + 2k_L) - 2k_L - 1]}{d} + 2\varphi_{ad}(1 + 2k_L) + 1 + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 d} \quad (5.34)$
$S_3 - S_4$	<i>Idis0</i>	$D_2 S34 SM1 = \frac{D_1[d(1 + 2k_L) - 2k_L - 1]}{d} - 2\varphi_{ad}(1 + 2k_L) \quad (5.35)$
	<i>Idis</i>	$D_2 S34 SM1 = \frac{D_1[d(1 + 2k_L) - 2k_L - 1]}{d} - 2\varphi_{ad}(1 + 2k_L) + 1 + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 d} \quad (5.36)$
$S_5 - S_6$	<i>Idis0</i>	$D_2 S56 SM1 = \frac{D_1(1 + 2k_L) - d + 2\varphi_{ad} + 1}{2dk_L + 1} \quad (5.37)$
	<i>Idis</i>	$D_2 S56 SM1 = \frac{D_1(1 + 2k_L) - d + 2\varphi_{ad} + 1}{2dk_L + 1} + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 (2dk_L + 1)} \quad (5.38)$
$S_7 - S_8$	<i>Idis0</i>	$D_2 S78 SM1 = \frac{D_1(1 + 2k_L) - d - 2\varphi_{ad} + 1}{2dk_L + 1} \quad (5.39)$
	<i>Idis</i>	$D_2 S78 SM1 = \frac{D_1(1 + 2k_L) - d - 2\varphi_{ad} + 1}{2dk_L + 1} + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 (2dk_L + 1)} \quad (5.40)$

- 10) Despejando D_2 de la inecuación correspondiente a $i_2(t_{2HL})$ de la Tabla 4.5 se obtiene la inecuación (5.44). El término $D_2 S78 SM1$ del resultado, se recoge en la Tabla 5.4, (5.39) o (5.40), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.

Los puntos de operación $D_1-D_2-\varphi_{ad}$ pertenecientes a SM1 en Caso 2 deben cumplir las inecuaciones (5.41) a (5.44), para obtener *Soft-switching* en las cuatro ramas de transistores, independientemente de la *Aproximación*.

$$D_2 \geq D_2 S12 SM1 \quad (5.41)$$

$$D_2 \geq D_2 S34 SM1 \quad (5.42)$$

$$D_2 \geq D_2 S56 SM1 \quad (5.43)$$

$$D_2 \geq D_2 S78 SM1 \quad (5.44)$$

A los términos a la derecha de las inecuaciones (5.41) a (5.44), recogidos en la Tabla 5.4 se les denomina planos D_2 Límite de SM1.

Debido a la localización relativa de los planos D_2 Límite, la inecuación (5.45) resume las condiciones que tienen que cumplir D_2 en SM1 para proporcionar *Soft-switching* en todos los transistores, a igualdad de D_2 y φ_{ad} .

$$D_2 S12 SM1 \leq D_2 \leq D_2 S56 SM1 \quad (5.45)$$

En la Figura 5.5 (a) se muestra la Solución Saturada, obtenida para la *Aproximación Idis0*. En la Figura 5.5 (b) se muestra la Solución Saturada, obtenida para la *Aproximación Idis*. En ambas imágenes se señala el espacio de soluciones *Soft-switching*, que incluye los planos D_2 Límite: el volumen $J_1I_1F_1E_1H_1G_1$ en la *Aproximación Idis0*, y el volumen $J_1I_1F_1G_1$, para la *Aproximación Idis*.

Como se puede ver los resultados son muy similares a los que se obtuvieron en el estudio de SM1 en el Caso 3, prácticamente intercambiando los planos según la equivalencia descrita en las ecuaciones (5.29) a (5.32).

La expresión (5.45) también es válida para los planos según la *Aproximación Idis*, aunque obligar al cumplimiento de estas condiciones hace que el plano $D_2 S12 SM2$ se desplace hacia φ_{ad} menores, el plano $D_2 S56 SM1$ hacia D_1 menores y el plano $D_2 S34 SM1$ hacia D_2 mayores. Estos desplazamientos reducen el volumen de puntos de operación con *Soft-switching* respecto al que se obtenía de aplicar la *Aproximación Idis0*.

Figura 5.5 Resultados del volumen de puntos de operación con *Soft-switching* sobre la Solución Saturada en SM1 según (a) la *Aproximación Idis0*, y (b) la *Aproximación Idis*

La justificación del desplazamiento de los planos de acuerdo con las condiciones de la *Aproximación Idis* es equivalente a la que se describió para esta *Aproximación* en el Modo de Conmutación SM1 en la sección 4.3.1.3 del Capítulo 4, observando las equivalencias (5.29) – (5.32). El desplazamiento permite que la corriente llegue al valor i_{dis} positivo o negativo según corresponda a cada transistor, para cumplir las condiciones de la Tabla 4.6.

Estudio gráfico de las soluciones con *Soft-switching* en SM2

Los Modos de Conmutación SM2 y SM2* comparten las ecuaciones de corriente instantánea, y sólo difieren en los límites del rango de φ_{ad} . Por ello, las conclusiones del estudio de uno de ellos son válidas para los dos.

Primero, se establecen las inecuaciones que deben cumplir las corrientes instantáneas $i_1(t_{1LH})$, $i_1(t_{2LH})$, $i_2(t_{1HL})$ y $i_2(t_{2HL})$ en SM2 y SM2* para tener *Soft-switching* según las condiciones las *Aproximaciones Idis0* e *Idis*, Tabla 4.5, a partir de la información de las corrientes en los instantes *de referencia* obtenidas en la sección 5.1.1. Las expresiones de las corrientes instantáneas i_1 en el Caso 2 se obtienen de la Tabla 3.8, SM2. Las de la corriente i_2 se obtienen de la resta de los instantes homólogos en i_1 (Tabla 3.8, SM2) menos i_μ (Tabla 5.3, SM2).

A continuación, se despeja D_2 de las inecuaciones de i_1 e i_2 resultantes del proceso anterior.

- 11) Despejando D_2 de la inecuación correspondiente a $i_1(t_{1LH})$ de la Tabla 4.5 se obtiene la inecuación (5.54). El término $D_2 S12 SM2$ en ésta, se recoge en la Tabla 5.5, (5.46) o (5.47), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_1 originalmente.

- 12) Despejando D_2 de la inecuación correspondiente a $i_2(t_{1HL})$ de la Tabla 4.5 se obtiene la inecuación (5.55). El término $D_2 S34 SM2$ en ella, se recoge en la Tabla 5.5, (5.48) o (5.49), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.
- 13) Despejando D_2 de la inecuación correspondiente a $i_l(t_{2LH})$ de la Tabla 4.5 se obtiene la inecuación (5.56). El término $D_2 S56 SM2$ del resultado, se recoge en la Tabla 5.5, (5.50) o (5.51), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_l originalmente.
- 14) Despejando D_2 de la inecuación correspondiente a $i_2(t_{2HL})$ se obtiene el la inecuación (5.57). El término $D_2 S78 SM2$ en el resultado, se recoge en la Tabla 5.5, (5.52) o (5.53), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.

En la Tabla 5.5 se recoge la expresión de los términos a la derecha de las inecuaciones (5.54) a (5.57), denominados planos D_2 Límite, obtenidos para SM2.

Tabla 5.5 Planos D_2 Límite que permiten el cumplimiento de la condición *Soft-switching* en SM2, Caso 2

Rama de transistores	<i>Aprox.</i>	Ecuación del plano D_2 Límite
$S_1 - S_2$	<i>Idis0</i>	$D_2 S12 SM2 = \frac{D_1(d + 2k_L) - d + 2d\varphi_{ad} + 1}{d(2k_L + 1)} \quad (5.46)$
	<i>Idis</i>	$D_2 S12 SM2 = \frac{D_1(d + 2k_L) - d + 2d\varphi_{ad} + 1}{d(2k_L + 1)} - \frac{8L_1 i_{dis}}{T_{sw} V_1 d} \quad (5.47)$
$S_3 - S_4$	<i>Idis0</i>	$D_2 S34 SM2 = D_1 \left(1 + 2k_L - \frac{2k_L}{d} \right) - \frac{1}{d} - 2\varphi_{ad}(1 + 2k_L) + 1 \quad (5.48)$
	<i>Idis</i>	$D_2 S34 SM2 = D_1 \left(1 + 2k_L - \frac{2k_L}{d} \right) - \frac{1}{d} - 2\varphi_{ad}(1 + 2k_L) + 1 + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 d} \quad (5.49)$
$S_5 - S_6$	<i>Idis0</i>	$D_2 S56 SM2 = \frac{D_1 + d + 2\varphi_{ad}(1 + 2k_L) - 1}{2k_L(1 - d) + 1} \quad (5.50)$
	<i>Idis</i>	$D_2 S56 SM2 = \frac{D_1 + d + 2\varphi_{ad}(1 + 2k_L) - 1}{2k_L(1 - d) + 1} - \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 [2k_L(1 - d) + 1]} \quad (5.51)$
$S_7 - S_8$	<i>Idis0</i>	$D_2 S78 SM2 = \frac{D_1(1 + 2k_L) - d - 2\varphi_{ad} + 1}{2dk_L + 1} \quad (5.52)$
	<i>Idis</i>	$D_2 S78 SM2 = \frac{D_1(1 + 2k_L) - d - 2\varphi_{ad} + 1}{2dk_L + 1} + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 (2dk_L + 1)} \quad (5.53)$

Los puntos de operación D_1 – D_2 – φ_{ad} pertenecientes a SM2 deben cumplir las inecuaciones (5.54) a (5.57) para obtener *Soft-switching* en las cuatro ramas de transistores, independientemente de la *Aproximación*.

$$D_2 \leq D_2 \text{ S12 SM2} \quad (5.54)$$

$$D_2 \geq D_2 \text{ S34 SM2} \quad (5.55)$$

$$D_2 \leq D_2 \text{ S56 SM2} \quad (5.56)$$

$$D_2 \geq D_2 \text{ S78 SM2} \quad (5.57)$$

Debido a la localización relativa de los planos D_2 límite en SM2, la condición global que debe cumplir D_2 para proporcionar *Soft-switching* en todos los transistores a igualdad de D_2 y φ_{ad} es (5.58).

$$D_2 \text{ S78 SM2} \leq D_2 \leq D_2 \text{ S12 SM2} \quad (5.58)$$

En la Figura 5.6 (a) se muestra la Solución Saturada obtenida para la *Aproximación Idis0*. En la Figura 5.6 (b) se muestra un detalle del espacio en que se encuentra la Solución *Soft-switching* para esta *Aproximación*.

En SM2, la resolución mediante las condiciones de la *Aproximación Idis* no produce solución, ya que el plano $D_2 \text{ S12 SM2}$ queda por debajo del plano $D_2 \text{ S78 SM2}$, incumpliendo (5.58).

Figura 5.6 Resultados del volumen de puntos de operación con *Soft-switching* sobre la Solución Saturada en SM2 según (a) la *Aproximación Idis0*, y (b) detalle de la Solución *Soft-switching*

Estudio gráfico de las soluciones con Soft-switching en SM3*

En primer lugar, se establecen las inecuaciones que hacen que $i_1(t_{1LH})$, $i_1(t_{2LH})$, $i_2(t_{1HL})$ y $i_2(t_{2HL})$ proporcionen *Soft-switching* a todos los transistores para SM3*, Tabla 4.5, a partir de la información de las corrientes en los instantes *de referencia* obtenidas en la sección 5.1.1. Las expresiones de las corrientes instantáneas $i_1(t_{1LH})$ e $i_1(t_{2LH})$ en SM3* para el Caso 2 se obtienen de la Tabla 3.8. Las de la corriente i_2 se obtienen de la resta de la corriente instantánea i_1 (Tabla 3.8, SM3*) menos la corriente instantánea i_μ (Tabla 5.3, SM3*), en los instantes de conmutación *de referencia* homólogos.

A continuación, se despeja D_2 de las inecuaciones de i_1 e i_2 resultantes del proceso anterior.

- 15) Despejando D_2 de la inecuación correspondiente a $i_1(t_{1LH})$ de la Tabla 4.5 se obtiene la inecuación (5.67). El término $D_2 S12 SM3b$ en ella, se recoge en la Tabla 5.6, (5.59) o (5.60), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_1 originalmente.
- 16) Despejando D_2 de la inecuación correspondiente a $i_2(t_{1HL})$ de la Tabla 4.5 se obtiene la inecuación (5.68). El término $D_2 S34 SM3b$ en la inecuación resultante se recoge en la Tabla 5.6, (5.61) o (5.62), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.
- 17) Despejando D_2 de la inecuación correspondiente a $i_1(t_{2LH})$ de la Tabla 4.5 se obtiene la inecuación (5.69). El término $D_2 S56 SM3b$ en el resultado, se recoge en la Tabla 5.6, (5.63) o (5.64), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_1 originalmente.
- 18) Despejando D_2 de la inecuación correspondiente a $i_2(t_{2HL})$ de la Tabla 4.5 se obtiene la inecuación (5.70). El término $D_2 S78 SM3b$ en el resultado, se recoge en la Tabla 5.6, (5.65) o (5.66), según la condición de la *Aproximación Idis0* o *Idis* que se haya escogido para establecer la inecuación de i_2 originalmente.

En la Tabla 5.6 se recogen la expresión de los términos a la derecha de las inecuaciones (5.67) a (5.70), los planos D_2 Límite de SM3*.

Tabla 5.6 Planos D_2 Límite para las condiciones de *Soft-switching* en SM3*, Caso 2

Rama de transistores	Aprox.	Ecuación del plano D_2 Límite
$S_1 - S_2$	$Idis0$	$D_2 S12 SM3b = D_1 \left(1 + 2k_L - \frac{2k_L}{d} \right) + 2\varphi_{ad}(1 + 2k_L) - 4k_L + \frac{1}{d} - 1 \quad (5.59)$
	$Idis$	$D_2 S12 SM3b = D_1 \left(1 + 2k_L - \frac{2k_L}{d} \right) + 2\varphi_{ad}(1 + 2k_L) - 4k_L + \frac{1}{d} - 1 - \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 d} \quad (5.60)$
$S_3 - S_4$	$Idis0$	$D_2 S34 SM3b = D_1 \left(1 + 2k_L - \frac{2k_L}{d} \right) - 2\varphi_{ad}(1 + 2k_L) - \frac{1}{d} \quad (5.61)$
	$Idis$	$D_2 S34 SM3b = D_1 \left(1 + 2k_L - \frac{2k_L}{d} \right) - 2\varphi_{ad}(1 + 2k_L) - \frac{1}{d} + 1 + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 d} \quad (5.62)$
$S_5 - S_6$	$Idis0$	$D_2 S56 SM3b = \frac{D_1 + d + 2\varphi_{ad}(1 + 2k_L) - 1}{2k_L(1 - d) + 1} \quad (5.63)$
	$Idis$	$D_2 S56 SM3b = \frac{D_1 + d + 2\varphi_{ad}(1 + 2k_L) - 1}{2k_L(1 - d) + 1} - \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 [2k_L(1 - d) + 1]} \quad (5.64)$
$S_7 - S_8$	$Idis0$	$D_2 S78 SM3b = \frac{D_1 - d - 2\varphi_{ad}(1 + 2k_L) + 4k_L + 1}{2k_L(1 + d) + 1} \quad (5.65)$
	$Idis$	$D_2 S78 SM3b = \frac{D_1 - d - 2\varphi_{ad}(1 + 2k_L) + 4k_L + 1}{2k_L(1 + d) + 1} + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw} V_1 [2k_L(1 + d) + 1]} \quad (5.66)$

Los puntos de operación $D_1 - D_2 - \varphi_{ad}$ pertenecientes a SM3* deben cumplir las inecuaciones (5.67) a (5.70) para obtener *Soft-switching* en las cuatro ramas de transistores, independientemente de la *Aproximación*.

$$D_2 \leq D_2 S12 SM3b \quad (5.67)$$

$$D_2 \geq D_2 S34 SM3b \quad (5.68)$$

$$D_2 \leq D_2 S56 SM3b \quad (5.69)$$

$$D_2 \geq D_2 S78 SM3b \quad (5.70)$$

Debido a la localización relativa de los planos D_2 límite, la condición global de las soluciones *Soft-switching* en SM3* es (5.71).

$$D_1 S12 SM3b \leq D_1 \leq D_1 S56 SM3b \quad (5.71)$$

En la Figura 5.7 (a) se muestra la Solución Saturada del Modo SM3*, obtenida para la *Aproximación* $Idis0$. En la Figura 5.7 (b) se muestra la Solución Saturada para las

condiciones de la *Aproximación Idis*. En ambas imágenes, se han destacado las aristas del volumen de puntos con *Soft-switching*: volumen $C_3D_3M_3H_3G_3B_3F_3I_3$ para la *Aproximación Idis0*, y volumen $C_3D_3M_3G_3B_3F_3I_3$ para la *Aproximación Idis*. El punto M_3 se encuentra sobre el plano $D_1 = 1$, en línea con C_3 .

Figura 5.7 Resultados del volumen de puntos de operación con *Soft-switching* sobre la Solución Saturada en SM3* según (a) la *Aproximación Idis0*, y (b) la *Aproximación Idis*

De manera equivalente al comportamiento que se estudió en el Caso 3, se observa que el volumen de la solución *Soft-switching* se reduce cuando aplican las condiciones de la *Aproximación Idis*. Se observa un desplazamiento de los planos, especialmente importante en los planos D_2 S12 SM3b y D_2 S56 SM3b que “cierran” el volumen de soluciones, al que se desplazar hacia D_1 mayores y φ_{ad} mayores respectivamente, para permitir que la corriente i_2 alcance $-i_{dis}$ e i_{dis} (dependiendo del transistor, Tabla 4.6). En la Figura 5.8 se ilustra el desplazamiento de los planos D_2 S12 SM3b y D_2 S56 SM3b utilizando algunos de sus vértices para apoyar la dirección del movimiento.

Figura 5.8 Desplazamiento de los planos D_2 Límite de SM3* con la *Aproximación Idis*. Los planos coloreados representan la localización final por considerar $i_{dis} > 0$.

5.2.1.2 Obtención de la ecuación D_2 universal

En esta sección se estudia la idoneidad de los planos que limitan la región *Soft-switching* en cada Modo de Conmutación estudiados como potencial solución en el resto de Modos. El estudio se realiza de manera análoga al que se describió en la sección equivalente para el Caso 3 en el Capítulo 4, utilizando el mismo procedimiento.

El objetivo es identificar si existe una ecuación D_2 universal (como solución marginal del volumen de soluciones *Soft-switching* de cada Modo) que se pueda utilizar como solución común a todos los Modos de Conmutación.

Para poder considerarse candidato a D_2 universal, el plano candidato debe tener solución $D_2 > 0$ para todo el rango de D_1 (de 0 a 1) y φ_{ad} (de 0 a 0,5) considerados, y ser monótonamente creciente en la dirección positiva del eje D_1 , para permitir alcanzar la potencia máxima al final del patrón de modulación.

El estudio de D_2 universal se realiza para $k_L = 10$ y $d = 0,51$ haciendo uso del programa de gráficos desarrollado en MATLAB® que se utilizó en secciones anteriores. El resultado del estudio se presenta en la Tabla 5.7 y en la Tabla 5.8 en esta sección, de acuerdo con el siguiente código de colores:

- Si la celda está coloreada en verde, el plano evaluado **es también solución** *Soft-switching* del Modo de Conmutación y rama de transistores correspondiente.
- Si la celda está coloreada en blanco, el plano evaluado **no es solución** *Soft-switching* del Modo de Conmutación y rama de transistores correspondiente.

Soluciones de D_2 universal según la “Aproximación I_{dis0} ”

Las ecuaciones candidatas a D_2 universal se buscan entre los planos marginales que componen la Solución *Soft-Switching* de cada Modo de Conmutación: (5.45) para SM1, (5.58) para SM2, (5.71) para SM3*.

De entre ellos, los que cumplen los requisitos para postularse como D_2 universal según la *Aproximación I_{dis0}* son las correspondientes a las que se estudiaron para el Caso 3, observando las equivalencias que se identificaron al principio del epígrafe, (5.29) a (5.32): $D_2 S56 SM1$ (5.37), $D_2 S78 SM2$ (5.52) y $D_2 S12 SM2$ (5.46).

Tabla 5.7 Resultado del estudio para la obtención de D_1 universal según la *Aproximación I_{dis0}* – Caso 2

Plano evaluado	Modo de Conmutación											
	SM1				SM2				SM3*			
	S12	S34	S56	S78	S12	S34	S56	S78	S12	S34	S56	S78
$D_2 S56 SM1$ (5.37)												
					<i>Combinación 1</i> Figura 5.10 (a)				<i>Combinación 2</i> Figura 5.10 (b)			
$D_2 S78 SM2$ (5.52)												
$D_2 S12 SM2$ (5.46)												
	<i>Combinación 3</i> Figura 5.10 (c)								<i>Combinación 4</i> Figura 5.10 (d)			

La Figura 5.9 muestra el resultado de la evaluación de los planos candidatos que produce la *Aproximación Idis0*. Las ramas en las que los planos evaluados no producen solución *Soft-switching* son complementarias a las del Caso 3, Tabla 4.10.

De acuerdo con los resultados, la solución D_2 universal para la *Aproximación Idis0* es el plano D_2 S12 SM2, ya que permite *Soft-switching* en todas las ramas de transistores y todos los Modos de Conmutación de interés, respetando las fronteras de funcionamiento *Soft-switching* identificadas en cada uno de ellos:

- 19) En SM1, su uso proporcionará ZVS a todos los transistores.
- 20) En SM2 y SM2* su uso proporcionará ZCS a la rama S_1-S_2 y ZVS al resto.
- 21) En SM3* proporcionará ZVS a todos los transistores.

Figura 5.9 Resultado de las combinaciones evaluadas para la obtención de D_2 universal según la *Aproximación Idis0*: (a) Combinación 1, (b) Combinación 2, (c) Combinación 3, (d) Combinación 4

En el resultado de la *Combinación 1* en la Figura 5.9 (a) se muestra que el plano D_2 S56 SM1 evaluado en SM2 incumple la condición de *Soft-switching* (5.54), por producir D_2 mayores que D_2 S12 SM2, cuya posición se mostró en la Figura 5.6 (a). El resultado de la *Combinación 2* en la Figura 5.9 (b) muestra que la evaluación del plano D_2 S56 SM1 permite *Soft-switching* en todas las ramas de transistores en SM3*, ya que aparece contenido dentro del volumen solución de delimitado, que se señala por sus aristas. En la *Combinación 3* mostrada en la Figura 5.9 (c), y la *Combinación 4* en la Figura 5.9 (d) se

muestra que el plano D_2 $S12$ $SM2$ en la está contenido en el volumen de soluciones de $SM1$ y en $SM3^*$.

La Figura 5.10 (a) muestra el mapa de la distribución de los Modos de Conmutación en función de D_1 – φ_{ad} del MCB³ en Caso 2 con φ positivo, para $k_L = 10$ y $d = 0,51$ utilizando como D_2 *universal* el plano D_2 $S12$ $SM2$ (5.46). Las zonas coloreadas representan las regiones que cumplen las condiciones *Soft-switching* de la *Aproximación Idis0* para el Caso 2. La Figura 5.10 (b) muestra el mapa de Modos para la misma especificación, pero con $k_L \rightarrow \infty$.

De manera similar a lo que se describió en el Capítulo 4 para el Caso 3, en el Caso 2 el cambio de k_L de ∞ a 10 hace que surjan diferencias en la región con *Hard-switching* de ambas gráficas. El cambio se hace especialmente evidente en el desplazamiento del vértice I_1 hacia D_1 menores y φ_{ad} mayores, y de H_1 hacia φ_{ad} mayores.

Figura 5.10 Mapa de distribución de los Modos de Conmutación de interés con D_2 $S12$ $SM2$ como D_2 *universal*, según la *Aproximación Idis0* con (a) $k_L = 10$ y (b) $k_L \rightarrow \infty$

Ambos cambios están destinados a conseguir que la corriente i_2 cumpla las condiciones de la *Aproximación Idis0*. Se observa que la distribución es la misma que se obtenía del uso del plano D_1 $S78$ $SM2$ como D_1 *universal* para $k_L = 10$, e igual a infinito, en el estudio del Caso 3, Figura 4.28.

Soluciones de D_2 *universal* según la “Aproximación Idis”

En la Tabla 5.8 se observa el resultado de la evaluación de los planos candidatos según las soluciones *Soft-switching* que producen las condiciones de la *Aproximación*

Idis. Al igual que ocurre en el estudio equivalente en el Caso 3, el Modo de Conmutación SM2 no se evalúa ya que no existe Solución *Soft-switching* para la *Aproximación Idis*.

En este caso, sólo el plano D_2 S56 SM1 (5.38) cumple las características necesarias para ser candidato a D_2 Universal. Esto es debido a que probado en el modo de conmutación SM1 y SM3, todas las ramas de transistores (S12, S34, S56 y S78) consiguen *Soft-switching*.

Tabla 5.8 Resultado del estudio para la obtención de D_2 universal según la *Aproximación Idis* – Caso 2

Plano evaluado	Modo de Conmutación							
	SM1				SM3*			
	S12	S34	S56	S78	S12	S34	S56	S78
D_2 S56 SM1 (5.38)								
					Combinación 5 Figura 5.11			

En la Figura 5.11 se muestra el resultado de la *Combinación 5*, en la que se evalúa el plano D_2 S56 SM1 (5.38) en SM3*. El resultado muestra que este plano produce *Soft-switching* todas las ramas de transistores de SM3* cuando está dentro del volumen solución, estudiado en la sección 5.2.1.1.

El uso de D_2 S56 SM1 como D_2 universal produciría:

- 22) En SM1, ZVS a todos los transistores con i_{dis} .
- 23) En SM3*, ZVS en todos los transistores con una corriente de descarga menor o mayor que i_{dis} según el criterio de signos, Tabla 4.5.

Figura 5.11 Resultado de la *Combinación 5* para la obtención de D_2 universal según la *Aproximación Idis*

En la Figura 5.12 (a) se muestra el mapa de la distribución de los Modos de Conmutación con D_2 S56 SM1 (5.38) como D_2 universal para las condiciones de la *Aproximación Idis*, en función de D_1 y φ_{ad} para el MCB³ en Caso 2 con φ positivo, $k_L = 10$ y $d = 0,51$. La Figura 5.12 (b) muestra el mapa con la misma especificación, pero con $k_L \rightarrow \infty$.

Las zonas coloreadas en amarillo y azul oscuro representan las regiones con *Soft-switching* con $i_{dis} \leq 0,5A$ o $\geq 0,5A$ según corresponda, Tabla 4.5, en todos los transistores por el uso del plano D_2 *S56 SM1* (5.38) como D_2 *universal*.

En la rama S_5 – S_6 en SM1, la conmutación se realizará con ZVS a exactamente $0,5A$ por utilizarse el plano D_2 *S56 SM1* (5.38). En las demás ramas de SM1 y en todas en SM3* se obtendrán conmutaciones con ZVS con una corriente por los transistores i_{dis} estrictamente $< 0,5A$ o $> 0,5A$ según corresponda, Tabla 4.5.

Las zonas coloreadas en azul claro representan zonas en las que solo se consigue *Soft-switching* cumpliendo las condiciones de la *Aproximación Idis0*, es decir, que durante la conmutación los transistores tienen una corriente $\leq 0A$, pero mayor que i_{dis} . A esta región se le ha llamado región de “Quasi- *Soft-switching*”.

Las regiones en blanco etiquetadas en rojo tienen *Hard-switching* en al menos una rama de transistores.

De la misma manera que ocurría en el Caso 3, no existe continuidad entre las regiones de soluciones que cumplen los requisitos de la *Aproximación Idis*. Sin embargo, las regiones con “Quasi- *Soft-switching*” sí se tocan en un punto.

La diferencia entre la imagen con $k_L = 10$, Figura 5.12 (a), y $k_L \rightarrow \infty$, Figura 5.12 (b), se aprecia especialmente en el desplazamiento de los vértices I_1 y J_1 hacia D_1 menores en el caso de $k_L = 10$. El resultado es equivalente al de los mapas de soluciones que ofrecía el plano D_1 *S34 SM1* como D_1 *universal* en el Caso 3 (Figura 4.30), cuyos límites aparecen con una línea punteada roja.

Figura 5.12 Mapa de distribución de los Modos de Conmutación de interés con D_2 *S56 SM1* como D_2 *universal*, según la *Aproximación Idis* para (a) $k_L = 10$ y (b) $k_L \rightarrow \infty$

5.2.1.3 Fronteras de la operación *Soft-switching*

Los planos D_2 *universal* tienen la particularidad de pertenecer al volumen de soluciones *Soft-switching* comunes a todas las ramas de transistores en los Modos de Conmutación involucrados. Sin embargo, su uso está sujeto a las fronteras de la operación *Soft-switching* inherentes a cada Modo de Conmutación.

Conocer las fronteras naturales de la Solución *Soft-switching* según la *Aproximación Idis0* e *Idis* para cada Modo de Conmutación es necesario para identificar las barreras de la operación y con ello las regiones con *Hard-switching*. Las expresiones generales que definen las fronteras se pueden utilizar para limitar la operación a la región óptima desde el punto de vista de las pérdidas en conmutación.

En concreto, las fronteras en SM1 y SM3* son especialmente importantes por estar ambos modos involucrados en la Trayectoria de Mínima Corriente Eficaz, clave de la minimización de las pérdidas en conducción (cuyo estudio se desarrolla en la sección 5.2.2)

Las ecuaciones que se proporcionan en esta sección son generales y sirven para las dos *Aproximaciones*, sustituyendo i_{dis} por 0 si se está trabajando con la *Aproximación Idis0*.

Para mantener *Soft-switching* en todos los transistores en SM1, D_1 debe ser menor que el D_1 que define la Frontera F_1I_1 y mayor que el D_1 de la frontera J_1I_1 (Figura 5.5). La primera condición mantendrá *Soft-switching* en las ramas S_5-S_6 y S_7-S_8 , y la segunda en la rama S_1-S_2 . El efecto de considerar estas fronteras se aprecia fácilmente en los ejemplos de la Figura 5.12, donde el contorno de la región con *Soft-switching* en todos los transistores de SM1 se define por F_1I_1 y J_1I_1 .

La condición de D_1 en la Frontera F_1I_1 (5.72) se obtiene de la intersección del plano D_2 $S12$ SM1 (5.34) con $D_1 = 1$ en el volumen SM1. La solución de la inecuación (5.72) hace cumplir la parte derecha de la condición global de *Soft-switching* en SM1, (5.45).

$$D_1 < \text{Frontera } F_1I_1 = d - \frac{2\varphi_{ad}}{2k_L + 1} - \frac{8L_1i_{dis}}{T_{sw}V_2} \quad (5.72)$$

La condición de D_1 en la frontera J_1I_1 (5.73) se obtiene de la intersección del plano D_2 $S12$ SM1 (5.40) con $D_1 = 1$ en el volumen SM1. La solución de la inecuación (5.73) hace cumplir la parte izquierda de la condición global de *Soft-switching* en SM1, (5.45).

$$D_1 > \text{Frontera } J_1I_1 = -2\varphi_{ad} - \frac{1}{2k_L(1-d) - d} \left[1 - 4k_L\varphi_{ad} - \frac{8L_1i_{dis}(2k_L + 1)}{T_{sw}V_1} \right] \quad (5.73)$$

Para mantener la operación *Soft-switching* en todos los transistores en SM3*, D_1 debe ser mayor que el D_1 que define la Frontera F_3D_3 y mayor que el D_1 de la frontera

G₃F₃, Figura 5.7. La primera condición mantendrá *Soft-switching* en la rama S₅–S₆, y la segunda en la rama S₁–S₂. El efecto de considerar estas fronteras se aprecia fácilmente en los ejemplos de la Figura 5.12, donde el contorno de la región con *Soft-switching* en todos los transistores de SM3* se define por F₃D₃ y G₃F₃.

La condición de D_I en la Frontera F₃D₃ (5.74) se obtiene de la intersección del plano $D_2 S56 SM3b$ (5.60) con $D_I = 1$ en el volumen SM3*. La solución de la inecuación (5.74) hace cumplir la parte derecha de la condición global de *Soft-switching* en SM3*, (5.71).

$$D_1 > \text{Frontera } F_3D_3$$

$$= 2k_L(1 - 2\varphi_{ad}) - d(1 + 2k_L) + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw}V_1} + 2 \quad (5.74)$$

La condición de D_I en la Frontera G₃F₃ (5.75), se obtiene de la intersección del plano $D_2 S12 SM3b$ (5.64) con $D_I = 1$ en el volumen SM3*. La solución de la inecuación (5.75) hace cumplir la parte izquierda de la condición global de *Soft-switching* en SM3*, (5.71).

$$D_1 > \text{Frontera } G_3F_3$$

$$= \frac{d \left(4k_L - 2\varphi_{ad}(1 + 2k_L) - \frac{1}{d} + \frac{8L_1 i_{dis}(2k_L + 1)}{T_{sw}V_1 d} + 2 \right)}{2k_L(1 + d) + 1} \quad (5.75)$$

Conocidas las fronteras de funcionamiento, se puede calcular el rango de potencias que va desde la máxima potencia que puede alcanzarse en SM1 manteniendo *Soft-switching* en todos los transistores, P_{II} , y la mínima potencia que vuelve a tener *Soft-switching* en todas las ramas en SM3*, P_{G3} .

Para calcular P_{II} , en primer lugar, se obtiene el φ_{ad} al que ocurre la intersección de la Frontera F₁I₁ (5.72) con la recta que forman la intersección de los planos $D_2 S56 SM1$ y $D_2 S12 SM1$. Esta recta se obtiene igualando las expresiones de ambos planos y despejando la variable D_I . El ángulo de desfase, $\varphi_{ad@II}$ que se obtiene de este proceso es (5.76).

$$\varphi_{ad@II} = \frac{(2k_L + 1)[T_{sw}V_1(1 - d) + 8L_1 i_{dis}]}{4T_{sw}V_1k_L} - \frac{4L_1 i_{dis}(2k_L + 1)^2}{T_{sw}V_1k_L[d(2k_L + 1) + 1]} \quad (5.76)$$

El resultado de $\varphi_{ad@II}$ de la ecuación (5.76) y D_2 según la ecuación (5.72) con φ_{ad} como $\varphi_{ad@II}$ se sustituyen en la ecuación de la potencia en SM1, Tabla 5.2, para obtener P_{II} en el Caso 2.

P_{G3} se obtiene sustituyendo $\varphi_{ad} = 0,5$, y D_2 según la Frontera G₃F₃ (5.75) con $\varphi_{ad} = 0,5$, en la expresión de la potencia en SM3*, Tabla 5.2.

Por último, la mínima ganancia reductora, d_{min} , que permite conmutar todos los transistores bajo las condiciones más restrictivas de *Soft-switching* se puede obtener a partir de las ecuaciones de frontera (5.72) y (5.74), asumiendo que k_L es criterio de diseño.

El límite d_{min} se obtiene, bien despejando d igualando a cero la condición (5.72), bien despejando d igualando a cero la condición (5.74), considerando en ambas $\varphi_{ad} = 0$. En cualquiera de los dos casos, se obtiene (5.77).

$$d_{min} = \frac{T_{sw}V_2}{8L_1i_{dis}} \quad (5.77)$$

Esta expresión es en cierta forma complementaria a la máxima ganancia elevadora en el Caso 3, d_{max} (4.86). Al igual que ocurría entonces, la dependencia con i_{dis} apunta que la *Aproximación Idis* limita la ganancia que permite una solución *Soft-switching* completa. Además, se observa que d_{min} no depende de k_L , por lo que se podrán encontrar soluciones con *Soft-switching* siempre que se respeten las fronteras establecidas.

Las conclusiones sobre la modificación de los volúmenes solución *Soft-switching* por variar k_L y d en el Caso 2, son equivalentes a las presentadas para el Caso 3 en el Capítulo 4, por lo que no se detallan en este estudio para el volumen (entre los planos D_2 Límite) de cada Modos de Conmutación. En cambio, sí se ofrece en este capítulo los mapas de distribución de los Modos de Conmutación por utilizar la ecuación D_2 universal (según la *Aproximación* pertinente), para estudiar el impacto de la variación de k_L , la *Aproximación* y sobre todo el ratio de transformación d , que prueba una vez más ser el parámetro de más impacto en la reducción del área *Soft-switching*. De manera complementaria al modo elevador, la reducción de las área *Soft-switching* la causa especialmente una ganancia d reductora menor.

En la Figura 5.13 se muestra el mapa utilizando D_2 S12 SM2 (5.46) como D_2 universal según el resultado de la *Aproximación Idis0*. Las imágenes (a) y (b) se obtienen para $d = 0,52$, $k_L = 10$ e igual a infinito respectivamente, y se corresponden con las imágenes de la Figura 5.10. Bajo ellas, se muestran los mapas de distribución obtenidos para la misma especificación, pero con $d = 0,33$. Se puede apreciar que la región con *Hard-switching* entre las fronteras F_1I_1 y F_3D_3 se ha hecho más grande. En concreto, en la Figura 5.13 (c) se observa como el movimiento relativo especialmente de G_3 , I_1 y F_1 sigue la tendencia de la Figura 5.13 (a), en el sentido de reducir los puntos de operación que cumplen las condiciones de *Soft-switching*. Estas imágenes son iguales a las obtenidas en el estudio equivalente para el Caso 3 (Figura 4.34), lo que quiere decir que los planos escogidos como universales D_2 S12 SM1 (5.46) en el Caso 2 (*Aproximación Idis0*) y D_1 S78 SM2 (4.61) en el Caso 3 (*Aproximación Idis0*) son iguales intercambiando D_1 con D_2 con $i_{dis} = 0$, cuando las ganancias de ambos modos son complementarias. Para clarificar esto, se utiliza como ejemplo el modo elevador (Caso 3) con $d = 1,94$, que produce la misma solución con la *Aproximación Idis* que el modo reductor (Caso 2) con $d = 1/1,94 = 0,52$ independientemente de la k_L .

Figura 5.13 Resultados con D_2 S56 SM1 (5.38) como D_I universal por el uso de la Aproximación *Idis0*:
 (a) $d = 0,52$ – $k_L = 10$; (b) $d = 0,52$ – $k_L = \infty$; (c) $d = 0,33$ – $k_L = 10$; (d) $d = 0,33$ – $k_L = \infty$

El estudio equivalente para los resultados con la Aproximación *Idis* en la Figura 5.14 revela un comportamiento equivalente al obtenido con la Aproximación *Idis0*. Se vuelve a comprobar que la deformación de las regiones con solución *Soft-switching* es más sensible a la modificación de d que de k_L . Al igual que ocurría en el estudio para la Aproximación *Idis0* anterior, el área de puntos de operación con *Hard-switching* crece con la disminución de d , y culminaría con la desaparición de las regiones con *Soft-switching* en todos los transistores llegando al límite de d_{min} (5.77). Con $d = 0,33$ los puntos de conexión entre las dos regiones con *Soft-switching* según la Aproximación *Idis* permanecen unidos por la región “Quasi- *Soft-switching*” (de color azul claro).

En este caso, las imágenes no coinciden con el estudio equivalente para el Caso 3 (Figura 4.35). Esto ocurre porque, aunque los planos *universales* para la Aproximación *Idis* D_2 S56 SM1 (5.38) (en Caso 2) y D_I S34 SM1 (4.45) (en Caso 3) son iguales intercambiando D_I con D_2 cuando las ganancias de ambos modos son complementarias, con $i_{dis} = 0$, no lo son considerando para i_{dis} un valor distinto de 0.

Figura 5.14 Resultados con D_2 S56 SM3b (5.60) como D_2 universal por el uso de la Aproximación Idis: (a) $d = 0.52$ – $k_L = 10$; (b) $d = 0.52$ – $k_L = \infty$; (c) $d = 0.33$ – $k_L = 10$; (d) $d = 0.33$ – $k_L = \infty$

5.2.2 Minimización de las pérdidas en conducción

En este apartado se muestra la Trayectoria de Mínima Corriente Eficaz sobre los puntos de operación del plano D_2 universal (D_2 S12 SM2 (5.46) o D_2 S56 SM1 (5.38) según la Aproximación utilizada, que producen conmutaciones *Soft-switching* de los transistores en los Modos de Conmutación de interés dentro de las fronteras de funcionamiento que se obtuvieron para ellos en la sección 5.2.1.3.

La Trayectoria de Mínima Corriente Eficaz para el Caso 2 se obtiene utilizando el mismo algoritmo de búsqueda de puntos de corriente mínima para cada potencia que se utilizó en la búsqueda de la Trayectoria óptima del Caso 3, sección 4.3.2.

Esta sección se centra en los resultados que ofrece el algoritmo para el Caso 2, las diferencias entre los resultados obtenidos para las dos Aproximaciones *Idis* e *Idis0* por el uso del plano D_2 S12 SM2 (5.46) o el plano D_2 S56 SM1 (5.38) como D_2 universal respectivamente, y en las diferencias con los resultados que se obtuvieron para el Caso 3.

Las imágenes de la Figura 5.15 muestran las superficies de potencia y corriente eficaz obtenidas con D_2 S12 SM2 (5.46) como D_2 universal, según la solución de la

Aproximación Idiso. Sobre las superficies se superponen bandas de color que señalan cortes con superficies de potencia constante.

La Trayectoria de Mínima Corriente Eficaz se señala con un trazo de color negro en todas las gráficas de la Figura 5.15, y está compuesta por los puntos de operación $D_{1_opt@P_o}-D_{2_opt@P_o}-\phi_{opt@P_o}$ que producen los valores mínimos de corriente eficaz para cada potencia.

Figura 5.15 Con D_2 $SI2$ $SM2$ (5.46) como D_2 universal según la *Aproximación Idiso*: (a) Cortes a potencia constante en la superficie de potencia, (b) detalle de la planta de la superficie de potencia y (c) Cortes a potencia constante en la superficie de corriente eficaz

Se añade una traza roja, denominada “Trayectoria de Mínima Corriente Eficaz 2” que señala la trayectoria compuesta por los puntos con la mínima $i_{L,rms}$ sin limitar la solución a las fronteras de la operación con *Soft–switching*.

Del estudio de la Trayectoria de Mínima Corriente Eficaz para el Caso 2 utilizando D_2 $SI2$ $SM2$ como D_2 universal, por el uso de la *Aproximación Idiso*, se concluye que:

- 24) La Trayectoria de Mínima Corriente Eficaz (de color negro), siempre encuentra un camino de la mínima potencia a P_{max} por las regiones con *Soft-switching* en todas las ramas de transistores (áreas de color gris). Esto es debido a que la potencia P_{II} es mayor que la potencia en el punto P_{G3} .
- 25) La Trayectoria de Mínima Corriente Eficaz transcurre por la frontera superior de SM1 hasta P_{II} , Figura 5.15 (b), y coincide en todo el recorrido con la Trayectoria de Mínima Corriente Eficaz 2.
- 26) El patrón de modulación será TPS puro hasta la potencia en el punto I_1 (cuyo valor se obtiene en la sección 5.2.1.3). A partir de entonces y hasta el punto naranja sólido, etiquetado como P_{EPS} en la Figura 5.15 (a), tendrá un patrón de modulación equivalente a TPS–EPS. El algoritmo de búsqueda encuentra un último tramo de puntos de operación óptimos con patrón TPS–PS (tramo con $D_2 = 1$), a partir del punto P_{EPS} en la Figura 5.15.

El mismo procedimiento se realiza para la solución $D_2 S56 SM1$ como $D_2 universal$, como solución de la *Aproximación Idis*. En la Figura 5.16 se muestran las superficies equivalentes a las de la Figura 5.15 para esta *Aproximación*.

En este caso, la continuidad entre las regiones con *Soft-switching* en todos los transistores según las condiciones de la *Aproximación Idis0* (de color gris) se pierde en el rango de potencias que va desde P_{II} hasta P_{G3} , (cuyo procedimiento de cálculo se describió en 5.2.1.3). Sin embargo, sí es posible encontrar puntos de operación con “Quasi- *Soft-switching*” en todos los transistores (regiones coloreadas en azul claro).

Además, en este caso se observa una clara diferencia con la Trayectoria de Mínima Corriente Eficaz 2, especialmente evidente a baja carga. La decisión última de utilizar una u otra Trayectoria estará supeditada a las especificaciones de la aplicación, y al criterio del diseñador.

El punto de operación señalado de color naranja sólido es la potencia en el cambio de patrón de modulación de TPS puro a TPS–EPS en la Trayectoria de Mínima Corriente Eficaz según la *Aproximación Idis*. Se puede ver que este nivel de potencia es mayor que el punto homólogo para la *Aproximación Idis0* (señalado con un aro de color naranja), ya que el primero debe aparecer en el interior de la región con *Soft-switching* en todos los transistores (superficie gris).

Los términos de búsqueda de puntos óptimos del algoritmo son los mismos que se explicaron en la sección homónima en el Capítulo 4, priorizando los puntos de operación con mínima corriente que cumplan completamente las condiciones de *Soft-switching* de la *Aproximación*, a continuación, los puntos de operación que cumplan las condiciones de la región con “Quasi- *Soft-switching*”. En caso de no existir ninguno con estas características se escoge el punto de operación con mínima corriente eficaz a esa potencia.

El proceso sigue las directrices del diagrama de flujo del algoritmo del ANEXO D cambiando, en los bloques sombreados, D_1 por D_2 y D_1 universal por D_2 universal.

Figura 5.16 D_2 S56 SM1 (5.38) como D_2 universal según la *Aproximación Idis*: (a) Cortes a potencia constante en la superficie de potencia $\varphi_{ad}-D_1-P$, (b) planta de la superficie de potencia, (c) Cortes a potencia constante en la superficie de Corriente Eficaz $\varphi_{ad}-D_1-i_{L,rms}$.

5.3 Validación de los resultados teóricos

En esta sección, el análisis teórico del convertidor MCB³ con $k_L = 10$, como particularización de k_L finito, se valida con simulaciones y resultados experimentales para el Caso 2. La dirección de transferencia de energía se mantiene de izquierda a derecha, es decir, se utilizan desfases φ/π (φ_{ad}) positivos.

Las especificaciones eléctricas para la validación se presentan en la Tabla 5.9.

Tabla 5.9 Especificación eléctrica del convertidor MCB³ con ganancia reductora (Caso 2)

Parámetro	Valor
V_1	240 V
V_2	[124, 200] V – Nominal: 124 V
P_{max}	460 W
f_{sw}	50 kHz

El dimensionamiento de los componentes coincide con el realizado en la sección 4.4.1 para la operación elevadora en Caso 3, por lo que se toman directamente los valores de la Tabla 4.13 para los elementos pasivos del Enlace CA.

5.3.1 Validación mediante resultados de simulación

Para validar los resultados teóricos obtenidos a lo largo del capítulo, se propone una batería de simulaciones que demuestren la operación prevista para el MCB³. La comprobación se realiza al mismo tiempo para D_2 S12 SM2 (5.46) como D_2 universal obtenido bajo las condiciones *Soft-switching* de la *Aproximación Idis0*, y para D_2 S56 SM1 (5.38) como D_2 universal según la *Aproximación Idis*.

Para realizar la validación:

- 27) se simulan los mismos tres puntos de operación con que se validaron los resultados teóricos del Capítulo 4 (100W, 340W y P_{max}), todos pertenecientes a la Trayectoria de Mínima Corriente Eficaz, calculada para los datos de la Tabla 5.9 y $k_L = 10$. El punto de operación a P_{max} es el mismo para las dos *Aproximaciones* por lo que se incluye sólo una vez.
- 28) se incluye la simulación de un punto de operación a 100W en SM2, para demostrar que los transistores S_1 y S_2 conmutan con ZCS por el uso de D_2 S12 SM2 (5.46) como D_2 universal.
- 29) se incluye un punto de operación a 212W que pertenece a la región “Quasi-*Soft-switching*” de la Trayectoria de Mínima Corriente Eficaz, pero que tiene *Hard-switching* en la Trayectoria de Mínima Corriente Eficaz 2 por el uso de D_2 S56 SM1 (5.38) como D_2 universal.

Las simulaciones se realizan con el software PSIM® y se representan con MATLAB®.

El Modo de Conmutación, el tipo de patrón TPS, los parámetros de control, la potencia y la corriente eficaz que caracterizan los puntos de operación de la validación, se muestran en la Tabla 5.10 y la Tabla 5.11.

Cada una de las simulaciones se compone de un conjunto de gráficas que muestran: las tensiones diferenciales alternas v_{11} y v_{22} ; la tensión drenador–fuente, v_{DS} , y la corriente

de drenador, i_s , de uno de los transistores; la corriente i_l y la corriente i_2 ; y, por último, la corriente i_μ . Se escogen como transistores para representar en las simulaciones los transistores flotantes: S_1 del Puente 1, S_5 del Puente 2 y S_7 del Puente 2.

Tabla 5.10 Puntos de operación analizados en simulación para validar la *Aproximación Idis0*

$D_2 S12 SM2$ (5.46) como D_2 universal						
Patrón de modulación	SM	D_1	D_2	φ_{ad}	Potencia	$i_{l,rms}$
TPS	SM1	0,35	0,72	0,17	100W	1,25A
TPS–EPS	SM3*	0,73	1	0,29	340W	3,19A
TPS–PS	SM3*	1	1	0,5	460W	4,82A
TPS	SM2	0,32	0,66	0,19	100W	1,22A

Tabla 5.11 Puntos de operación analizados en simulación para validar la *Aproximación Idis*

$D_2 S56 SM1$ (5.38) como D_2 universal						
Patrón de modulación	SM	D_1	D_2	φ_{ad}	Potencia	$i_{l,rms}$
TPS	SM1	0,41	0,95	0,15	100W	1,23A
TPS–EPS	SM3*	0,73	1	0,29	340W	3,19A
TPS – EPS	SM1	0,49	1	0,25	212W	2,04A
TPS – EPS	SM1	0,46	1	0,26	212W	2,03A

La Figura 5.17 muestra las principales formas de onda del punto de operación a 100W en las Trayectorias de Mínima Corriente Eficaz obtenidas para las condiciones de la *Aproximación Idis0*, Figura 5.17 (a), y de la *Aproximación Idis* Figura 5.17 (b).

Figura 5.17 Formas de onda del convertidor MCB³ @100W en la Trayectoria de Mínima Corriente Eficaz según la solución (a) $D_1 S12 SM2$ como D_2 universal con *Idis0*, (b) $D_1 S56 SM1$ como D_2 universal con *Idis*

En ambas figuras se puede ver que el punto tiene un patrón de modulación TPS puro, distinguiéndose tramos a 0V en las señales diferenciales v_{11} y v_{22} representadas en la primera ventana.

Se puede observar que en la Figura 5.17 (a) los flancos de subida de ambas señales prácticamente coinciden, esto es una característica propia de la frontera entre los Modos de Conmutación SM1 y SM2, que es por donde circula la Trayectorias de Mínima Corriente Eficaz obtenida a partir de la *Aproximación Idis0*.

Esto permite que las corrientes i_1 e i_2 sean ligeramente negativas en el encendido de los transistores, para obtener ZVS según las condiciones de la *Aproximación Idis0*. En el ejemplo de S_1 que se muestra en la segunda gráfica, la corriente i_{S1} que coincide con i_1 en el encendido del transistor, es igualmente negativa.

Sin embargo, en la Figura 5.17 (b) el desfase que produce la potencia requerida es mayor, por lo que los flancos no coinciden. Esto permite que las formas de onda de las corrientes i_1 e i_2 modifiquen su perfil para conseguir que en el instante de conmutación de los transistores sean menores que i_{dis} para cumplir las condiciones de la *Aproximación Idis*. En este caso, el transistor S_1 que se muestra en la segunda gráfica, cuya corriente i_{S1} coincide con i_1 en el encendido, tiene una corriente negativa menor a 0,5A, que es el valor que se ha fijado para i_{dis} .

El cumplimiento de las condiciones de la *Aproximación Idis* permite asegurar que las capacidades parásitas se descargan antes del encendido del transistor complementario, aunque los puntos de operación que las cumplen tienen mayor corriente eficaz a la misma potencia que los de la *Aproximación Idis0*, Tabla 5.10 y Tabla 5.11.

En la Figura 5.18 se muestran los puntos de operación a 340W en las Trayectorias de Mínima Corriente Eficaz de la *Aproximación Idis0*, y de la *Aproximación Idis*.

Ambos perfiles demuestran tener un patrón de modulación TPS–EPS, por tener saturado D_2 según se puede apreciar en la señal v_{22} en la primera gráfica, y pertenecen a SM3*.

En las gráficas 2 y 3, se puede ver que en el instante de la conmutación de S_5 la corriente i_1 es negativa por lo que cumple las condiciones de *Soft-switching* de S_5 según las dos *Aproximaciones*, Tabla 4.5.

En este escenario ambos puntos de operación son iguales. Esto es debido a que el algoritmo de búsqueda de la Trayectoria de Mínima Corriente Eficaz ha identificado para las dos *Aproximaciones* el mismo punto de operación para proporcionar esta carga, por cumplir simultáneamente las condiciones de la *Aproximación Idis0* y la *Aproximación Idis*.

Figura 5.18 Formas de onda del convertidor MCB³ @340W en la Trayectoria de Mínima Corriente Eficaz según la solución (a) D_1 S12 SM2 como D_2 universal con I_{dis0} , (b) D_1 S56 SM1 como D_2 universal con I_{dis}

La Figura 5.19 muestra el recorrido de ambas Trayectorias y permite identificar el escenario particular validado a 340W.

Figura 5.19 Recorrido de las Trayectorias de Mínima Corriente Eficaz según la solución de la Aproximación I_{dis0} (negra), y la Aproximación I_{dis} (rosa)

Por último, la Figura 5.20 muestra el punto de máxima transferencia de potencia, que ocurre para $D_1 = D_2 = 1$ y $\varphi_{ad} = 0,5$ (90°), por lo tanto, con patrón TPS–PS, independientemente de la Aproximación.

Las gráficas 2ª y 3ª demuestran que i_2 , es igual a i_{S7} en el instante de encendido de S_7 , y negativa, con lo que permite su conmutación en ZVS. Estableciendo una

comparación con la Figura 4.42 del Capítulo 4 se puede observar que en ambos perfiles son en cierta forma equivalentes, intercambiando las señales v_{I1} por v_{22} .

La corriente i_μ en la última ventana permanece a 0A, debido a que con el patrón de modulación TPS–PS las corrientes i_1 e i_2 son iguales independientemente de k_L , como se adelantó en el Capítulo 4.

Figura 5.20 Formas de onda del convertidor MCB³ @460W en la Trayectoria de Mínima Corriente Eficaz

La Figura 5.21 muestra un punto de operación a 100W en SM2, con D_2 $S12$ SM2 (5.46) como D_2 universal. Este punto no pertenece a la Trayectoria de Mínima Corriente Eficaz, pero se incluye para demostrar que la corriente i_1 y por tanto la corriente i_{S1} son exactamente 0A en el instante de encendido del transistor S_1 , como también lo será en S_2 .

Figura 5.21 Formas de onda del convertidor MCB³ @100W en SM2 con D_1 $S12$ SM2 como D_2 universal

Esto es debido a que D_1 y ϕ_{ad} se relacionan mediante la ecuación $D_2 S12 SM2$ (5.46), que se obtiene al aplicar las condiciones de *Soft-switching* de la *Aproximación Idiso* a la rama S_1-S_2 en el Modo de Conmutación SM2. En el resto de las ramas de transistores se obtiene ZVS según la *Aproximación Idiso*, de acuerdo a las conclusiones del estudio del volumen de soluciones *Soft-switching* en SM2 de la sección 5.2.1.1.

La Figura 5.22 muestra dos imágenes correspondientes a 212W en las Trayectorias de Mínima Corriente Eficaz según los resultados de la *Aproximación Idiso*, Figura 5.22 (a), y en la Trayectoria de Mínima Corriente Eficaz 2 en la Figura 5.22 (b).

En la Figura 5.22 (a) se puede ver que la conmutación de S_2 ocurre marginalmente a 0A por pertenecer este punto de operación a la región marginal de “Quasi- *Soft-switching*”. Sin embargo, este punto de operación tiene una corriente eficaz algo mayor, Tabla 5.11 que supondrá mayores pérdidas de conducción que el punto de operación de la Figura 5.22 (b), que por el contrario tiene *Hard-switching*.

Figura 5.22 Formas de onda del convertidor MCB³ @212W en SM2 con $D_2 S56 SM1$ como $D_2 universal$ en (a) la Trayectoria de Mínima Corriente Eficaz y (b) la Trayectoria de Mínima Corriente Eficaz 2

5.3.2 Validación mediante resultados experimentales

Para validar experimentalmente los resultados teóricos y de simulación, se utiliza el mismo prototipo del convertidor MCB³ que el utilizado en el Capítulo 4, Figura 4.48, con una potencia máxima de 460W y $k_L = 10$.

La Tabla 4.16 en el Capítulo 4, resume la información de los componentes principales del prototipo del convertidor MCB³.

A lo largo de esta sección, se muestran los resultados experimentales de algunos de los escenarios más representativos de los utilizados en la validación mediante resultados de simulación. En concreto, se seleccionan los puntos de operación de la Tabla 5.12.

Tabla 5.12 Puntos de operación para la validación experimental

$D_2 S12 SM2$ (5.46) como $D_2 universal$					
Patrón de modulación	SM	D_1	D_2	φ_{ad}	Potencia
TPS	SM1	0,35	0,72	0,17	100W
$D_2 S56 SM1$ (5.38) como $D_2 universal$					
Patrón de modulación	SM	D_1	D_2	φ_{ad}	Potencia
TPS	SM1	0,41	0,95	0,15	100W
TPS–EPS	SM3*	0,73	1	0,29	340W
TPS–PS	SM3*	1	1	0,5	470W

Para cada punto de operación se muestran: las tensiones diferenciales v_{11} y v_{22} en amarillo y púrpura, respectivamente; la corriente i_1 por el devanado primario del CMI, en el canal *Ch3* con color púrpura y la corriente i_2 por la bobina L_2 en color gris; un detalle del encendido de los transistores S_2 (Puente 1, dependiente de i_1), S_4 (Puente 1, dependiente de i_2) o S_6 (Puente 2, dependiente de i_1). La escala de los canales y de tiempos se muestra en la parte inferior de las imágenes.

En la Figura 5.23 se muestra el mismo punto de operación a 100W que se simuló en la sección anterior, Figura 5.17 (a), dentro de la Trayectoria de Mínima Corriente Eficaz hallada para las condiciones de *Soft-switching* de la *Aproximación Idis0*.

Se puede apreciar la gran similitud con las formas de onda simuladas y cómo las corrientes i_1 e i_2 tienen el signo adecuado para cumplir las condiciones de *Soft-switching* que impone la *Aproximación Idis0*, Tabla 4.5, en el encendido de cada transistor.

Figura 5.23 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 100W en la Trayectoria de Mínima Corriente Eficaz para $D_2 S12 SM2$ (5.46) como $D_2 universal$ según la *Aproximación Idis0*

Sin embargo, tomando de ejemplo la conmutación del transistor S_2 se puede ver en la Figura 5.24 que, aunque la corriente i_1 (que coincide con i_{S2} desde su encendido) es 0A y cumple el criterio de *Soft-switching* impuesto, no es suficiente para descargar la capacidad parásita. Esto lleva a tener una conmutación con muy poca energía, pero con *Hard-switching*.

Figura 5.24 Detalle del encendido de S_2 con ZVS a 100W con D_2 S12 SM2 (5.46) como D_2 universal según la Aproximación *Idis0*

En la Figura 5.25 se muestra el punto de operación a 100W correspondiente a la simulación de la Figura 5.17 (b), dentro de la Trayectoria de Mínima Corriente Eficaz hallada para las condiciones de *Soft-switching* de la Aproximación *Idis*.

De nuevo las formas de onda presentan una gran similitud con las simuladas, lo que refuerza la validación. Se puede apreciar que en este escenario el perfil de corriente se acomoda para cumplir los requisitos más estrictos de las condiciones de la Aproximación *Idis*, lo que supone un aumento de la corriente eficaz respecto al punto de operación de la Figura 5.23, que pasa de 1,25A a 1,28A.

Figura 5.25 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 100W en la Trayectoria de Mínima Corriente Eficaz para D_2 S56 SM1 (5.38) como D_2 universal según la Aproximación *Idis*

Sin embargo, la modificación en el perfil facilita la conmutación con ZVS en el transistor de ejemplo, S_2 . En la Figura 5.26 se puede ver que la i_1 suficientemente positiva

(de acuerdo al criterio de signos, Tabla 4.5), es capaz de descargar la capacidad parásita de salida, lo que se observa en la caída de la tensión $v_{DS\ S2}$ antes del flanco de subida de la tensión de disparo $v_{GS\ S2}$.

Figura 5.26 Detalle del encendido de S_2 con ZVS a 100W con $D_2\ S56\ SMI$ (5.38) como $D_2\ universal$ según la Aproximación I_{dis}

En la Figura 5.27 se observa el punto de operación a 340W, que, según se vio en la validación por simulación de la sección, Figura 5.18, es el mismo en las Trayectorias de ambas Aproximaciones.

Una vez más, se observa una gran coincidencia entre las señales simuladas y las experimentales, que refuerza la validación del planteamiento teórico. Se valida también el cumplimiento de las condiciones de *Soft-switching* tanto de la Aproximación I_{dis0} como de la Aproximación I_{dis} , observando que el signo de las corrientes i_1 e i_2 en la conmutación de los transistores coincide con el esperado, Tabla 4.5.

Figura 5.27 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 340W en la Trayectoria de Mínima Corriente Eficaz. Válido para la Aproximación I_{dis0} e I_{dis}

En la Figura 5.28 se muestra un detalle de la conmutación del transistor S_4 , que en este caso pertenece al trazado de la corriente i_2 . La conmutación con ZVS se puede observar en la caída de la tensión $v_{DS\ S4}$ previa al flanco de subida de la señal de disparo,

$v_{GS\ S4}$. La caída de tensión se produce por la descarga de la capacidad parásita de salida de S_4 durante el tiempo muerto, con la corriente i_2 .

Figura 5.28 Detalle del encendido de S_4 con ZVS a 340W. Válido para la *Aproximación Idis0* e *Idis*

Por último, en la Figura 5.29, se muestra el punto de operación a la potencia máxima, 460W. El perfil de corriente pertenece al Modo de Conmutación SM3* con patrón de modulación TPS–PS, en el cual $D_1 = D_2 = 1 = T_{sw}/2$. La transferencia de potencia máxima se produce cuando las señales v_{11} y v_{22} están desfasadas 90°, es decir, con $\phi_{ad} = 0,5$.

Como se puede ver las corrientes i_1 e i_2 están superpuestas, Figura 5.29 (b), y tienen el signo adecuado para cumplir tanto las condiciones de *Soft-switching* de la *Aproximación Idis0* como las de la *Aproximación Idis*, de acuerdo al criterio de la Tabla 4.5.

Figura 5.29 (a) Tensiones diferenciales y (b) corrientes i_1 e i_2 a 460W en la Trayectoria de Mínima Corriente Eficaz. Válido para la *Aproximación Idis0* e *Idis*

En la Figura 5.30 se observa el detalle del encendido del transistor S_6 , situado en el Puente 2. Se puede ver que la conmutación se realiza con ZVS, permitiendo la corriente i_{l1} , igual a i_{S6} en el encendido, descargar la capacidad parásita del transistor antes del flanco de subida de la señal de disparo, $v_{GS\ S6}$. Esto se observa en la caída de la señal $v_{DS\ S6}$.

Figura 5.30 Detalle del encendido de S_6 con ZVS a 460W

5.3.2.1 Análisis de los resultados de rendimiento

La Figura 5.31 muestran las curvas de eficiencia para d nominal (0,51) y $k_L = 10$, en puntos de operación de la Trayectoria de Mínima Corriente según la *Aproximación Idis0* y según la *Aproximación Idis*.

Figura 5.31 Curvas de rendimiento experimentales del convertidor MCB³ (Caso 2 y Caso 3)

Se puede observar que el rendimiento con la Trayectoria de Mínima Corriente Eficaz que produce la *Aproximación Idis0*, es alrededor de un 1,5% menor que el que produce la solución según la *Aproximación Idis* a potencias bajas, y que se iguala a medida que la potencia en ambas Trayectorias aumentan. Esto quiere decir que, para la especificación considerada conviene priorizar la minimización de las pérdidas en conmutación, a coste de tener una corriente eficaz algo mayor en la mitad inferior del rango de carga.

En la misma Figura 5.31 se han incluido las curvas que se obtuvieron para la ganancia elevadora nominal en el Capítulo 4 ($d = 1,94$) y la misma k_L . Se observa que la curva de mayor rendimiento también corresponde a la de la *Aproximación Idis*, que produce un perfil de mayor corriente eficaz que la *Aproximación Idis0*.

El rendimiento de ambos Casos es muy similar en todo el rango a igualdad de *Aproximación*, por lo que se concluye que ambas operaciones optimizadas son equivalentes.

5.4 Conclusiones

En este capítulo, se ha realizado el análisis del funcionamiento del convertidor MCB³ propuesto con acoplamiento no-ideal en modo reductor (Caso 2). El estudio desarrollado en este capítulo es equivalente y complementario al del modo elevador, descrito en el Capítulo 4, por lo que los procedimientos son iguales a los empleados entonces. Por esta razón, este capítulo simplifica el detalle del análisis y se centra en los resultados propios y sus diferencias con los del Caso 3.

En primer lugar, se obtienen las nuevas ecuaciones en los elementos pasivos del Enlace CA para el Caso 2 del convertidor MCB³, dependientes de k_L (ratio L_μ / L_1). Su dependencia con k_L implica que las corrientes i_1 e i_2 por las ramas del Enlace CA, ya no pueden considerarse iguales, epígrafe 5.1 .

La diferenciación de las corrientes i_1 e i_2 requiere la modificación de la estrategia de modulación basada en TPS descrita para ambos modos de funcionamiento en el Capítulo 3 (MCB³ con acoplamiento ideal) orientada a la reducción de las pérdidas totales, minimizando las pérdidas de conmutación y conducción. El desarrollo de ambas modificaciones se desarrolla en la sección 5.2 . El estudio de dichas modificaciones se realiza de forma análoga al detallado para la operación elevadora (Caso 3, Capítulo 4), utilizando los mismos procedimientos establecidos entonces.

La modificación de la estrategia de reducción de las pérdidas en conmutación estudia los volúmenes de puntos de operación que producen *Soft-Switching* en cada Modo de Conmutación de interés, e identifica las regiones con *Hard-switching*. El estudio se realiza a partir de los planos D_2 en función de D_1 , φ , k_L y d , que consiguen que la corriente en la conmutación de cada rama de transistores sea cero o negativa (*Aproximación Idis0*), o negativa de un valor mínimo i_{dis} (*Aproximación Idis*).

El objetivo es encontrar un plano D_2 *universal* que relacione D_1 , φ_{ad} , k_L y d y que consiga *Soft-switching* en todos los transistores para los Modos de Conmutación de interés. El estudio para encontrar D_2 *universal* se hace imponiendo a la corriente en el encendido de los transistores, las condiciones de la *Aproximación Idis0* y la *Aproximación Idis* según corresponda.

Los resultados muestran que, bajo las condiciones de la *Aproximación Idis0*, el uso del plano D_2 *S12 SM2* (5.46) como D_2 *universal* produce conmutaciones *Soft-switching*

en todos los transistores siempre que los puntos de operación permanezcan dentro de las fronteras de funcionamiento, identificadas en la sección 5.2.1.3, con $i_{dis} = 0$.

La premisa de uso de las condiciones de la *Aproximación Idis* da como resultado el plano D_2 *S56 SM1* (5.38) como D_2 *universal*. Con su uso se obtendrán conmutaciones *Soft-switching* en todos los transistores siempre que se cumplan las condiciones de las fronteras de funcionamiento indicadas en la sección 5.2.1.3. El cumplimiento total de las condiciones de la *Aproximación Idis* proporcionará conmutaciones con ZVS en las 4 ramas de transistores. Su incumplimiento produce conmutaciones aquí denominadas “Quasi- *Soft-switching*”, mientras que en el mismo punto se cumplan las condiciones de la *Aproximación Idis0*. Este tipo de conmutación no garantiza la descarga completa de las capacidades parásitas, aunque sí reduce las pérdidas en conmutación.

Las ecuaciones D_2 *universal* obtenidas para las dos *Aproximaciones* se utilizan en el cálculo de la Trayectoria de Mínima Corriente Eficaz, de manera que se minimicen las pérdidas en conducción.

Para la búsqueda de la Trayectoria se utiliza el mismo algoritmo que el que se utiliza para el cálculo equivalente en el Capítulo 4. El mapa de búsqueda del algoritmo que calcula la Trayectoria se puede limitar a centrar la búsqueda dentro de las fronteras de la operación *Soft-switching* según la *Aproximación Idis0* e *Idis*.

Del estudio de los resultados obtenidos se concluye que:

- 30) La Trayectoria de Mínima Corriente Eficaz transcurre por la frontera superior de SM1 bajo las condiciones de la *Aproximación Idis0*, y por el interior de su área bajo las condiciones de la *Aproximación Idis*.
- 31) El patrón de modulación resultado de la optimización muestra los mismos tres tipos de patrón derivados de TPS que en el estudio con acoplamiento ideal. El nivel de potencia de cambio del patrón de modulación, P_{EPS} es mayor en el caso de la Trayectoria de la *Aproximación Idis* que el punto equivalente en la Trayectoria que se obtiene con la *Aproximación Idis0*, debido a las restricciones que se imponen para tener i_{dis} en la conmutación.
- 32) La Trayectoria de Mínima Corriente Eficaz siempre encuentra un camino para ir desde la potencia mínima a P_{max} atravesando regiones de funcionamiento en las que, o bien hay *Soft-switching* o “Quasi- *Soft-switching*” en todas las ramas de transistores para las dos *Aproximaciones*.
- 33) La Trayectoria de Mínima Corriente Eficaz 2, cuyo resultado muestra únicamente los puntos de operación con mínima corriente eficaz para cada potencia, produce un resultado diferente de la Trayectoria de Mínima Corriente Eficaz que asegura, además, *Soft-switching* o al menos “Quasi- *Soft-switching*” cuando se considera la *Aproximación Idis*. El resultado de la

Trayectoria de Mínima Corriente Eficaz 2 bajo estas circunstancias tiene menor corriente eficaz a costa de incrementar las pérdidas de conmutación.

En el ANEXO E se puede ver el diagrama de flujo con el resumen de las conclusiones del desarrollo teórico para la modificación de los mecanismos de reducción de pérdidas en el Caso 2. El diagrama de flujo es el mismo que para el Caso 3.

En base a la información proporcionada, será criterio del diseñador escoger el criterio de *Soft-switching* (*Aproximación Idis0* o *Idis*) y la Trayectoria de Mínima Corriente Eficaz, en función del estudio particular a la aplicación en que se utilice la topología, y su especificación eléctrica.

El desarrollo teórico se valida con la simulación en varios escenarios representativos en la sección 5.3.1 y con resultados experimentales en la sección 5.3.2, utilizando el mismo prototipo del convertidor MCB³ que se utilizó para la validación experimental en el Capítulo 4.

Las dos partes de la validación llevada a cabo muestran una alta coincidencia con la previsión teórica, y permiten comprobar que, mediante la modificación del esquema de modulación, es posible encontrar una Trayectoria de Mínima Corriente Eficaz con *Soft-switching* o “Quasi- *Soft-switching*” en todos los transistores también en la operación reductora (Caso 2), para todo el rango de potencia, y para cualquier d (V_2/V_1) con la *Aproximación Idis0*, y siempre que d sea mayor que d_{min} (5.77) con la *Aproximación Idis*.

Capítulo 6

Modelado y diseño del componente magnético integrado

CAPÍTULO 6. MODELADO Y DISEÑO DEL COMPONENTE MAGNÉTICO INTEGRADO	213
6.1 Introducción al modelado de componentes magnéticos	216
6.1.1 Opciones de modelado de componentes magnéticos integrados	216
6.1.2 Uso de las geometrías EE	217
6.2 Descripción de la estructura propuesta	217
6.2.1 Estructura E3E	217
6.2.2 Configuración de las inductancias integradas en la estructura E3E	218
6.3 Modelado de la estructura E3E	219
6.3.1 Redes de reluctancias–Modelado de alto nivel	219
6.3.1.1 Modelo 1	220
6.3.1.2 Modelo 2	221
6.3.1.3 Modelo 3	222
6.3.2 Ecuaciones de las reluctancias–Modelado de bajo nivel	223
6.3.2.1 Reluctancias del material ferromagnético	223
6.3.2.2 Reluctancias del espacio libre	224
6.4 Validación experimental	229
6.4.1 Comparación entre modelos	230
6.4.2 Validación del modelo seleccionado	232
6.4.3 Fiabilidad del modelado propuesto con el nivel de corriente	234
6.5 Diseño y construcción del componente <i>MI</i> sobre la estructura E3E	235
6.5.1 Especificación y parámetros del algoritmo de diseño	235
6.5.1. Desarrollo de la expresión de la densidad de flujo óptima	238
6.5.2 Resultados del algoritmo de diseño	239
6.5.3 Validación experimental y construcción del componente <i>MI</i>	241
6.6 Conclusiones	242

El modelado de componentes magnéticos es aún un procedimiento no-estandarizado, ya que depende en gran medida de las necesidades de precisión de la aplicación para la que se diseñe y de la estructura del núcleo magnético seleccionado. Para cubrir las necesidades particulares del modelado del componente magnético integrado *MI* del convertidor MCB³, en este capítulo se propone un modelado a medida de la estructura E3E escogida para construirlo.

A lo largo del capítulo se aborda la descripción de la estructura E3E propuesta para construir el componente *MI* y los fundamentos del proceso de su modelado con redes de reluctancias. Para definirlo se proponen tres redes de reluctancias con diferente grado de complejidad y, para cada una de ellas, tres alternativas a la hora de definir las ecuaciones de las reluctancias de *gap*, así como dos alternativas para expresar la ecuación de la reluctancia de ventana, una de las cuales, obtenida en base a la simulación de la estructura con elementos finitos, es propuesta original de esta tesis doctoral.

A continuación, se estudia el error entre el resultado teórico obtenido y la medida experimental, para varios ejemplos del componente E3E en función de las diferentes alternativas de modelado, que se obtienen por combinación de las tres redes de reluctancias estudiadas y las ecuaciones que definen las reluctancias que las componen. Finalmente, se identifica y selecciona la combinación que ofrece mejores resultados.

El modelado escogido se incorpora a un algoritmo que propone como resultado varios diseños viables del componente *MI*, a partir de las especificaciones eléctricas y de construcción que se le proporciona. Por último, los diseños viables preseleccionados se validan en simulación con la herramienta de elementos finitos Electronics 19.2 Maxwell 3D de ANSYS, y entre ellos, el que presenta mejores prestaciones se valida experimentalmente, antes de su ensamblaje en el prototipo del convertidor MCB³.

6.1 Introducción al modelado de componentes magnéticos

6.1.1 Opciones de modelado de componentes magnéticos integrados

Los Componentes Magnéticos Integrados, CMI, aumentan la densidad de potencia y reducen el coste en los sistemas que los incorporan, por lo que son ampliamente utilizados en aplicaciones de conversión de potencia CC–CC monofásica y multifásica [72]–[78] y de filtros EMI [79]–[82]. Sin embargo, el diseño de los CMI es complejo, y su modelado depende de la precisión requerida por la aplicación.

Aunque el Análisis por Elementos Finitos, o FEA, en 2D y 3D consigue un grado de precisión muy alto, su uso conlleva un alto coste computacional y dificulta la búsqueda de un diseño óptimo [83].

Las redes de reluctancias, en cambio, permiten un cálculo rápido y directo con una precisión razonable, especialmente en diseños con bobinas discretas, por lo que son un recurso común en muchas soluciones [25], [82], [84]. No obstante, no existe una estandarización formal única sobre el número de reluctancias necesarias para diseñar un CMI, y el problema se aborda en el estado de la técnica desde diferentes aproximaciones.

En las aproximaciones clásicas del problema, [80], [82], [83], la red se plantea sólo a través de las reluctancias del entrehierro, o *gap*. Esta aproximación resulta suficiente para muchos diseños, ya que el valor de las reluctancias del *gap* representa el mayor impacto en el resultado final.

Sin embargo, una aproximación demasiado sencilla puede no ser suficiente para alcanzar el requisito de precisión. En [75], [80], las reluctancias del núcleo se incluyen junto con las reluctancias del entrehierro para añadir precisión a los resultados del modelo. En [72] y [73], se incluye además el efecto del flujo de dispersión, representado por la reluctancia de ventana, que puede tener un impacto crítico en la precisión del modelo dependiendo de la estructura del CMI, ya que afecta al coeficiente de acoplamiento. La validez de cualquiera de estos enfoques depende de la precisión requerida para la aplicación final.

Tampoco están estandarizadas las ecuaciones que modelan las reluctancias de *gap* y de ventana, [25], [72], [73], ni está sistematizado el proceso para obtenerlas. La ecuación que se escoja para caracterizarlas afectará también a la precisión del modelo, por lo que se debe estudiar el impacto de cada ecuación y escoger la que más se adecúe a las necesidades de precisión de la aplicación.

En este documento, se ha elegido el modelado por redes de reluctancias para modelar el componente *MI* del Enlace CA del convertidor MCB³, por considerarlo la

mejor opción en base a lo expuesto, en términos de optimización del ratio precisión–coste computacional. El grado de complejidad de las redes, y la naturaleza de las ecuaciones que definen las reluctancias involucradas en ellas se escogen a partir de la evaluación de la solución combinada que alcance mayor precisión.

6.1.2 Uso de las geometrías EE

Los núcleos con geometría de tipo E son una alternativa muy popular en la construcción de componentes magnéticos por ser una opción económica, que ofrece facilidad en la construcción de componentes magnéticos, y es habitual verlos conformando estructuras tipo EE o tipo EI [85].

Además, su relativamente amplia área de ventana permite un acceso fácil para el bobinado manual, que es una característica muy favorable especialmente para la construcción de prototipos.

La tradición en la fabricación de núcleos E hace que sea fácil encontrarlos en muchos tamaños y haya muchos accesorios estándares disponibles para el usuario. Además, se pueden adquirir con entrehierro o *gap* prefabricado, lo que los hace especialmente interesantes para la construcción rápida y compacta de bobinas discretas y transformadores, lo que confiere un grado de libertad adicional.

Por estas razones, se escoge la geometría EE como base para la construcción del componente magnético integrado *MI* del convertidor MCB³.

6.2 Descripción de la estructura propuesta

6.2.1 Estructura E3E

La estructura que se propone para implementar el componente *MI* del convertidor MCB³ se muestra en la Figura 6.1. A esta estructura se la denomina E3E en este documento, nombre que la define conceptualmente. El cuerpo consta de dos núcleos de tipo E separados por tres entrehierros o *gaps* distribuidos entre sus tres columnas.

Figura 6.1 Estructura E3E

Los *gaps* de las columnas exteriores, g_a , son iguales entre sí, y menores o iguales que el *gap* de la columna central, g_b . Tener dos valores diferentes de *gaps* permite un grado adicional de libertad en el diseño, y explota la ventaja de tener núcleos comerciales E con *gap* de fábrica.

Los devanados, con el mismo número de vueltas, N , se colocan en las columnas exteriores, creando un flujo magnético a través de la columna central, Φ_c , y un flujo común, Φ_μ . Colocar los devanados separados maximiza el control del acoplamiento, al crear claramente dos flujos distintos.

La Figura 6.2 muestra los flujos magnéticos Φ_1 y Φ_2 creados por las corrientes de los devanados primario, i_1 y secundario, i_2 . Estas corrientes producen las trayectorias de flujo magnético Φ_c y Φ_μ dentro del componente.

Figura 6.2 Distribución del flujo magnético en la estructura E3E

6.2.2 Configuración de las inductancias integradas en la estructura E3E

La estructura E3E permite combinar en un único CMI las dos bobinas discretas representadas a la izquierda del signo igual en la Figura 6.3, de valor L_1 , L_2 (del mismo valor que L_l), y la inductancia magnetizante del transformador, L_μ .

Figura 6.3 Composición del CMI con estructura E3E

La ecuación (6.1) define la tensión en el devanado primario del CMI con estructura E3E, v_1 , representado en la Figura 6.3. Según el criterio de signos establecido, la corriente

i_μ a través de la inductancia magnetizante se relaciona con i_1 e i_2 según (6.2), donde i_2' corresponde a la corriente i_2 referida al primario, en función de la relación de vueltas entre devanados, N : N .

$$v_1(t) = L_1 \cdot \frac{di_1(t)}{dt} + L_\mu \cdot \frac{di_\mu(t)}{dt} \quad (6.1)$$

$$i_\mu(t) = i_1(t) + \frac{N}{N} i_2(t) = i_1(t) + i_2'(t) \quad (6.2)$$

La ecuación (6.1) se puede reescribir como (6.3), donde la suma $L_1 + L_\mu$ es la inductancia propia L_{11} .

$$v_1(t) = (L_1 + L_\mu) \cdot \frac{di_1(t)}{dt} + L_\mu \cdot \frac{di_2'(t)}{dt} \quad (6.3)$$

Por simetría del CMI E3E, el estudio en el devanado secundario es completamente análogo, L_{22} igual a L_{11} .

6.3 Modelado de la estructura E3E

Por las razones expuestas en el apartado 6.1, se escogen las redes de reluctancias para modelar el CMI E3E. En este epígrafe, se van a revisar tres opciones de redes de reluctancias (*Modelo 1*, *Modelo 2* y *Modelo 3*) y varias posibilidades para definir las reluctancias que las componen.

6.3.1 Redes de reluctancias–Modelado de alto nivel

La ley de Ampère establece que la fuerza magnetomotriz, $f.m.m.$, es igual a la variación temporal del campo magnético, H , a lo largo de la trayectoria magnética efectiva, l_e .

A su vez, H está relacionada con la densidad de flujo magnético, B , a través de la permeabilidad magnética relativa, μ . La densidad de flujo magnético, B , es la cantidad de flujo magnético, ϕ , en un área efectiva, A_e .

La ecuación (6.4) resume los conceptos anteriores [10].

$$f.m.m. = N \cdot i(t) = H \cdot l_e = \frac{B}{\mu} \cdot l_e = \frac{\phi}{A_e \cdot \mu} \cdot l \quad (6.4)$$

Una vez establecida (6.4), se puede reescribir como (6.5), donde R es la reluctancia del camino magnético.

$$N \cdot i = \phi \cdot \frac{l}{A_e \cdot \mu} = \phi \cdot R \quad (6.5)$$

La similitud de esta ecuación con la ley de Ohm (donde $N \cdot i \simeq V$ y $\phi \simeq I$) permite establecer una analogía entre los circuitos eléctricos y magnéticos para estudiar el comportamiento de estos últimos con teoría básica de análisis de circuitos [71].

La resolución de las redes de reluctancias del *Modelo 1* a *Modelo 3* se resuelven utilizando la analogía entre los circuitos eléctricos y magnéticos, asemejando las reluctancias a resistencias. Este documento se centra únicamente en el devanado primario, ya que la simetría del E3E permite extrapolar el procedimiento al devanado secundario directamente.

6.3.1.1 Modelo 1

La red de reluctancias más sencilla para caracterizar el componente E3E, es el *Modelo 1*, representado en la Figura 6.4.

Figura 6.4. *Modelo 1* del E3E

El *Modelo 1* considera únicamente las reluctancias R_a y R_b (de color naranja en la figura), definidas para los *gaps* g_a y g_b , respectivamente. Las reluctancias de *gap* tienen un valor mucho mayor que el resto de las reluctancias y suelen ser suficientes para modelar los componentes magnéticos en general [71], [80].

Las ecuaciones (6.6) y (6.7) definen el flujo de malla del *Modelo 1*.

$$N \cdot i_1 = \phi_1 \cdot R_a + (\phi_1 - \phi_2) \cdot R_b \quad (6.6)$$

$$N \cdot i_2' = (\phi_2 - \phi_1) \cdot R_b + \phi_2 \cdot R_a \quad (6.7)$$

Resolviendo el sistema de ecuaciones formado por las dos ecuaciones anteriores para ϕ_1 , se obtiene (6.8)

$$\phi_1 = N \cdot i_1 \frac{R_a + R_b}{R_a(2R_b + R_a)} + N \cdot i_2' \frac{R_b}{R_a(2R_b + R_a)} \quad (6.8)$$

Finalmente, según la ley de Faraday–Lenz (6.9), la ecuación (6.8) puede reescribirse como (6.10).

$$v(t) = L \cdot \frac{di(t)}{dt} = N \cdot \frac{d\phi(t)}{dt} \quad (6.9)$$

$$v_1(t) = \frac{N^2 \cdot (R_a + R_b)}{R_a(2R_b + R_a)} \cdot \frac{di_1}{dt} + \frac{N^2 \cdot R_b}{R_a(2R_b + R_a)} \cdot \frac{di_2'}{dt} \quad (6.10)$$

A partir de (6.10), las inductancias L_l y L_μ pueden identificarse fácilmente por analogía con (6.3), expresadas en (6.11) y (6.12).

$$L_1 = \frac{N^2}{2R_b + R_a} \quad (6.11)$$

$$L_\mu = \frac{N^2 \cdot R_b}{R_a(2R_b + R_a)} \quad (6.12)$$

6.3.1.2 Modelo 2

En el *Modelo 2*, Figura 6.5, se consideran las reluctancias de las secciones de material ferromagnético del E3E, además de las reluctancias de *gap*.

R_{va} y R_{vb} (de color amarillo) definen la reluctancia del material del núcleo en las columnas verticales; R_h (en azul), las secciones horizontales.

Figura 6.5. *Modelo 2* del E3E

Las ecuaciones del flujo de malla de la *Modelo 2* se muestran en (6.13) y (6.14).

$$N \cdot i_1 = \phi_1(R_b + R_a + 2R_h + R_{va} + R_{vb}) - \phi_2(R_b + R_{vb}) \quad (6.13)$$

$$N \cdot i_2' = \phi_2(R_b + R_a + 2R_h + R_{va} + R_{vb}) - \phi_1(R_b + R_{vb}) \quad (6.14)$$

Resolviendo para ϕ_1 el sistema de ecuaciones formado por las ecuaciones (6.13) y (6.14), y siguiendo después el procedimiento establecido para el *Modelo 1*, las nuevas ecuaciones L_l y L_μ se muestran en (6.15) y (6.16).

$$L_1 = \frac{N^2}{2R_b + 2R_h + R_{va} + R_a + 2R_{vb}} \quad (6.15)$$

$$L_\mu = \frac{N^2(R_b + R_{vb})}{(2R_b + 2R_h + R_{va} + R_a + 2R_{vb})(R_a + 2R_h + R_{va})} \quad (6.16)$$

6.3.1.3 Modelo 3

La última red considerada se muestra en la Figura 6.6. El *Modelo 3*, incorpora todos los elementos de las redes anteriores y añade las reluctancias de ventana, denominadas en este documento R_{air} (representadas en color rosa).

Figura 6.6. Modelo 3 del E3E

La reluctancia R_{air} se añade para caracterizar las líneas de flujo que no se cierran a través del material del núcleo, ni a través de *gaps* de las columnas. Estas reluctancias, en paralelo a las demás, reducen la reluctancia total y afectan al acoplamiento entre los devanados.

Las ecuaciones de malla de la *Modelo 3* se muestran en las ecuaciones (6.17) a (6.20).

$$N \cdot i_1 = \phi_{1ext}(R_a + R_{air} + R_{va}) + \phi_{1int}(R_a + R_{va}) \quad (6.17)$$

$$N \cdot i_1 = \phi_{1ext}(R_a + R_{va}) + \phi_{1int}(R_b + R_a + 2R_h + R_{va} + R_{vb}) - \phi_{2int}(R_b + R_{vb}) \quad (6.18)$$

$$N \cdot i'_2 = -\phi_{1int}(R_b + R_{vb}) + \phi_{2int}(R_b + R_a + 2R_h + R_{va} + R_{vb}) + \phi_{2ext}(R_a + R_{va}) \quad (6.19)$$

$$N \cdot i'_2 = \phi_{2int}(R_a + R_{va}) + \phi_{2ext}(R_a + R_{air} + R_{va}) \quad (6.20)$$

El flujo producido ϕ_1 en este caso es la suma de $\phi_{1,int}$ y $\phi_{1,ext}$. El flujo ϕ_2 , producido en el devanado secundario, es la suma de $\phi_{2,int}$ y $\phi_{2,ext}$.

Resolviendo para ϕ_1 el sistema de ecuaciones formado por las cuatro ecuaciones de malla de la *Modelo 3*, y siguiendo el procedimiento establecido para la *Modelo 1*, las nuevas ecuaciones L_1 y L_μ se muestran en (6.21) y (6.23).

$$L_1 = \frac{N^2(2R_b + 2R_h + R_{air} + 2R_{vb})}{den_{L1,M3}} \quad (6.21)$$

donde $den_{L1,M3}$ es:

$$\begin{aligned} den_{L1,M3} = & 2R_b R_a + 2R_a R_h + 2R_b R_{air} + R_a R_{air} + 2R_h R_{air} + 2R_b R_{va} \\ & + 2R_a R_{vb} + 2R_h R_{va} + R_{air} R_{va} + 2R_{air} R_{vb} + 2R_{va} R_{vb} \end{aligned} \quad (6.22)$$

$$L_\mu = \frac{N^2 R_{air}^2 (R_b + R_{vb})}{den_{L\mu,M3}} \quad (6.23)$$

donde $den_{L\mu,M3}$ es:

$$den_{L\mu,M3} = den_{L1,M3} (2R_a R_h + R_a R_{air} + 2R_h R_{air} + 2R_h R_{va} + R_{air} R_{va}) \quad (6.24)$$

6.3.2 Ecuaciones de las reluctancias–Modelado de bajo nivel

Entre las reluctancias mencionadas a lo largo del apartado anterior se distinguen dos grupos diferentes: las reluctancias que tienen que ver con el material ferromagnético del núcleo (R_{va} , R_{vb} y R_h en *Modelo 2* y *Modelo 3*), y las reluctancias de espacio libre que son las que definen las líneas de flujo magnético fuera del núcleo (R_a , R_b en todos los modelos, y R_{air} en *Modelo 3*).

En este apartado se proporcionan las ecuaciones que se utilizan para modelar las reluctancias que conforman las redes de los modelos del apartado anterior.

La Figura 6.7 define las longitudes implicadas en el cálculo de bajo nivel de cada reluctancia en cada modelo (Figura 6.4, Figura 6.5 y Figura 6.6).

Figura 6.7. Dimensiones acotadas de un núcleo E

6.3.2.1 Reluctancias del material ferromagnético

Las reluctancias de las secciones de material ferromagnético que componen el núcleo, R_{va} , R_{vb} y R_h , pueden calcularse utilizando la ecuación clásica de la reluctancia, ya que su contribución suele ser pequeña en el valor final y suele ser suficiente con una aproximación sencilla [84].

R_{va} , R_{vb} y R_h se definen en las ecuaciones (6.25), (6.26) y (6.27), respectivamente.

$$R_{va} = \frac{2l_{va,semi}}{a \cdot h \cdot \mu} \quad (6.25)$$

$$R_{vb} = \frac{2[l_{va,semi} - (l_a - l_b)]}{b \cdot h \cdot \mu} \quad (6.26)$$

$$R_h = \frac{l_h + a + \frac{b}{2}}{(l_{va,semi} - l_a) \cdot h \cdot \mu} \quad (6.27)$$

6.3.2.2 Reluctancias de espacio libre

Las reluctancias en el espacio libre son más difíciles de modelar. La curvatura de las líneas de flujo fuera del núcleo es difícil de estimar y varía con la construcción del componente.

En este apartado, se estudian las posibilidades de modelado de las reluctancias de *gap*, R_a , R_b , y de ventana, R_{air} . Para esta última, se propone una ecuación basada en la distribución del campo magnético, resultado del Análisis por Elementos Finitos de la estructura E3E.

Reluctancias de gap: R_a y R_b

Las reluctancias de *gap*, R_a y R_b , son de manera general las que tienen un mayor peso en el valor final de la inductancia y, por lo tanto, las que también lo tienen en el valor de las inductancias integradas en el CMI, por lo que están presentes en todos los modelos de reluctancias analizados.

La aproximación *ideal* de la reluctancia de *gap* supone que la densidad de flujo es homogénea en el entrehierro, y que no hay efecto *fringing*. Según esta aproximación, se obtienen (6.28) y (6.29) para R_a y R_b [81], [84].

$$R_{a,ideal} = \frac{g_a}{a \cdot h \cdot \mu_0} \quad (6.28)$$

$$R_{b,ideal} = \frac{g_b}{b \cdot h \cdot \mu_0} \quad (6.29)$$

El efecto *fringing* aparece cuando las líneas de flujo se "expanden" en el espacio libre al salir uno de los núcleos E, antes de entrar en el otro, [25], [84]. Esta expansión crea un área transversal equivalente más grande, que reduce el valor de las reluctancias de *gap*, y hace que aumente el valor de las inductancias integradas.

Asumir que el *gap* es lo suficientemente pequeño como para no producir ningún efecto es la forma más sencilla de tratar las incertidumbres del modelo causadas por el flujo de *fringing* [81]. También se acepta tradicionalmente un aumento del 10% del área equivalente de la columna del núcleo en donde se encuentre el *gap* para considerar este

efecto [13], [14] y [16]. Ambos procedimientos son sencillos y cómodos, pero la falta de consideración de los efectos físicos puede conducir a errores de precisión elevados.

Los resultados presentados en [84], se basan en la solución de la transformada Schwarz–Christoffel. Según este método, es posible calcular la reluctancia de *gap* entre superficies con la misma geometría, utilizando una analogía entre capacidad y reluctancia. Esta solución alcanza una gran precisión, aunque no considera el carácter tridimensional de las líneas de flujo en el *gap*. Con esta aproximación, denominada *Schwarz–Christoffel 2D* en este documento, se obtienen las ecuaciones (6.30) y (6.31) para R_a y R_b , aplicando directamente la ecuación definida en [84] sobre la estructura E3E propuesta.

$$R_{a,SC\ 2D} = \frac{1}{h \cdot \mu_0 \left(\frac{a}{g_a} + \frac{2 \left(\ln \left(\frac{\pi l_a}{2 g_a} \right) + 1 \right)}{\pi} \right)} \quad (6.30)$$

$$R_{b,SC\ 2D} = \frac{1}{h \cdot \mu_0 \left(\frac{b}{g_b} + \frac{2 \left(\ln \left(\frac{\pi l_b}{2 g_b} \right) + 1 \right)}{\pi} \right)} \quad (6.31)$$

También en [84] se proponer añadir un factor extra, σ (igual al producto de sus dos componentes $\sigma_x \cdot \sigma_y$), para corregir la aproximación anterior, y considerar la tridimensionalidad de la estructura. La aproximación descrita en [84] para geometrías tipo EE y EI, se denomina en este estudio *Schwarz–Christoffel 3D*. Utilizando la aproximación *Schwarz–Christoffel 3D*, se calculan y añaden los factores σ_a y σ_b en el cálculo de R_a y R_b , siguiendo para ello el proceso descrito en [84], y con ello obtener (6.32) y (6.33).

$$R_{a,SC\ 3D} = \sigma_a \cdot R_{a,ideal} \quad (6.32)$$

$$R_{b,SC\ 3D} = \sigma_b \cdot R_{b,ideal} \quad (6.33)$$

Las componentes X e Y de cada factor de corrección, ($\sigma_{x,a}$ y $\sigma_{y,a}$ para σ_a , y $\sigma_{x,b}$ y $\sigma_{y,b}$ para σ_b) se calculan como parte del proceso, según las ecuaciones (6.34) a (6.39). La condición de "saturación" de σ ($\sigma = 1$) se añade a las ecuaciones obtenidas a partir del procedimiento estándar de [84], basada en los límites considerados para la deducción de σ .

Las restricciones impuestas por la saturación garantizan que $R_{a,SC\ 3D} \leq R_{a,ideal}$, o de manera equivalente, que $R_{b,SC\ 3D} \leq R_{b,ideal}$. Cuanto mayor sea el valor de las componentes del factor de corrección σ_a o σ_b , menor será el impacto del flujo de *fringing* en el cálculo de la reluctancia. El valor máximo 1, significa que el impacto es despreciable.

En base a todo lo expuesto, σ_a se obtiene según las ecuaciones (6.34) a (6.36), y σ_b con (6.37) a (6.39).

$$\sigma_a = \sigma_{a,x} \cdot \sigma_{a,y} \quad (6.34)$$

$$\sigma_{a,x} = \min \left\{ \frac{R_{a,SC\ 2D} \cdot \mu_0 \cdot h^2}{g_a}, 1 \right\} \quad (6.35)$$

$$\sigma_{a,y} = \min \left\{ \frac{R_{a,SC\ 2D} \cdot \mu_0 \cdot h \cdot a}{g_a}, 1 \right\} \quad (6.36)$$

$$\sigma_b = \sigma_{b,x} \cdot \sigma_{b,y} \quad (6.37)$$

$$\sigma_{b,x} = \min \left\{ \frac{R_{b,SC\ 2D} \cdot \mu_0 \cdot h^2}{g_b}, 1 \right\} \quad (6.38)$$

$$\sigma_{b,y} = \min \left\{ \frac{R_{b,SC\ 2D} \cdot \mu_0 \cdot h \cdot b}{g_b}, 1 \right\} \quad (6.39)$$

Las aproximaciones *ideales*, *Schwarz–Christoffel 2D* and *Schwarz–Christoffel 3D* para definir las reluctancias de *gap*, participan en el estudio comparativo de este capítulo, que resultará en la selección del mejor modelo para el CMI E3E.

Reluctancia de ventana: R_{air}

Según [84] y otras aproximaciones sencillas, despreciar R_{air} no tiene un impacto significativo en el cálculo del valor de la inductancia total. Si bien puede ser así en las bobinas discretas, en el modelado de los Componentes Magnéticos Integrados R_{air} debe ser considerada, ya que puede comprometer gravemente el objetivo de acoplamiento.

Al igual que en las otras reluctancias, tampoco existe una aproximación única en la literatura para calcular R_{air} . En [73], R_{air} se calcula con dos regiones alrededor de las columnas exteriores. En [72], se considera un cálculo más complejo con cinco regiones identificadas con cinco reluctancias para el cálculo de R_{air} : R_{top} , R_{bottom} , R_{front} , y dos secciones del mismo valor, R_{corner} , alrededor de las columnas exteriores. El valor final de R_{air} en [72] se obtiene considerando todas las reluctancias parciales en paralelo, como se ve conceptualmente en la Figura 6.8. La aproximación de [72] se denomina $R_{air[72]}$ en este estudio. Las reluctancias parciales en el cálculo de (6.40) se obtienen evaluando la estructura E3E una vez aplicado el procedimiento de [72], por el cual se obtienen las ecuaciones (6.40) a (6.43).

$$R_{air\ [72]} = R_{top} // R_{bottom} // R_{front} // (R_{corner}/2) \quad (6.40)$$

$$R_{top} = R_{bottom} = \frac{l_{air[72]}}{A_{air[72],top} \cdot \mu_0} = \frac{l_{air[72]}}{\left(\frac{\pi r_{max[72]}^2 \cdot 2a}{2l_{air[72]}} \right) \cdot \mu_0} \quad (6.41)$$

$$R_{front} = \frac{l_{air[72]}}{A_{air[72],front} \cdot \mu_0} = \frac{l_{air[72]}}{\left(\frac{\pi r_{max[72]}^2 \cdot h}{2l_{air[72]}} \right) \cdot \mu_0} \quad (6.42)$$

$$R_{corner} = \frac{l_{air[72]}}{A_{air[72],corner} \cdot \mu_0} = \frac{l_{air[72]}}{\left(\frac{\pi r_{max[72]}^3}{3l_{air[72]}} \right) \cdot \mu_0} \quad (6.43)$$

donde $l_{air[72]}$ se define como (6.44),

$$l_{air[72]} = \frac{l_{min[72]} + l_{max[72]}}{2} \quad (6.44)$$

$$l_{min[72]} = 2l_a + g_a$$

$$l_{max[72]} = \pi \left[l_a + \frac{g_a}{2} + (l_{va,semi} - l_a) \right]$$

y r_{max} como,

$$r_{max} = l_a + \frac{g_a}{2} + (l_{va,semi} - l_a) \quad (6.45)$$

Figura 6.8. Vistas de las secciones de $R_{air[72]}$ [72]

En este trabajo se propone una nueva ecuación para el cálculo de R_{air} (en adelante $R_{air,prop}$), basada en la observación de la distribución de las líneas de flujo de dispersión alrededor de las columnas externas, mediante simulaciones de FEA de la estructura E3E, Figura 6.9.

$R_{air,prop}$ se define en (6.46). A continuación, en este apartado, se describen todos los parámetros implicados en su definición.

$$R_{air,prop} = \frac{l_{air,prop}}{A_{air,prop} \cdot \mu_0} \quad (6.46)$$

Debido a la relación entre las reluctancias de las columnas central y laterales, y a la compensación de flujo, el flujo neto por la columna central es más reducido, por lo que se genera poca dispersión alrededor del gap, en comparación con las otras dos columnas. Por esta razón $R_{air,prop}$ se define en torno a las columnas externas.

La Figura 6.9 (a), muestra la vista frontal del CMI E3E, donde se ha destacado la longitud que se propone como estimación de la longitud efectiva del flujo de ventana, l_{prop} .

En el modelado que se propone en [72] y [73], la longitud efectiva del flujo de ventana se calculaba como la media aritmética de las longitudes mínima y máxima. Siguiendo una idea similar, la longitud aquí propuesta, l_{prop} , se define como la media geométrica entre l_{min} y l_{max} , por ser menos sensible a valores extremos, (6.47) y (6.48). l_{max} corresponde a la mitad de una circunferencia de radio $l_a + g_a/2$.

$$l_{air,prop} = \sqrt{l_{min} \cdot l_{max}} \quad (6.47)$$

$$l_{min} = 2l_a + g_a; \quad l_{max} = \pi \left(l_a + \frac{g_a}{2} \right) \quad (6.48)$$

Figura 6.9. Representación de los principales parámetros en la estimación de $R_{air,prop}$ sobre una simulación de B con FEA de la estructura E3E. (a) Vista frontal y detalle del gap. (b) Vista de la planta

El área efectiva para el cálculo de $R_{air,prop}$, denominada $A_{air,prop}$, se aproxima como la media aritmética entre A_{min} y A_{max} , (6.49) y (6.50). A diferencia de otras aproximaciones, A_{max} se define como una elipse en lugar de un círculo, por similitud con el patrón del campo magnético que se observa en la simulación FEA de la estructura E3E.

En la Figura 6.9 (b) se muestra la planta del CMI E3E, donde se ha destacado el área que se propone como estimación del área efectiva, A_{prop} .

El radio corto de la elipse, r_{min} , se define desde el centro de la columna exterior hasta el final de la zona verde **B** en el lado externo del componente E3E. Se asume que es de la misma longitud que la distancia entre el centro de la columna exterior y la central, (6.51). El radio largo, r_{max} , se considera como proporcional a r_{min} con A_{min} , según se indica en (6.52).

$$A_{air,prop} = \frac{A_{min} + A_{max}}{2} \quad (6.49)$$

$$A_{min} = a \cdot h; \quad A_{max} = \pi \cdot r_{min} \cdot r_{max} \quad (6.50)$$

$$r_{min} = \left(\frac{a}{2} + l_h + \frac{b}{2} \right) \quad (6.51)$$

$$r_{max} = r_{min} \cdot \frac{h}{a} \quad (6.52)$$

En el estudio comparativo final de este capítulo, que resultará en la selección del mejor modelo para el CMI E3E, se utilizarán las aproximaciones $R_{air[72]}$, por considerarse la más completa en la literatura, y la propuesta, $R_{air,prop}$ como posibilidades para definir la reluctancia de ventana.

6.4 Validación experimental

En esta sección se evalúa la precisión de los modelos definidos en la sección 6.3.1, para las diferentes variaciones de las reluctancias del espacio libre que se definieron en la sección 6.3.2. La comparación utiliza los datos mostrados en la Tabla 6.1 y la Tabla 6.2, considerando los parámetros definidos en la Figura 6.1 sobre una estructura E3E.

Tabla 6.1 Especificaciones para los experimentos de validación del modelado teórico

Experimento	1	2	3	4
N	26	26	48	25
g_a (mm)	1	1	1	0,72
g_b (mm)	1,95	2,95	2,95	0,72
Núcleo	E 32/16/9	E 32/16/9	E 32/16/9	E 47/20/16

Tabla 6.2 Dimensiones experimentales en milímetros de los núcleos E en los experimentos

Núcleo	a	b	h	l_h	l_a	l_b	$l_{va,semi}$
E32/16/9	4,51	9,40	9,40	6,92	11,5	$l_a - g_b/2$	11,4
E47/20/16	7,20	15,5	15,5	8,34	12,5	$l_a - g_b/2$	19,5

6.4.1 Comparación entre modelos

En primer lugar, se comparan las medidas experimentales de un CMI E3E construido a partir de los parámetros del *Experimento 1* en la Tabla 6.1, con los resultados teóricos obtenidos con cada modelo descrito en la sección 6.3. Nótese que en cada modelo se evalúan tres definiciones diferentes de las reluctancias de entrehierro, R_a y R_b , y dos definiciones de la reluctancia de la ventana R_{air} en el *Modelo 3*.

En la Tabla 5.3 se muestran los valores experimentales de las inductancias integradas en el componente E3E según *Experimento 1*. Los valores se obtienen con un analizador de impedancias (Hewlett Packard 4194a) para 50 kHz. Los valores experimentales de las inductancias se utilizan como referencia para comparar la precisión según el error relativo con los modelos teóricos.

La tabla muestra los valores de inductancia L_I (con $L_I = L_2$) y L_μ en microhenrios, para cada configuración en los *Modelos 1, 2 y 3*. Cada resultado se obtiene combinando una de las aproximaciones de la reluctancia de gap (*ideal*, *Schwarz–Christoffel 2D*, o *Schwarz–Christoffel 3D*), y una de las aproximaciones de la reluctancia de la ventana ($R_{air[72]}$ o $R_{air,prop}$) cuando es aplicable. El error se calcula según (6.53) respecto al valor experimental, y se expresa en porcentaje entre paréntesis en cada casilla.

$$Error (\%) = \frac{Valor\ te\acute{o}rico - Medida\ experimental}{Medida\ experimental} \cdot 100 \quad (6.53)$$

Los valores de L_I y L_μ sombreados en azul se utilizan como punto de partida, y corresponden al resultado de evaluar el *Modelo 1*, bajo la aproximación *ideal* para las reluctancias de gap, es decir, $R_a = R_{a,ideal}$ (6.28) y $R_b = R_{b,ideal}$ (6.29).

Como se puede ver, en estas condiciones el valor que proporciona el modelo para L_I es de aproximadamente un $-55,37\%$ del valor real, y en el caso de L_μ aproximadamente un $-6,9\%$. El error obtenido en este caso es inaceptable para estimar L_I . El error es tan elevado porque este modelo no tiene en cuenta el efecto *fringing*, ni el flujo de dispersión. El signo “–” quiere decir que el valor es menor que el medido.

Al aumentar la complejidad de la ecuación de R_a y R_b (*Schwarz–Christoffel 2D* y *Schwarz–Christoffel 3D*), el error en L_I se corrige gradualmente para la misma *Modelo 1*.

La aproximación 2D de *Schwarz–Christoffel* [73] reduce el error en L_I de $-55,37\%$ a $-34,55\%$. Sin embargo, aunque el error en L_I se reduce, el error en L_μ aumenta porque el cambio introducido en R_a y R_b para considerar el efecto *fringing* afecta indirectamente a la ecuación de L_μ , provocando que también aumente su valor si no se añade ningún otro mecanismo para compensarlo.

Las mismas conclusiones se obtienen utilizando la aproximación 3D de *Schwarz–Christoffel* [84], que reduce el error para L_I hasta el $-18,18\%$.

Los resultados con el *Modelo 2* no difieren mucho de los de *Modelo 1* en ninguna de configuraciones, lo que valida la consideración común de despreciar el valor de las reluctancias del núcleo en favor de las del *gap*. No obstante, se observa una pequeña reducción del valor de la inductancia respecto a *Modelo 1*, debido al aumento de la reluctancia total cuando se tienen en cuenta las reluctancias del núcleo en el recorrido del flujo magnético.

Como era de esperar, los resultados más precisos los proporciona el *Modelo 3* por ser el más completo. El *Modelo 3* incluye los efectos de las reluctancias de *gap*, del núcleo y de la ventana, siendo esta última especialmente relevante para la precisión en la estimación del acoplamiento, k , entre los devanados del CMI E3E, y por tanto crucial en la estimación de los valores independientes de L_I y L_μ , como se demuestra en las ecuaciones (6.54) y (6.55) [71].

Tabla 6.3 Comparación de los valores experimentales del componente basado en E3E del Experimento 1 con los valores teóricos obtenidos para cada combinación *Modelo* / R_a y R_b / R_{air}

Medidas experimentales	$L_I (= L_2) = 28.1 \mu\text{H}$ $L_\mu = 12.6 \mu\text{H}$					
R_a y R_b	<i>Ideal</i>		<i>Schwarz–Christoffel 2D</i>		<i>Schwarz–Christoffel 3D</i>	
<i>Modelo 1</i>	$L_I = 12,54 \mu\text{H}$ ($-55,37 \%$)		$L_I = 18,39 \mu\text{H}$ ($-34,55 \%$)		$L_I = 22,99 \mu\text{H}$ ($-18,18 \%$)	
	$L_\mu = 11,73 \mu\text{H}$ ($-6,9 \%$)		$L_\mu = 18,69 \mu\text{H}$ ($-48,33 \%$)		$L_\mu = 16,38 \mu\text{H}$ ($30,00 \%$)	
<i>Modelo 2</i>	$L_I = 12,38 \mu\text{H}$ ($-55,94 \%$)		$L_I = 18,05 \mu\text{H}$ ($-37,76 \%$)		$L_I = 22,46 \mu\text{H}$ ($20,07 \%$)	
	$L_\mu = 11,35 \mu\text{H}$ ($-9,9 \%$)		$L_\mu = 17,83 \mu\text{H}$ ($-41,5 \%$)		$L_\mu = 15,57 \mu\text{H}$ ($23,57 \%$)	
R_{air}	$R_{air[72]}$	$R_{air,prop}$	$R_{air[72]}$	$R_{air,prop}$	$R_{air[72]}$	$R_{air,prop}$
<i>Modelo 3</i>	$L_I = 16,14$ ($-42,56 \%$)	$L_I = 18,25$ ($-35,05 \%$)	$L_I = 22,24$ ($-20,85 \%$)	$L_I = 24,84$ ($-11,6 \%$)	$L_I = 25,75$ ($-8,36 \%$)	$L_I = 27,82$ (-1%)
	$L_\mu = 9,47$ ($-24,84 \%$)	$L_\mu = 8,42$ ($-33,17 \%$)	$L_\mu = 15,68$ ($24,44 \%$)	$L_\mu = 14,4$ ($14,28 \%$)	$L_\mu = 13,93$ ($10,56 \%$)	$L_\mu = 12,89$ ($2,3 \%$)

$$k = \frac{L_\mu}{\sqrt{L_{11} \cdot L_{22}}} \rightarrow (\text{por simetría del E3E}, L_{11} = L_{22}) \rightarrow k = \frac{L_\mu}{L_{11}} = \frac{L_\mu}{L_\mu + L_1} \quad (6.54)$$

resolviendo para L_1 :

$$L_1 = L_\mu \cdot \frac{1 - k}{k} = L_\mu \cdot k_L \quad (6.55)$$

Como se puede apreciar en la Tabla 5.3, incluso con el *Modelo 3*, el error es demasiado grande cuando se considera la aproximación *ideal* para R_a y R_b , independientemente de la aproximación en R_{air} . Por lo tanto, se valida de nuevo la inadecuación del uso de las ecuaciones de reluctancia *ideal* (6.28) y (6.29) para el cálculo de las reluctancias de *gap*.

Bajo la aproximación *Schwarz–Christoffel 2D* en R_a y R_b , el error se reduce para las dos aproximaciones de R_{air} consideradas, siendo ahora cercano al 20%, que es un valor de tolerancia típico para los componentes magnéticos comerciales [86]. Por otro lado, el error en L_μ ha pasado de ser negativo a positivo para las dos aproximaciones que involucran *Schwarz–Christoffel*, por lo que esta aproximación sobreestima ligeramente el efecto del flujo de *fringing* en la inductancia. En todos los casos, el error es menor con la ecuación propuesta para el flujo de ventana, $R_{air,prop}$, (6.46) a (6.52).

Se concluye en este apartado, que la mayor precisión se obtiene en la *Modelo 3* con la ecuación *Schwarz–Christoffel 3D* para el cálculo de R_a y R_b , y con la ecuación propuesta $R_{air,prop}$ para el cálculo de la reluctancia de ventana. Bajo esta configuración, se obtiene un error de sólo el 2,3% para L_μ y del -1% para L_1 , respecto a las medidas experimentales del componente CMI E3E del *Experimento 1*.

6.4.2 Validación del modelo seleccionado

Se ha comprobado sobre los resultados del *Experimento 1*, que la mayor precisión se obtiene con el *Modelo 3* cuando se utiliza la aproximación *Schwarz–Christoffel 3D* [84] en las reluctancias de *gap* R_a y R_b , y la propuesta $R_{air,prop}$ para describir la reluctancia de ventana. Para una validación más amplia, se utilizan tres experimentos adicionales para comparar el error en que se incurre al utilizar $R_{air[72]}$ o $R_{air,prop}$ en el *Modelo 3*, manteniendo la aproximación *Schwarz–Christoffel 3D* para las reluctancias de *gap*. En la Tabla 6.1 se muestran también las especificaciones de estos tres nuevos prototipos CMI E3E (*Experimento 2* a *Experimento 4*).

Del *Experimento 1* al *Experimento 2* se ha variado el *gap* de la columna central, g_b . Del *Experimento 2* al *Experimento 3* se mantienen ambos *gaps* y se varía el número de vueltas N . En el *Experimento 4* se varían todos los parámetros de construcción. La comparación del error cometido con las alternativas de modelado se realiza con respecto

a las medidas experimentales de los prototipos y a sus simulaciones FEA 3D con el software Electronics 19.2 Maxwell 3D de ANSYS, que aseguran que los prototipos están contruidos de acuerdo con la teoría.

Los principales parámetros utilizados en la simulación FEA de los prototipos son:

- Propiedades del material (3F3): *Steinmetz k* factor = 6.8, *Steinmetz β* factor = 1.78, $B_{sat} = 0.44$ T, $\rho = 2 \Omega \cdot m$, $\mu = 2000$.
- Propiedades del conductor: $\rho = 1.72 \cdot 10^{-8} \Omega \cdot m$,
- Error de energía: <0.5%.
- Tiempo de simulación: ≈ 90 minutos.
- N.º tetraedros: ≈ 1.2 millones.

La Tabla 6.4 muestra los valores teóricos de L_I y L_μ en microhenrios obtenidos con cada alternativa de modelado.

Junto a los resultados teóricos, en la misma tabla se muestran las medidas experimentales de las inductancias y el resultado de la simulación FEA. El error relativo se muestra entre paréntesis en porcentaje. Se incluyen, además, junto a los datos obtenidos en cada experimento, las fotografías de los prototipos CMI E3E correspondientes.

Tabla 6.4 Comparación con los valores experimentales del componente CMI E3E en los *Experimentos 2–4* según *Modelo 3/ R_{a,SC 3D}* y *R_{b,SC 3D}* para las dos definiciones de R_{air} consideradas

Prototipos
	Figura 6.10 <i>Experimento 2</i>		Figura 6.11 <i>Experimento 3</i>		Figura 6.12 <i>Experimento 4</i>	
	L_I	L_μ	L_I	L_μ	L_I	L_μ
Medidas experimentales	26,35 μH	13,35 μH	90 μH	46,4 μH	85,28 μH	30,94 μH
$R_{air} @ R_{air[72]}$	23,35 μH (–11,38 %)	14,95 μH (11,98 %)	79,54 μH (–11,62 %)	50,94 μH (9,78 %)	80,08 μH (–6,09 %)	32,66 μH (5,56 %)
$R_{air} @ R_{air,prop}$	25,72 μH (–2,39 %)	13,76 μH (3,07 %)	87,68 μH (–2,58 %)	46,9 μH (1,08 %)	84,22 μH (1,24 %)	30,61 μH (–1,06 %)
FEA	27,25 μH (–3,4%)	14,07 μH (5,4 %)	88,20 μH (–2,00 %)	46,30 μH (–0,43 %)	81,64 μH (–4,26 %)	30,36 μH (1,87 %)

Analizando los resultados, se observa un error máximo de –11,62% para la inductancia L_I , que corresponde a la alternativa con $R_{air[72]}$ en el *Experimento 3*. En el mismo experimento, con la alternativa propuesta, se obtiene un error de –2,58%, unas 4

veces menor. El error mínimo en L_1 , 1,24%, se obtiene en el *Experimento 4*, también con $R_{air,prop}$ (nótese que, salvo errores de construcción, $L_1 = L_2$).

El máximo error en L_μ , 11,98%, se ha obtenido con $R_{air[72]}$ en el *Experimento 2*. En el mismo experimento, la alternativa propuesta obtiene un error del 3,07%, también aproximadamente 4 veces menor. El error mínimo, 1,06%, se obtiene con la aproximación $R_{air,prop}$ en el *Experimento 4*. En todos los casos presentados, el error de la estimación con $R_{air,prop}$ es menor que con $R_{air[72]}$.

La Tabla 6.5 muestra a modo de resumen, el error medio obtenido en todos los experimentos con la configuración *Modelo 3* con $R_{air,prop}$, y $R_{air[72]}$. Como se puede observar, el modelado propuesto con $R_{air,prop}$ reduce el error en relación con las medidas experimentales respecto al modelado $R_{air[72]}$ en más de cuatro veces tanto en L_1 (y por lo tanto en L_2), como en L_μ .

Tabla 6.5 Comparación del error medio en el total de experimentos

Parámetros de comparación	Error medio	
	@ $R_{air[72]}$	@ $R_{air,prop}$
L_1	9,36 %	1,8 %
L_μ	9,47 %	1,87 %

6.4.3 Fiabilidad del modelado propuesto con el nivel de corriente

Los resultados experimentales de las secciones 6.4.1 y 6.4.2 se realizaron en pequeña señal a 20mA_{pico} utilizando el analizador de impedancia HP 4194a [87]. Sin embargo, dado que el nivel de corriente afecta al flujo de dispersión y, por tanto, puede afectar a los valores de las inductancias integradas, se incluyen nuevos resultados experimentales de los experimentos 2 y 4 para las condiciones de corriente de la Tabla 6.6.

Las nuevas medidas se realizan utilizando el generador de señales interno al osciloscopio Rhode&Schwartz RTM3004 y un amplificador de RF (Frankonia VLC-75).

Los resultados demuestran que L_1 y L_μ no presentan una variación importante con una corriente de hasta 45 veces superior a la utilizada en las medidas originales, lo que indica una buena estabilidad en la distribución de los flujos con la corriente.

Tabla 6.6 Resultados experimentales de L_I y L_μ para diferentes niveles de corriente*Experimento 2, resultados @ 20 mA_{pico}* L_I (medida original / teórica) = **26.35 μH** / 25.72 μH L_μ (medida original / teórica) = **13.35 μH** / 13.76 μH

Condiciones del test	200 mA _{pico}	300 mA _{pico}	500 mA _{pico}	700 mA _{pico}	900 mA _{pico}
L_I (con la medida @20mA _{pico} % / con el resultado teórico %)	26.44 μH (0.34/2.79)	26.39 μH (0.15/2.6)	26.29 μH (-0.22/2.21)	26.04 μH (-1.17/1.24)	26 μH (-1.32/1.08)
L_μ (con la medida @20mA _{pico} % / con el resultado teórico %)	13.55 μH (1.49/-1.52)	13.48 μH (0.97/-2.03)	13.63 μH (2.1/-0.94)	13.93 μH (4.34/1.23)	14 μH (4.86/1.74)

Experimento 4, resultados @ 20 mA_{pico} L_I (medida original / teórica) = **85.28 μH** / 84.22 μH L_μ ((medida original / teórica) = **30.94 μH** / 30.61 μH

Condiciones del test	200 mA _{pico}	300 mA _{pico}	500 mA _{pico}	700 mA _{pico}	900mA _{pico}
L_I (con la medida @20mA _{pico} % / con el resultado teórico %)	86 μH (0.84/2.11)	86.21 μH (1.09/2.36)	85.86 μH (0.68/1.94)	86.73 μH (1.7/2.9)	87.37 μH (2.45/3.74)
L_μ (con la medida @20mA _{pico} % / con el resultado teórico %)	31.2 μH (0.84/1.92)	31.1 μH (0.51/1.6)	31.82 μH (2.84/3.95)	31.77 μH (2.68/3.78)	31.43 μH (1.58/2.67)

6.5 Diseño y construcción del componente *MI* sobre la estructura E3E

En base a los buenos resultados presentados en las secciones anteriores, se escoge para el modelado del componente *MI*:

- la red de reluctancias del *Modelo 3*,
- la aproximación *Schwarz–Christoffel 3D* [84] en las reluctancias de *gap* (R_a y R_b),
- la propuesta $R_{air,prop}$ para la reluctancia de ventana.

Las ecuaciones seleccionadas para el modelado de la estructura E3E se utilizan para el dimensionamiento del componente *MI*, que integra los componentes magnéticos discretos del Enlace CA en el convertidor propuesto MCB³.

6.5.1 Especificación y parámetros del algoritmo de diseño

El algoritmo desarrollado para el diseño del componente magnético integrado con estructura E3E, descrito en el ANEXO C, es el encargado de calcular todas las alternativas de diseño posibles en base a las especificaciones eléctricas y a las condiciones de diseño que se le proporcionan. Este algoritmo sigue una estructura muy similar al de diseño de

transformadores, y bobinas discretas, también desarrollados en el marco de esta tesis, y descritos en el ANEXO A y el ANEXO B, respectivamente.

La especificación eléctrica y el valor de las inductancias L_1 y L_2 objetivo para el diseño del componente se muestran en la Tabla 6.7.

Tabla 6.7 Especificación eléctrica para el diseño del componente MI en el prototipo de 460W

Parámetro	Valor
$i_{1,rms} @ P_{max} = i_{2,rms} @ P_{max}$	5,2 A
$\lambda_{1,max} = \lambda_{2,max}$	0,0012 V·s
$L_1 = L_2$	80,87 μ H
P_{max}	460W
f_{sw}	50 kHz

La especificación de inductancia, frecuencia y potencia máxima son con las que se validan los resultados teóricos de los capítulos 3, 4 y 5 (Tabla 3.11). Los valores de corriente eficaz máxima y voltios · segundos máximos se obtienen para dicha especificación.

Se prevén dos estrategias de diseño:

1. Diseñar de manera ajustada a la densidad de flujo máxima permitida, B_{max} . Con esta estrategia se hace un mejor aprovechamiento del núcleo, por lo que se obtienen diseños optimizados en tamaño.
2. Diseñar para obtener las pérdidas mínimas, ajustando el diseño a la densidad de flujo óptima de pico, ΔB_{opt} . La densidad de flujo óptima, ΔB_{opt} , es aquella que minimiza las pérdidas en el núcleo y en el conductor, teniendo en cuenta que ambas tendencias de crecimiento son contrapuestas dependiendo de ΔB , como se puede ver en la Figura 6.13.

Figura 6.13. Representación conceptual de ΔB_{opt} . Evolución de pérdidas en función de ΔB

En [71] se proporciona el procedimiento para el cálculo de $\Delta B_{I,opt}$ dependiendo de la especificación eléctrica y los parámetros geométricos del núcleo para bobinas discretas

y para transformadores. $\Delta B_{I,opt}$ es la densidad de flujo óptima de pico respecto al devanado primario (L_I). La ecuación (6.56) se obtiene siguiendo el mismo procedimiento, aplicado a los componentes magnéticos acoplados.

$$\Delta B_{I,opt} = \left(\frac{\frac{1}{4} \cdot \rho \cdot MLT \cdot \lambda_{1,max}^2 (i_{L1,rms}^2 + i_{L2,rms}^2)}{K_{fe} W_a K_u A_{ext}^2 \left[\frac{V_c}{2\beta} \left(1 - \frac{\lambda_{2,max}}{\lambda_{1,max}} \right)^\beta + V_{ext} \left(1 + \left(\frac{\lambda_{2,max}}{\lambda_{1,max}} \right)^\beta \right) \right]} \right)^{\frac{1}{\beta+2}} \quad (6.56)$$

Donde ρ es la resistividad del cobre, MLT es la longitud media de la vuelta en el núcleo, W_a es el área de ventana donde se alojan los devanados y K_u es la ocupación de ventana o el porcentaje cobre/aire en la ventana. K_{fe} y β son los valores de las constantes de Steinmetz para el material del núcleo a la frecuencia de funcionamiento [25]. A_{ext} , V_c y V_{ext} se definen sobre el esquema el núcleo en la Figura 6.14.

Figura 6.14. Segmentación de la geometría E en volúmenes y áreas

Para la obtención de la expresión de la densidad de flujo óptima $\Delta B_{I,opt}$ (6.56) se utiliza como simplificación que el área de las columnas externas, A_{ext} es la mitad que el área de la columna central, A_c , habitual en los núcleos E [88]. En la Figura 6.14 se señalan las áreas A_{ext} y A_c , en la parte superior de los volúmenes V_c y V_{ext} , en color gris claro y gris oscuro respectivamente. V_c y V_{ext} son los volúmenes parciales en que se divide la geometría E para el cálculo de (6.56).

Cualquiera de las dos estrategias (diseño basado en B_{max} o diseño basado en $\Delta B_{I,opt}$) utiliza además condiciones “límite” que se configuran en el algoritmo de diseño, para descartar las soluciones que las incumplan. Entre estas condiciones límite se encuentran, por ejemplo, la ocupación de la ventana, K_u (proporción conductor–aire en la ventana de devanado), la densidad de flujo máxima B_{max} , las máximas pérdidas totales respecto a la potencia máxima transmitida, P_{MI} , o la densidad de corriente máxima por los hilos, J , entre otras.

La Tabla 6.8 muestra las condiciones limitantes de diseño con que se obtienen soluciones viables para la especificación de la Tabla 6.7. De las dos estrategias de diseño consideradas, ajustando a B_{max} y a $\Delta B_{I,opt}$, la segunda no aporta soluciones viables por incumplir las condiciones límite.

Tabla 6.8 Valores límite de los parámetros de diseño del componente MI de la aplicación

Parámetro	Descripción	Valor máximo
K_u	Ocupación de la ventana	35%
P_{MI}	Pérdidas admitidas sobre P_{max}	10%
J	Densidad de corriente	10A/mm ²
B_{max}	Densidad de flujo máxima	65% de B_{sat}

6.5.1.1 Desarrollo de la expresión de la densidad de flujo óptima

El desarrollo que lleva a $\Delta B_{I,opt}$ (6.56) parte de la redefinición de las expresiones de las pérdidas en el núcleo, P_{fe} y en el conductor P_{cu} , de manera que dependan de ΔB_1 .

La ecuación (6.57) define las pérdidas volumétricas en el núcleo según [71], donde V_{ef} es el volumen efectivo que proporciona el fabricante, y K_{fe} y β son los coeficientes de Steinmetz del material magnético.

$$P_{fe} = K_{fe} \cdot V_{ef} \cdot \Delta B^\beta \quad (6.57)$$

La ecuación (6.58) generaliza (6.57) para el diseño propuesto, incorporando el aporte de los diferentes flujos magnéticos circulantes en el núcleo mostrado en la Figura 6.2, y el área A_{ext} o A_c que atraviesan. Los volúmenes sobre los que se calculan las pérdidas se pueden identificar en la Figura 6.14, bajo el nombre V_{ext} y V_c , coloreados en gris claro y gris oscuro respectivamente.

$$\begin{aligned} P_{fe} &= K_{fe} V_{ext} (\Delta B_1^\beta + \Delta B_2^\beta) + K_{fe} V_c \Delta B_c^\beta \\ &= K_{fe} V_{ext} \left[\left(\frac{\Delta \Phi_1}{A_{ext}} \right)^\beta + \left(\frac{\Delta \Phi_2}{A_{ext}} \right)^\beta \right] + K_{fe} V_c \left(\frac{\Delta \Phi_{C1} - \Delta \Phi_{C2}}{A_c} \right)^\beta \end{aligned} \quad (6.58)$$

Las ecuaciones (6.59) y (6.60) definen la densidad de flujo que produce cada devanado del componente. Los voltios por segundo aplicados a cada devanado se nombran con el parámetro λ_i (con i subíndice “1” o “2” dependiendo del devanado), y definen la variación pico a pico de B_i .

$$\Delta B_1 = \frac{\Delta \Phi_1}{A_{ext}} = \frac{\lambda_1}{2 \cdot N \cdot A_{ext}} \quad (6.59)$$

$$\Delta B_2 = \frac{\Delta \Phi_2}{A_{ext}} = \frac{\lambda_2}{2 \cdot N \cdot A_{ext}} \quad (6.60)$$

Despejando e igualando el $2 \cdot N \cdot A_{ext}$ las ecuaciones (6.59) y (6.60), se obtiene (6.61), que relaciona ΔB_1 , λ_1 y λ_2 con ΔB_2 . Además, se puede obtener (6.62), conocido que Φ_I es igual a la suma de Φ_μ y Φ_{C1} , y que Φ_2 es igual a la suma de Φ_μ y Φ_{C2} .

$$\Delta B_1 = \frac{\lambda_1}{\lambda_2} \Delta B_2 \quad (6.61)$$

$$\Delta\phi_{C1} - \Delta\phi_{C2} = \Delta\phi_1 - \Delta\phi_2 = A_{ext}(\Delta\mathbf{B}_1 - \Delta\mathbf{B}_2) \quad (6.62)$$

Con (6.61) y (6.62), se opera (6.58) y se reescribe en función de $\Delta\mathbf{B}_1$, λ_1 y λ_2 , como (6.63).

$$P_{fe} = K_{fe}\Delta\mathbf{B}_1^\beta \left[\frac{V_c}{2^\beta} \left(1 - \frac{\lambda_2}{\lambda_1} \right)^\beta + V_{ext} \left(1 + \left(\frac{\lambda_2}{\lambda_1} \right)^\beta \right) \right] \quad (6.63)$$

Por otra parte, respecto a las pérdidas en los devanados, tomando como ejemplo de partida el devanado primario, se puede obtener (6.64) [71] utilizando la N obtenida con la ecuación (6.59). La ecuación (6.65) se obtiene extendiendo la expresión anterior a dos devanados con igual número de vueltas, N .

$$P_{cu} = \frac{\rho \cdot MLT \cdot N^2}{W_a \cdot K_u} i_{1rms}^2 = \frac{\rho \cdot MLT \cdot \left(\frac{\lambda_1}{2\Delta\mathbf{B}_1 \cdot A_{ext}} \right)^2}{W_a \cdot K_u} i_{1rms}^2 \quad (6.64)$$

$$P_{cu} = \frac{\rho \cdot MLT}{W_a \cdot K_u} \left[\left(\frac{\lambda_1}{2\Delta\mathbf{B}_1 \cdot A_{ext}} \right)^2 i_{1rms}^2 \right] + \frac{\rho \cdot MLT}{W_a \cdot K_u} \left[\left(\frac{\lambda_2}{2\Delta\mathbf{B}_2 \cdot A_{ext}} \right)^2 i_{2rms}^2 \right] \quad (6.65)$$

Utilizando (6.61) en (6.65), se obtiene la ecuación (6.66).

$$P_{cu} = \frac{\rho \cdot MLT \cdot \lambda_1^2}{4 \cdot W_a \cdot K_u \cdot A_{ext}^2 \cdot \Delta\mathbf{B}_1^2} \cdot (i_{1rms}^2 + i_{2rms}^2) \quad (6.66)$$

La expresión de $\Delta\mathbf{B}_{1,opt}$ (6.56), se obtiene derivando (6.63) y (6.66) con respecto a $\Delta\mathbf{B}_1$ e igualando a 0 el resultado. Los valores λ_1 y λ_2 en las expresiones (6.63) y (6.66) deben sustituirse por el valor de los voltios por segundos máximos en el peor caso de diseño.

6.5.2 Resultados del algoritmo de diseño

Los resultados obtenidos del algoritmo señalan que no existen soluciones físicamente viables con $k_L = 70$, que es el ratio entre L_μ y L_l que se utilizó en el Capítulo 3, para comprobar el funcionamiento del MCB³ con acoplamiento ideal.

La solución numérica de las ecuaciones de modelado también aporta soluciones no posibles para un $k_L > 20$, ya que sería necesario emplear valores de gap negativos para obtener los valores deseados de L_l y L_μ .

Las cuatro imágenes de la Figura 6.15 muestran los resultados viables para k_L , que proporciona el algoritmo de diseño con el fin de construir el componente integrado MI sobre la estructura E3E, para un valor para L_l y L_2 de 80,87μH, para una potencia nominal de 460W, y valores de k_L entre 10 y 20.

En la Figura 6.15 (a) se puede observar que sólo dos núcleos de la base de datos ofrecen soluciones viables; E34/14/9 con un volumen efectivo de 5590mm³, y E41/17/12

con un volumen efectivo 11500mm^3 . Las pérdidas totales estimadas son alrededor de un 15% mayores en el caso del E34/14/9, sin embargo, su volumen es casi mitad que el del E41/17/12, por lo que se debe profundizar en el estudio de ambos diseños para analizar las diferencias.

En la Figura 6.15 (b) se observa que, debido a que la limitación de B_{max} condiciona el número de vueltas, el diseño con $k_L = 20$ no puede dar el valor de L_I requisito. El valor más cercano conseguible es de $88,5\mu\text{H}$, un 10% mayor al teórico. Dicha diferencia perjudica a la potencia máxima que se podría transferir, manteniendo el resto de la especificación eléctrica.

La Figura 6.15 (c) demuestra que para aumentar k_L es necesario disminuir especialmente el entrehierro g_a , que tiene mayor impacto en el valor de L_I por ser de menor tamaño que g_b .

Figura 6.15 Análisis de los parámetros de los diseños ofrecidos por el algoritmo desarrollado

Debido a todo lo expuesto, se escoge el diseño señalado en la Figura 6.15 (c), por presentar menores pérdidas y una menor complejidad en la construcción.

En la Tabla 6.9 se detallan los parámetros de construcción del diseño seleccionado. Debido a los materiales disponibles, el menor tamaño que se puede conseguir para el entrehierro es de 0,02mm, por lo que el valor de inductancia obtenido es ligeramente distinto al deseado. La Tabla 6.10 incluye las dimensiones nominales del núcleo E41/17/12 [89].

Tabla 6.9 Parámetros de construcción del componente *MI* según el diseño seleccionado

Diseño seleccionado	
k_L	10
N	29
g_a (mm)	0,02
g_b (mm)	5
Conductor	Cobre esmaltado – Ø 0,5mm
N.º conductores en paralelo	3
Núcleo	E41/17/12

Tabla 6.10 Dimensiones nominales del núcleo E41/17/12, en milímetros

Núcleo	a	b	h	l_h	l_a	l_b	$l_{va,semi}$
E41/17/12	6	12,45	12,4	8,08	10,4	$l_a - g_b/2$	16,6

6.5.3 Validación experimental y construcción del componente *MI*

En la Tabla 6.11 se muestra el resultado que ofrece el modelo teórico del diseño seleccionado para la construcción del componente *MI*, utilizando los datos de la Tabla 6.9, junto al resultado experimental y el error relativo entre ambos valores.

Tabla 6.11 Comparación del valores teóricos y experimentales del diseño seleccionado para el *MI*

Diseño seleccionado	Valor experimental	Valor teórico	
		Inductancia con R_{air} [72] como R_{air}	Inductancia con $R_{air,prop}$ como R_{air}
L_I (Error %)	73,28μH	50,83μH (30,6%)	74,51μH (1,6%)
L_μ (Error %)	665,59μH	766,49μH (13,45%)	756,57μH (13,67%)

El error en L_μ utilizando la reluctancia de ventana propuesta $R_{air,prop}$ es similar al que se obtiene utilizando R_{air} [1]. Sin embargo, el error en L_I al utilizar $R_{air,prop}$ es 20 veces menor al que se obtiene con la alternativa R_{air} [1], con lo que queda patente la utilidad y mejoría alcanzadas con la propuesta.

Con el modelado escogido y la definición de la reluctancia de ventana propuesta, $R_{air,prop}$, la diferencia entre el valor teórico y experimental de L_I produce un error del 1,6%

y un error en L_μ de 13,67%. Ambos errores están en el entorno de los errores obtenidos en las validaciones realizadas en el proceso de modelado de la estructura E3E.

La buena precisión obtenida valida el uso del modelado propuesto para diseñar componentes magnéticos integrados con estructura E3E, y su utilidad en el diseño teórico del componente MI del Enlace CA del MCB³. Este componente integrado sustituye a los componentes L_1 , L_2 y TMC en la configuración discreta del convertidor MCB³, en los Capítulos 4, 5 y 6 de este documento.

En la Figura 6.16 se muestra el componente MI construido según los parámetros de la Tabla 6.9 y diseñado acorde al modelado propuesto, descrito en este capítulo.

Figura 6.16 Componente MI según las especificaciones del diseño seleccionado (Tabla 6.9)

6.6 Conclusiones

Un modelado adecuado es fundamental para evitar errores en el diseño de los componentes magnéticos, y especialmente en los componentes magnéticos integrados, ya que de no tenerlo se necesitarían varias iteraciones en su construcción, hasta alcanzar los valores requeridos.

En este capítulo se aborda el modelado de un Componente Magnético Integrado, CMI, con una estructura denominada E3E utilizando redes de reluctancias.

El CMI E3E se construye sobre núcleos EE comerciales separados por tres entrehierros (o *gaps*) de dos valores diferentes: g_a en las columnas externas y g_b en la columna central. Los dos devanados con el mismo número de vueltas, N , se colocan en las columnas externas para maximizar el control del acoplamiento. Su estructura y la configuración interna de las inductancias que integra, se discuten en el epígrafe 6.2 .

A lo largo del epígrafe 6.3 , se evalúan tres redes de reluctancias con creciente grado de complejidad (denominadas *Modelo 1*, *Modelo 2* y *Modelo 3* de menos a más compleja), que incluyen tres aproximaciones diferentes en el cálculo de las reluctancias de *gap*, R_a y R_b , y dos aproximaciones diferentes en el cálculo de la reluctancia del flujo de ventana, R_{air} , siendo una de ellas propuesta original de esta tesis doctoral. La ecuación propuesta para la reluctancia de ventana, $R_{air,prop}$, se basa en la observación de la distribución del

campo magnético alrededor de las columnas externas de la estructura estudiada, a partir del resultado de su simulación FEA.

En la sección 6.4.1 se realiza una comparación del error obtenido respecto a la medida experimentales de un prototipo de componente E3E con cada combinación de: tipo de modelo, aproximación de las reluctancias de entrehierro R_a y R_b , y aproximación de la reluctancia de ventana, R_{air} . Con esta comparación se demuestra que el error obtenido con el modelado más simple es inaceptable para describir el componente E3E. Se demuestra además que el error se reduce significativamente a medida que se consideran modelos más complejos, especialmente después de considerar el efecto *fringing* 3D en los entrehierros, según la aproximación *Schwarz–Christoffel 3D* descrita en [84]. También se comprueba que la reluctancia de ventana R_{air} , añadida en el Modelo 3, permite un ajuste más fino de los valores L_I y L_μ . Se concluye que el mejor modelado del componente E3E se consigue con la red de reluctancias *Modelo 3*, y con $R_{a,SC\ 3D}$ y $R_{b,SC\ 3D}$ para el cálculo de las reluctancias de entrehierro.

Escogidos el mejor modelo y ecuaciones de las reluctancias de entrehierro, en la sección 6.4.2, se comparan los resultados por utilizar $R_{air,prop}$ para describir la reluctancia de ventana, frente a la que se ha considerado más completa en el estado de la técnica [1], denominada $R_{air[72]}$ en este estudio. La comparación se establece a partir del error obtenido respecto a las medidas experimentales de cuatro componentes E3E adicionales, fabricados con diferencias en el número de vueltas, tamaño de los entrehierros y volumen del núcleo. El análisis de los resultados obtenidos demuestra que el mayor error absoluto obtenido en L_I se reduce del 11,62% al 2,58% y del 11,98% al 3,07% en L_μ con la propuesta seleccionada. Finalmente, el error medio en la estimación de L_I y L_μ demuestra que $R_{air,prop}$, reduce más de tres veces el error en L_I , y más de dos veces en L_μ .

En base a las conclusiones del análisis y con el fin de modelar satisfactoriamente el CMI E3E se selecciona la red de reluctancias representada en el *Modelo 3*, las ecuaciones $R_{a,SC\ 3D}$ y $R_{b,SC\ 3D}$ para el cálculo de las reluctancias de entrehierro y $R_{air,prop}$ para el cálculo de la reluctancia de ventana.

La validación de la fiabilidad de los resultados teóricos con el nivel de corriente, mostrada en la sección 6.4.3, demuestran que L_I y L_μ no presentan una variación importante con una corriente de hasta 45 veces superior a la corriente de pequeña señal utilizada en las medidas originales 20mA_{pico}. Esto indica una buena estabilidad en la distribución de los flujos con la corriente.

Por último, en el epígrafe 6.5, el modelado seleccionado se ha utilizado en el diseño del componente integrado *MI* que forma parte del Enlace CA del convertidor MCB³, según las especificaciones eléctricas del Capítulo 3. El diseño se hace a partir de los resultados ofrecidos por un algoritmo de diseño desarrollado en el marco de esta tesis,

encargado de calcular todas las alternativas de diseño posibles en base a las especificaciones eléctricas y a las condiciones de diseño.

En base a los resultados del algoritmo, se ha podido constatar que no existen soluciones físicamente viables para la construcción del componente *MI* con ratios k_L (relación $L_\mu: L_I$) mayores a 20, por requerir la solución numérica de valores negativos de entrehierro. Del estudio realizado sobre las soluciones viables, se selecciona la solución para $k_L = 10$ sobre el núcleo E41/17/12 por su buen desempeño en términos de pérdidas totales estimadas, posibilidad de obtener el valor de inductancia de diseño y facilidad de construcción.

El resultado de la medida experimental del componente físico *MI* construido a partir de los datos del diseño seleccionado, produce un valor de L_I y L_μ que se aleja un 1,6% y 13,6% respectivamente del resultado teórico obtenido con el modelado propuesto. Por su parte, el modelado identificado como el mayor competidor en el estado de la técnica [72] se aleja un 30,6% y 13,4% respectivamente, lo que evidencia la mejora obtenida con la propuesta.

El procedimiento y las ecuaciones para modelar el CMI E3E que se proponen en este capítulo pretenden ser generales a estructuras a partir de núcleos E con los devanados en las columnas externas. Sin embargo, algunos parámetros, como A_{prop} y l_{prop} en la definición de $R_{air,prop}$ se han ajustado para modelar específicamente la estructura E3E propuesta. Si la geometría fuese diferente, sería necesario obtener los valores A_{prop} y l_{prop} adecuados a ella.

Capítulo 7

Comparativas del convertidor MCB³

CAPÍTULO 7. COMPARATIVAS DEL CONVERTIDOR MCB³	245
7.1 MCB³ como equivalente comportamental al convertidor DAB	248
7.1.1 Dimensionamiento del convertidor DAB en comparación al MCB ³	249
7.1.1.1 Similitud en los componentes activos	249
7.1.1.2 Diferencias en los componentes pasivos	249
7.1.2 Validación en simulación de la equivalencia comportamental	251
7.1.3 Validación experimental de la equivalencia comportamental	256
7.2 MCB³ como alternativa funcional al convertidor FSBB	259
7.2.1 Selección del convertidor FSBB como principal competidor	259
7.2.2 Modulación óptima del convertidor FSBB	261
7.2.3 Dimensionamiento del convertidor FSBB	262
7.2.3.1 Componentes magnéticos	263
7.2.3.2 Componentes activos	264
7.2.4 Validación en simulación de la comparativa funcional	265
7.2.4.1 Pérdidas estimadas en los componentes principales	270
7.3 Conclusiones	274

En este capítulo se muestra el potencial del MCB³ comparándolo con dos topologías conocidas: el convertidor DAB y el convertidor Reductor–Elevador de Cuatro Interruptores o FSBB (según las siglas en inglés de *Four Switches Buck–Boost converter*).

La comparación con el DAB en la primera parte del presente capítulo está destinada a validar la equivalencia entre ambas topologías apreciada en el Capítulo 3. Según la cual, bajo la premisa de acoplamiento magnético ideal entre las ramas del Enlace CA del MCB³, el comportamiento equivalente de ambas topologías permite el uso de la modulación TPS (original del DAB) sobre el MCB³, y se llega en ambas a un resultado equivalente al ser utilizada para la minimización de las pérdidas totales. A la versión de diseño del MCB³ que permite esta equivalencia se le denomina *ideal* en este capítulo.

En la segunda parte de este capítulo se establece la comparativa del convertidor MCB³ con acoplamiento no–ideal (con $k_L = 10$), frente al convertidor el FSBB de una y dos fases (FSBB2), identificado como su principal competidor en el mismo campo de aplicación. Para realizar una comparativa justa, ambos convertidores se optimizan. El convertidor MCB³ optimiza su operación utilizando las modificaciones en los mecanismos de reducción de pérdidas por efecto de k_L , estudiadas en capítulos anteriores. El convertidor FSBB se optimiza utilizando la modulación con mejores resultados en el estado de la técnica.

A lo largo del capítulo se dimensionan las topologías comparadas, se resaltan las diferencias, y se aportan resultados de simulación y, para uno de los casos, experimentales, con el fin de establecer las posibilidades competitivas de las dos versiones de diseño del MCB³, estudiadas a lo largo de este documento de tesis.

7.1 MCB³ como equivalente comportamental al convertidor DAB

La versión *ideal* del MCB³ ocurre cuando el ratio k_L entre la inductancia magnetizante, L_μ , y la inductancia L_1 (igual que L_2) tiende a ser muy grande, idealmente infinito. Siendo así, la corriente que retorna por el camino de masa, i_{gnd} , es despreciable. Bajo este supuesto, se establece como premisa que el comportamiento del MCB³ es equivalente al del convertidor DAB.

La base de esta afirmación es que, si $L_\mu \gg L_1$, la corriente magnetizante, i_μ , es despreciable. Si esto es así, toda la corriente por la rama superior del Enlace CA i_1 se induce íntegramente en la segunda rama como corriente i_2 , y por lo tanto no hay retorno de corriente por la línea de masa, i_{gnd} . Si esto ocurre, se puede asumir que la corriente que circula por las dos ramas del Puente 1 es la misma, i_1 , Figura 7.1 (a), al igual que ocurre con $i_{1@DAB}$ en el convertidor DAB, Figura 7.1 (b). De la misma manera, es asumible que por las dos ramas del Puente 2 circularía la misma corriente, i_2 en el MCB³, $i_{2@DAB}$ en el DAB.

Figura 7.1 Configuración de los dos convertidores comparados: (a) MCB³, (b) DAB

El funcionamiento equivalente del MCB³ *ideal* y el DAB hace que el esquema de modulación basado en TPS descrito en el Capítulo 3, originalmente diseñado para optimizar la operación del DAB, consiga las mismas ventajas en ambos convertidores:

posibilidad de conmutaciones suaves o *Soft Switching* (ZVS o ZCS) en todo el rango de potencia para cualquier ratio de transformación d y, a la vez, mínima corriente eficaz durante la operación.

A continuación, se demuestra la similitud entre la operación del convertidor MCB³ en su versión *ideal* y la del DAB, aportando resultados en simulación y medidas experimentales que validan la premisa de equivalencia comportamental.

7.1.1 Dimensionamiento del convertidor DAB en comparación al MCB³

En primer lugar, es necesario dimensionar los componentes del convertidor DAB, como se hizo con los del convertidor MCB³ en el Capítulo 3. Para hacerlo, se considera la misma especificación eléctrica en ambos (Tabla 3.11), de manera que ambos convertidores estén en igualdad de condiciones.

7.1.1.1 Similitud en los componentes activos

En cuanto al dimensionamiento de los componentes activos, ambas topologías incluyen dos puentes activos, y por tanto ocho transistores.

En el convertidor DAB, la conexión del transformador que aporta aislamiento galvánico hace que la corriente $i_{1@DAB}$ circule por los transistores del Puente 1, y que $i_{2@DAB}$ circule por los transistores pertenecientes al Puente 2. Ambas corrientes serán iguales entre sí, si el ratio de vueltas en el transformador es $n_{DAB} = 1$.

Si el ratio de vueltas en el TMC del MCB³, n , cumple (7.1):

$$n = n_{DAB} = 1 \quad (7.1)$$

, las corrientes i_1 e i_2 del MCB³ son iguales a las corrientes $i_{1@DAB}$ e $i_{2@DAB}$.

Como las corrientes son iguales y la especificación de las tensiones de entrada y salida, V_1 y V_2 , son las mismas es posible utilizar los mismos transistores en ambas topologías.

7.1.1.2 Diferencias en los componentes pasivos

La mayor diferencia entre la composición de las dos topologías recae en los componentes pasivos que unen los dos puentes activos.

En primer lugar, a diferencia del DAB, el convertidor MCB³ debe incluir dos condensadores C_1 y C_2 (como se puede ver en la Figura 7.1) que bloqueen la componente continua de la tensión diferencial generada en los puentes.

En cuanto a las diferencias en los componentes magnéticos, éstas se identifican utilizando componentes magnéticos discretos en la configuración de la etapa de potencia de los convertidores comparados:

- Para el convertidor MCB³, la configuración consta de un transformador de modo común, *TMC*, y dos bobinas L_1 y L_2 , tal como se describe en la Figura 7.1 (a).
- Para el convertidor DAB, la configuración la componen un transformador que aporta aislamiento galvánico, *TG*, y dos bobinas $L_{1@DAB}$ y $L_{2@DAB}$, entre las cuales se divide el valor de la inductancia serie a *TG*, que maneja y limita la transferencia de potencia, Figura 7.1 (b).

Estas composiciones buscan crear una mayor similitud entre las topologías comparadas, que resalte sus diferencias.

Como la ecuación de la potencia máxima transferida para el convertidor DAB es la misma que la del convertidor MCB³ *ideal*, el valor de inductancia L que se obtuvo en el MCB³ para alcanzar P_{max} , al final de la Trayectoria de Mínima Corriente Eficaz en el Capítulo 3, es el mismo para el DAB [66]. Siguiendo la misma deducción que para el convertidor MCB³, este valor $L_{@DAB} = L$, se divide equitativamente entre $L_{1@DAB}$ y $L_{2@DAB}$, que resultan del mismo valor que L_1 y L_2 .

En este estudio, la inductancia magnetizante del transformador *TG* de la topología DAB, $L_{\mu@DAB}$, se dimensiona de manera tal que se obtenga el mismo valor de pico de corriente magnetizante que se fijó por el *TMC* del MCB³ *ideal* del Capítulo 3.

Fijado el valor del pico de corriente máximo en la inductancia magnetizante, $\Delta i_{\mu@DAB}$, el valor de $L_{\mu@DAB}$ se obtiene a partir de la ecuación (7.3),

$$L_{\mu@DAB} = \frac{\lambda_{max@DAB}}{2\Delta i_{\mu@DAB}} \quad (7.2)$$

donde $\lambda_{\mu,max@DAB}$ es el máximo valor de voltios·segundo en bornes del transformador del DAB. Este valor se obtiene maximizando la ecuación (7.3) en $D_2 = 1$.

$$\lambda_{max@DAB} = \frac{D_2 \cdot (V_2/n_{DAB})}{2f_{sw}} \quad (7.3)$$

En la Figura 7.2 se muestra sombreada la región donde los voltios·segundo máximos en el *TMC* del convertidor MCB³ *ideal*, $\lambda_{\mu,max}$ (obtenidos en el Capítulo 3, (3.65)) son menores que el dato equivalente en el convertidor DAB, $\lambda_{\mu,max@DAB}$ (7.3). El resultado se da en función del ratio de transformación de tensiones d (en el eje Y) y la relación de vueltas en el *TG* del DAB, n_{DAB} (en el eje X).

Se puede observar, que, para cualquier d , $\lambda_{\mu,max}$ es menor que $\lambda_{\mu,max@DAB}$ para la misma combinación d y $n = n_{DAB} = 1$. Esta afirmación tiene un límite en $d = 1/3$, que nunca corresponderá al peor caso de diseño que sucede en el modo Elevador (como se justificó en el Capítulo 3). En base a esta observación, y conocida la relación proporcional de la inductancia magnetizante y los voltios·segundo, se puede afirmar que el valor de inductancia magnetizante a igualdad de valor máximo de corriente magnetizante, será siempre mayor en el DAB.

Figura 7.2 Comparación de las áreas con voltios·segundo máximos del convertidor MCB³ ($\lambda_{\mu,max}$) y del convertidor DAB ($\lambda_{\mu,max@DAB}$)

7.1.2 Validación en simulación de la equivalencia comportamental

En este apartado se muestra, con la simulación de varios puntos de operación, que el comportamiento del convertidor MCB³ *ideal* es equivalente al del convertidor DAB bajo la misma especificación, utilizando la misma estrategia de control.

En la Tabla 7.1 se resumen las condiciones de simulación que se utilizan para comprobar la equivalencia comportamental entre ambos convertidores, y el valor de los componentes pasivos, según el dimensionamiento de la versión *ideal* del convertidor MCB³ en el Capítulo 3, y a las directrices de dimensionamiento de los componentes del DAB del apartado anterior en este epígrafe. El valor de L_{μ} en el MCB³ *ideal* obtiene un ratio k_L de 70 con L_I , dentro de la zona en que se considera acoplamiento ideal (justificación en el Capítulo 4, sección 4.4.2)

La validación por simulación se realiza respecto a los mismos tres puntos de operación dentro de la Trayectoria de Mínima Corriente Eficaz con que se validó el funcionamiento del convertidor MCB³ en el Capítulo 3: a 100W con modulación TPS

pura, a aproximadamente 340W con patrón de modulación TPS–EPS, y a potencia máxima, P_{max} , con patrón TPS–PS.

Tabla 7.1 Parámetros de simulación de los convertidores MCB³– $k_{L\infty}$ y DAB

Parámetro	Topología	Valor
V_1	MCB ³ <i>ideal</i> y DAB	[124, 200] V
V_2		240 V
P_{max}		460 W
f_{sw}		50 kHz
$L_1 (= L_2)$	MCB ³ <i>ideal</i>	80,87 μ H
$C_1 = C_2$		14 μ F
L_μ		5,8 mH
n		1
$L_{1@DAB} (= L_{2@DAB})$	DAB	80,87 μ H
$L_{\mu@DAB}$		24 mH
n_{DAB}		1

Las simulaciones proporcionadas se componen de un conjunto de gráficas que muestran para los dos convertidores: las tensiones diferenciales alternas en los puentes v_{11} y v_{22} ; la tensión drenador–fuente, v_{DS} ; la corriente de drenador, i_S , de uno de los transistores; la corriente i_L ; y por último la corriente i_μ por la inductancia magnetizante del TMC en el caso del MCB³, e $i_{\mu@DAB}$ del transformador TG del DAB.

En base a la justificación de la selección de los transistores representativos del Capítulo 3, se escogen aquí de nuevo, como transistores para representar en las simulaciones: el transistor flotante S_1 del Puente 1, su transistor complementario referido a masa en la misma rama, S_2 , y el transistor flotante S_5 del Puente 2. A modo de recordatorio, se incluye a continuación las razones de la selección de estos transistores entre los demás:

- Los transistores S_1 y S_2 cambian de tipo de *Soft-switching* cuando la potencia sobrepasa P_{TPS} , de ser a corriente cero (ZCS, *Zero Current Switching*) a ser a tensión cero ZVS. Este cambio de tipo *Soft-switching* ocurre también en S_3 , S_4 , S_7 y S_8 .
- Los transistores S_5 y S_6 no varían su tipo de conmutación y trabajan bajo ZVS en todo el rango de potencia.
- El parámetro de control, φ , se define con el desfase de los encendidos de S_1 y S_5 .

Las simulaciones se realizan con el software PSIM® y se representan con MATLAB®.

El tipo de patrón TPS, el Modo de Conmutación y los parámetros de control que caracteriza a los puntos de operación validados se muestran en la Tabla 7.2. Para cada uno, se proporcionan las corrientes eficaces obtenidas a partir de los datos de simulación y el pico de corriente magnetizante.

Tabla 7.2 Características de los puntos de operación simulados

Patrón TPS	SM	D_1	D_2	φ_{ad}	Potencia (W)	Corriente eficaz (A)		Corriente magnetizante (A)	
						$i_{l,rms}$	$i_{l@DAB,rms}$	Δi_μ	$\Delta i_\mu @DAB$
TPS	SM1	0,65	0,34	0,16	100	1,17	1,14	0,05	0,017
TPS-EPS	SM3*	1	0,68	0,29	340	3,07	3,04	0,033	0,034
TPS-PS	SM3*	1	1	0,5	460	4,82	4,78	0	0,05

En la Figura 7.3 y Figura 7.4 se muestran las principales formas de onda del convertidor MCB³ y el DAB en el punto de operación a 100W, con modulación TPS pura.

Figura 7.3 Formas de onda simuladas para el convertidor MCB³ @100W con TPS

Figura 7.4 Formas de onda simuladas para el convertidor DAB @100W con TPS

Como se puede observar, el mismo esquema de modulación consigue las mismas formas de onda de tensión diferencial en los puentes (v_{11} y v_{22}) y, por tanto, las corrientes en el inductor L_1 y $L_{1@DAB}$ (i_l e $i_{l@DAB}$ respectivamente) son prácticamente iguales.

La mayor diferencia entre ambos es la corriente por la inductancia magnetizante del TMC en el MCB³, i_μ , y la inductancia magnetizante por el TG del DAB, $i_{\mu@DAB}$. Se puede ver que la forma de onda de estas dos corrientes es diferente, teniendo i_μ un perfil trapezoidal de 6 segmentos, y sólo 4 en el caso de $i_{\mu@DAB}$.

En este escenario la corriente i_μ alcanza el valor máximo de 0,05A, para el que se dimensionó el valor de L_μ del TMC. El pico de corriente de $i_{\mu@DAB}$ es menor, de aproximadamente 0,02A.

En la Figura 7.5 y Figura 7.6 se muestran las principales formas de onda de los convertidores comparados a 340W, en la zona de modulación TPS–EPS de la Trayectoria de Mínima Corriente Eficaz.

De nuevo se observa que el mismo esquema de modulación consigue las mismas formas de onda de tensión diferencial, y por tanto corrientes i_l e $i_{l@DAB}$ equivalentes.

La mayor diferencia entre ambos continúa siendo la corriente por las inductancias magnetizantes. En este caso, en ambos perfiles se pueden observar 4 segmentos, que llegan a un valor máximo similar en el intermedio en su rango, de alrededor de 0,03A.

Figura 7.5 Formas de onda simuladas para el convertidor MCB³ @340W con TPS–EPS

Figura 7.6 Formas de onda simuladas para el convertidor DAB @340W con TPS–EPS

En la Figura 7.7 y Figura 7.8 se muestran las principales formas de onda de los convertidores a potencia máxima, en zona de modulación TPS–PS en la Trayectoria de Mínima Corriente Eficaz. También en este caso se observa que el mismo esquema de modulación consigue formas de onda de tensión diferencial, y por tanto corrientes i_l e $i_{l@DAB}$, prácticamente idénticas.

En este escenario, la diferencia entre las corrientes magnetizantes i_μ e $i_{\mu@DAB}$ se maximiza de manera contraria a como ocurría a potencias bajas: el pico de la corriente $i_{\mu@DAB}$ alcanza su máximo 0,05A, por dimensionamiento de $L_{\mu@DAB}$, y es 0A en i_μ .

Figura 7.7 Formas de onda simuladas para el convertidor MCB³ @ P_{max} con TPS-PS

Figura 7.8 Formas de onda simuladas para el convertidor DAB @ P_{max} con TPS-PS

En la Figura 7.9 se muestra la evolución con la potencia de los voltios·segundo en bornas del TMC del convertidor MCB³ (línea lila), y en bornas del TG del convertidor DAB (línea morada) a lo largo de la Trayectoria de Mínima Corriente Eficaz de cada uno.

Bajo modulación TPS pura, los voltios·segundo en el convertidor MCB³ son máximos y estables debido a la relación entre D_1 y D_2 (3.27). Su valor se reduce medida que ambas variables de control se aproximan a 1, llegando a 0 en el tramo con modulación TPS-PS, cuando D_1 y D_2 son 1. Por esta razón, la corriente i_μ es máxima durante el tramo como modulación TPS pura, y cero en el tramo TPS-PS. En el caso del DAB, los voltios·segundo comienzan en 0 ya que D_2 , del que dependen íntimamente según la ecuación (7.3), es 0 a 0W, al comienzo del tramo TPS. A medida que aumenta D_2 , lo hacen los voltios·segundo en TG hasta que llegan a su máximo al final de la Trayectoria, en zona TPS-PS, cuando D_2 llega a ser 1. Por esta razón, la corriente $i_{\mu@DAB}$ es mínima al inicio de la Trayectoria de Mínima Corriente Eficaz para potencias bajas, y máxima en el tramo final con modulación TPS-PS.

Figura 7.9 Evolución de los voltios·segundo en el devanado primario del TMC del MCB³ y el TG del DAB a lo largo de la Trayectoria de Mínima Corriente Eficaz

Como se ha podido demostrar durante la validación en simulación, el comportamiento del convertidor MCB³ *ideal* es equivalente al del DAB en todos los patrones de modulación, con diferencias prácticamente despreciables en la corriente por las bobinas para un valor de $k_L = 70$, dentro de la región en que se asume como infinito (Capítulo 4, sección 4.4.2).

7.1.3 Validación experimental de la equivalencia comportamental

La validación con resultados de simulación de la equivalencia entre el MCB³ *ideal* y el DAB se van a apoyar en los resultados experimentales mostrados en el Capítulo 3. Para ello, se construye un prototipo del convertidor DAB de acuerdo con los datos de la Tabla 7.1.

La similitud entre ambos convertidores permite que el prototipo del DAB se pueda construir utilizando los mismos componentes comunes (semiconductores, drivers, condensadores de entrada y salida, y bobinas L_1 y L_2 como $L_{1@DAB}$ y $L_{2@DAB}$), por lo que las diferencias en los resultados se deberán exclusivamente a las diferencias causadas por los condensadores de bloqueo, combinados con el transformador *TMC* del convertidor MCB³, en comparación con el transformador *TG* del DAB.

La construcción del transformador *TG* del DAB, de acuerdo a las especificaciones de la Tabla 7.1, debe tener un ratio de vueltas n_{DAB} de 1 y una inductancia magnetizante L_μ de 24 mH. Su diseño constructivo se lleva a cabo haciendo uso del mismo programa utilizado para diseñar el *TMC* en el Capítulo 3, descrito en el ANEXO B.

La Figura 7.10 (a) muestra las soluciones viables para la construcción del *TMC* y el *TG* ofrecidas por el algoritmo de diseño, en función de las pérdidas totales estimadas (en el eje Y) y su volumen efectivo en milímetros cúbicos (en el eje X). Los puntos de color naranja corresponden al diseño del *TG* y los puntos púrpuras, al *TMC*. Los dos diseños seleccionados, que representan el diseño más pequeño con menos pérdidas en cada caso, se señalan con una flecha. En Figura 7.10 (b), se muestra la fotografía de los dos transformadores, en donde se evidencia la diferencia de tamaño.

Los parámetros de construcción de los diseños seleccionados para los transformadores se muestran en la Tabla 7.3, junto a los parámetros de construcción de las bobinas, iguales para ambas topologías.

Figura 7.10 (a) Diseños viables para la construcción del transformador *TMC* (púrpura) y del *TG* (lila) según el algoritmo de diseño de transformadores; (b) Construcción de los componentes

Tabla 7.3 Parámetros de construcción de los componentes magnéticos del MCB³ y el DAB

Componente	Núcleo	Entrehierro	Material	Diámetro de hilo (en paralelo)	N_1/N_2
<i>TMC</i>	RM14	—	3F3	0.5mm (3)	30/30
<i>TG</i>	E65/32/27	—	3F3	0.5mm (3)	53/53
$L_1 (= L_{1@DAB})$	RM12	1,9 mm	3F3	0.5mm (3)	28/—

Las medidas experimentales del DAB se muestran, junto a los resultados experimentales ya vistos en el Capítulo 3 del MCB³, Figura 7.11 a Figura 7.16. Las medidas se realizan para los mismos puntos de operación de la Tabla 7.2, a fin de validar la comparativa en simulación del apartado anterior. En cada una de las figuras, se observan las tensiones diferenciales v_{11} y v_{22} en amarillo y gris usando la misma escala, *Math1* and *Ref*, que aparece en la parte inferior de las imágenes, y la corriente i_l por la bobina superior L_1 , en el canal *Ch3* en púrpura.

El punto de operación a 100W con modulación TPS pura en ambos convertidores se muestra en la Figura 7.11 para el convertidor MCB³ y en la Figura 7.12 para el DAB. Se comprueba que las formas de onda son muy parecidas a las esperadas de los resultados de simulación correspondientes (Figura 7.3 y Figura 7.4).

El punto operación a 340W con modulación TPS–EPS se muestra en la Figura 7.13 para el convertidor MCB³ y en la Figura 7.14 para el convertidor DAB. Las formas de onda son prácticamente idénticas a las esperadas en las simulaciones correspondientes (Figura 7.5 y Figura 7.6).

El punto operación a P_{max} con modulación TPS–PS se muestra en la Figura 7.15 para el convertidor MCB³ y en la Figura 7.16 para el convertidor DAB. Las formas de

onda de nuevo son prácticamente idénticas a las de las simulaciones correspondientes (Figura 7.7 y Figura 7.8).

Figura 7.11 Formas de onda experimentales del convertidor MCB³ @100W con TPS

Figura 7.12 Formas de onda experimentales del convertidor DAB @100W con TPS

Figura 7.13 Formas de onda experimentales del convertidor MCB³ @340W con TPS-EPS

Figura 7.14 Formas de onda experimentales del convertidor DAB @340W con TPS-EPS

Figura 7.15 Formas de onda experimentales del convertidor MCB³ @ P_{max} con TPS-PS

Figura 7.16 Formas de onda experimentales para el convertidor DAB @ P_{max} con TPS-PS

La premisa de la equivalencia de comportamiento del convertidor MCB³ *ideal* con el convertidor DAB queda totalmente verificada, ya que sus perfiles de corriente coinciden para todas las cargas y patrones de modulación considerados, tanto en simulación como de manera experimental. Esto permitirá actualizar el convertidor MCB³ *ideal* con las aportación que se obtengan en el futuro para el convertidor DAB.

7.2 MCB³ como alternativa funcional al convertidor FSBB

La consideración de un ratio k_L finito supone asumir la no-idealidad del acoplamiento magnético entre las ramas del MCB³. Su consideración, requiere corregir las ecuaciones que gobiernan las relaciones entre los tres parámetros de control, D_1 , D_2 y φ_{ad} para mantener la minimización de las pérdidas totales, como se analizó en el Capítulo 4 y el Capítulo 5.

Por otro lado, un ratio k_L finito y reducido, permite explotar la posibilidad de la integración magnética en el MCB³, y por tanto maximizar su densidad de potencia. Esta característica, lo postula como una alternativa competitiva a otras topologías reductoras-elevadoras sin aislamiento en el estado de la técnica del Capítulo 2.

Entre las propuestas en el estado de la técnica, se propone la comparativa del convertidor MCB³ con el convertidor Reductor-Elevador de cuatro interruptores (o FSBB según las siglas de su denominación inglesa *Four Switches Buck-Boost converter*), identificado como su principal competidor en el mismo campo de aplicación.

7.2.1 Selección del convertidor FSBB como principal competidor

Como se introdujo en el Capítulo 1, se reconoce la importancia de los convertidores bidireccionales como elemento de gestión de la energía entre los Sistemas de Almacenamiento de energía Eléctrica, SAE, para garantizar una tensión estable y continuada independientemente de la tensión que puedan proporcionar los SAE en cada momento. Por esta razón, la investigación de los convertidores bidireccionales CC-CC con funcionamiento reductor-elevador está en continuo desarrollo, tratándose de encontrar la topología y operación que maximicen las prestaciones del SAE.

Dentro de las topologías bidireccionales CC-CC no-aisladas expuestas en el Capítulo 2, el convertidor Reductor-Elevador de cuatro interruptores (FSBB) requiere un único componente pasivo [55], [90], [91] y el incremento en el número de transistores frente a otras topologías, como el convertidor Ćuk bidireccional o el SEPIC/Zeta incluso en sus variantes más recientes [56]–[59], se justifica por la flexibilidad que aportan a las opciones de control, para por ejemplo, obtener *Soft-switching* sin añadir componentes adicionales. El convertidor FSBB de dos fases, como variante topológica al FSBB [65], dobla el número de componentes, a cambio de dividir a la mitad el valor de las corrientes para una fase, tanto para los transistores como para la bobina del FSBB original. De esta manera se reparten los estreses de corriente del FSBB de una fase.

Con el objetivo de conocer el potencial de la versión integrada del convertidor MCB³, se propone su comparativa frente al convertidor FSBB, reconocido como su

principal competidor en el estado de la técnica en términos de eficiencia y volumen, y su alternativa topológica de dos fases, denominada FSBB2.

En la Figura 7.17 se muestran de manera esquemática las tres topologías. Debe notarse que los transistores S_3 y S_4 de la topología FSBB, Figura 7.17 (a), aparecen en el Semi-puente 2, mientras que, en el FSBB2, Figura 7.17 (b), aparecen en el Puente 1, y son los transistores S_5 y S_6 los que ocupan la localización original

Figura 7.17 Convertidores participantes en la comparativa: (a) MCB³ con magnetismo integrado, (b) FSBB, (c) FSBB2

La Tabla 7.4 resume las características simplificadas de las principales topologías a comparar.

Tabla 7.4 Principales características de las topologías comparadas

Topología	Componentes activos (conmutando a la vez)	Componentes pasivos (Magnéticos)	<i>Soft Switching</i>	Flexibilidad
MCB ³	8 (4)	3 (1)	Inherente	Alta
<i>FSBB</i>	4 (2)	1 (1)	Posible	Media
<i>FSBB2</i>	8 (4)	2 (2)	Posible	Media

7.2.2 Modulación óptima del convertidor FSBB

La modulación tradicional del FSBB con PWM y *Hard-Switching*, es sencilla y por ello atractiva, aunque presenta rendimientos modestos y discontinuidades en el paso de operación reductora a elevadora y viceversa. El problema del suavizado de la zona de transición se aborda en [62], [92]. Sin embargo, es la aplicación de nuevas formas de modular lo que está generando un mayor impacto en el rendimiento del FSBB, al introducir conmutaciones *Soft-switching* y conformar el perfil de corriente para reducir la corriente eficaz.

En [39] se propone un algoritmo de control combinando la modulación PWM y el desplazamiento de fase. Esta modulación consigue que la corriente por la bobina aumente su rizado hasta permitirle alcanzar un cierto valor de corriente negativa, I_0 , según la ecuación (7.4), suficiente para descargar el condensador de salida parásito de los transistores, C_{oss} , y hacerlos conmutar en *Soft-Switching*.

$$I_0 = -V_2 \cdot \sqrt{\frac{C_{oss}}{L}} \quad (7.4)$$

La Figura 7.18 muestra las formas de onda principales del convertidor FSBB bajo la modulación seleccionada, para un punto de operación $P_o < P_{max}$.

Las ecuaciones (7.5) a (7.7) definen los instantes de conmutación definidos por la estrategia de control en [39]. VAR en la ecuación (7.7) representa un porcentaje sobre T_{sw} , y define el instante t_3 . P_{max} se consigue cuando $t_3 = T_{sw}$.

$$t_1 = \frac{V_2^2 \cdot t_3 + V_1 I_0 \cdot L}{V_1^2 + V_1 V_2 + V_2^2} \quad (7.5)$$

$$t_2 = \frac{(V_2^2 + V_1 V_2) \cdot t_3 - V_2 I_0 \cdot L}{V_1^2 + V_1 V_2 + V_2^2} \quad (7.6)$$

$$t_3 = T_{sw} \cdot VAR \quad (7.7)$$

Figura 7.18 Principales formas de onda del convertidor FSBB con la modulación propuesta en [39]

La modulación en [39] se escoge para gobernar las alternativas topológicas del FSBB, al permitir reducir sus pérdidas totales con *Soft-switching* y minimizar la corriente eficaz, equivalente a lo que obtiene la estrategia de modulación basada en TPS desarrollada en los capítulos 4 y 5 para el MCB³ dependiente de k_L . Con ello, se pretende optimizar por igual la operación de ambos convertidores.

Las ecuaciones (7.8) a (7.10) proporcionan las expresiones de la corriente en los instantes de conmutación, que permiten reproducir el perfil de corriente por la bobina $L_{@FSBB}$ de acuerdo a la modulación seleccionada para el FSBB, propuesta en [39].

$$i_{1@FSBB}(t_1) = \frac{V_1}{L_{@FSBB}} t_1 - I_0 \quad (7.8)$$

$$i_{1@FSBB}(t_2) = \frac{(V_1 - V_2) \cdot [t_2(t_3) - t_1(t_3)]}{L_{@FSBB}} + i_{L@FSBB}(t_1) \quad (7.9)$$

$$i_{1@FSBB}(t_3) = I_0 \quad (7.10)$$

7.2.3 Dimensionamiento del convertidor FSBB

En primer lugar, es necesario dimensionar los componentes de las alternativas topológicas consideradas del convertidor FSBB. Para hacerlo, se considera la misma especificación eléctrica que se utilizó para la validación del convertidor MCB³ dependiente de k_L en el Capítulo 4, de manera que ambos convertidores estén en igualdad de condiciones.

7.2.3.1 Componentes magnéticos

El convertidor FSBB sólo requiere una bobina en la versión básica de su etapa de potencia.

En [39] también se proporciona la ecuación de la potencia de salida (7.11) derivada del perfil de corriente que produce la modulación.

$$P_{o@FSBB} = \frac{V_1 V_2 \cdot [I_0^2 L_{@FSBB} - 2I_0 L_{@FSBB} (V_1 + V_2) \cdot t_3 + V_1 V_2 \cdot t_3^2]}{2L_{@FSBB} (V_1^2 + V_1 V_2 + V_2^2) \cdot t_3} \quad (7.11)$$

El valor de $L_{@FSBB}$ para obtener P_{max} se obtiene tras particularizar la expresión anterior en $t_3 = T_{sw}$, (7.12).

$$P_{max} = \frac{V_1 V_2 \cdot [I_0^2 L_{@FSBB} - 2I_0 L_{@FSBB} (V_1 + V_2) + V_1 V_2]}{2L_{@FSBB} (V_1^2 + V_1 V_2 + V_2^2)} \quad (7.12)$$

El valor de las inductancias en la alternativa topológica FSBB2, $L_{1@FSBB2}$ y $L_{2@FSBB2}$, se dimensiona para que cada fase proporcione la mitad de la potencia máxima del FSBB P_{max} . El valor de $L_{1@FSBB2}$ y $L_{2@FSBB2}$ se obtiene a partir de la ecuación (7.12), para la misma I_0 (por el uso de los mismos transistores) y $P_{max}/2$. Para la especificación que se utilizará en la validación, recogidos más adelante en la Tabla 7.5, $L_{@FSBB}$ es 2,095 veces más grande que $L_{1@FSBB2}$ (igual que $L_{2@FSBB2}$).

El valor de la corriente de pico por $L_{@FSBB}$ (calculada como $i_{1@FSBB}(t_1)$ (7.13) menos I_0 (7.15)) depende de t_1 , que a su vez depende de t_3 y por tanto de VAR (7.7), y no varía linealmente con la potencia. Esto hace que la relación entre el pico de las corrientes $i_{1@FSBB}$ e $i_{1@FSBB2}$ no siga la misma proporción que hay entre las inductancias de ambos convertidores.

La máxima corriente eficaz por la bobina del convertidor FSBB, $i_{1@FSBB,rms\ max}$, y por las del FSBB2, $i_{1@FSBB2,rms\ max}$, se obtiene a partir de las expresiones de las corrientes instantáneas utilizando (7.13).

$$\begin{aligned} i_{1@FSBB,rms\ max}^2 &= \frac{1}{T_{sw}} \int_0^{T_{sw}} i_{1@FSBB}^2(t) dt \\ &= \frac{1}{T_{sw}} \left(\int_0^{t_1(T_{sw})} \left(\frac{V_1}{L_{@FSBB}}(t) - I_0 \right)^2 dt \right. \\ &\quad \left. + \int_{t_1(T_{sw})}^{t_2(T_{sw})} \left(\frac{(V_1 - V_2)}{L_{@FSBB}}(t) + i_{1@FSBB}(t_1) \right)^2 dt + \int_{t_2}^{T_{sw}} I_0^2 dt \right) \end{aligned} \quad (7.13)$$

$$\begin{aligned}
i_{1@FSBB2,rms\ max}^2 &= \frac{1}{T_{sw}} \int_0^{T_{sw}} i_{1@FSBB2}^2(t) dt \\
&= \frac{1}{T_{sw}} \left(\int_0^{t_1(T_{sw})} \left(\frac{V_1}{L_{1@FSBB2}}(t) - I_0 \right)^2 \right. \\
&\quad \left. + \int_{t_1(T_{sw})}^{t_2(T_{sw})} \left(\frac{(V_1 - V_2)}{L_{1@FSBB2}}(t) + i_{1@FSBB2}(t_1) \right)^2 + \int_{t_2}^{T_{sw}} I_0^2 \right) dt
\end{aligned} \tag{7.14}$$

7.2.3.2 Componentes activos

La versión del FSBB con una fase requiere de cuatro transistores dispuestos en dos semi-puentes, Figura 7.17 (b). Debido a que se pretende un funcionamiento bidireccional en el convertidor, los transistores de los dos semi-puentes deben aceptar la tensión más alta, V_2 , y la corriente más alta del conjunto.

Conocido el perfil de corriente $i_{1@FSBB}$ (7.13) se puede calcular la corriente eficaz máxima por los transistores. Un ejemplo de uso es la expresión (7.15), donde se calcula la corriente eficaz máxima en el transistor S_3 , $i_{S3@FSBB,rms\ max}$, que es el transistor con mayor estrés en P_{max} .

$$\begin{aligned}
i_{S3@FSBB,rms\ max}^2 &= \frac{1}{T_{sw}} \int_{t_1(T_{sw})}^{t_3=T_{sw}} i_{1@FSBB}^2(t) dt \\
&= \frac{1}{T_{sw}} \left(\int_{t_1(T_{sw})}^{t_2(T_{sw})} \left(\frac{(V_1 - V_2)}{L_{@FSBB}}(t) + i_{1@FSBB}(t_1) \right)^2 + \int_{t_2}^{T_{sw}} I_0^2 \right) dt
\end{aligned} \tag{7.15}$$

Manteniendo el ejemplo del transistor S_3 , la corriente eficaz en los transistores S_5 y S_7 del FSBB2, que corresponden en posición al S_3 de la versión monofásica FSBB, se calcula como (7.16):

$$\begin{aligned}
i_{S5@FSBB2,rms}^2 &= i_{S7@FSBB2,rms}^2 = \frac{1}{T_{sw}} \int_{t_1(T_{sw})}^{t_3=T_{sw}} i_{1@FSBB2}^2(t) dt \\
&= \frac{1}{T_{sw}} \left(\int_{t_1(T_{sw})}^{t_2(T_{sw})} \left(\frac{(V_1 - V_2)}{L_{1@FSBB2}}(t) + i_{1@FSBB2}(t_1) \right)^2 + \int_{t_2}^{T_{sw}} I_0^2 \right) dt
\end{aligned} \tag{7.16}$$

La versión bifásica FSBB2 reduce la corriente que pasa por los transistores con respecto a la versión de una fase. En P_{max} , el pico de corriente por los transistores S_5 y S_8 del FSBB2 se reduce en 2,085 veces respecto al S_3 del FSBB. Sin embargo, debido a la no-linealidad de las expresiones, el factor de reducción de la corriente eficaz no es constante con la potencia.

7.2.4 Validación en simulación de la comparativa funcional

Una vez realizado el dimensionamiento según la modulación óptima de las alternativas topológicas FSBB y FSBB2, en esta sección se realiza la comparativa en simulación con el convertidor MCB³ de las alternativas funcionales.

En la Tabla 7.5 se resumen condiciones de simulación, y el valor de los componentes pasivos a partir del dimensionamiento que se propuso para el MCB³ dependiente de k_L en el Capítulo 4, y a las directrices de dimensionamiento de los componentes del FSBB y el FSBB2 de la sección anterior.

La validación por simulación se realiza respecto a los tres mismos puntos de operación con que se validó el funcionamiento del convertidor MCB³ en el Capítulo 4: 100W, a 340W y a P_{max} .

Tabla 7.5 Especificación y parámetros de simulación de los convertidores MCB³, FSBB y FSBB2

Parámetro	Topología	Valor
V_1	Todas	[124, 200]V
V_2		240V
P_{max}		460W
$f_{sw} = 1/T_{sw}$		50kHz
$L_1 (= L_2)$	MCB ³	80,87μH
$C_1 = C_2$		27μF
L_μ		800μH
n		1
$L_{@FSBB}$	FSBB	160μH
$L_{1@FSBB2} (= L_{2@FSBB2})$	FSBB2	320μH

Cada una de las simulaciones proporcionadas a continuación se compone de un conjunto de gráficas que muestran:

Para las alternativas topológicas FSBB y FSBB2

- La tensión y la corriente en la bobina $L_{@FSBB}$ o $L_{1@FSBB2}$ según corresponda, ($i_{1@FSBB}$ y $v_{L@FSBB}$, o $i_{1@FSBB2}$ y $v_{L1@FSBB2}$ respectivamente).
- La tensión drenador–fuente v_{DS} , y la corriente de drenador, i_S del transistor S_3 del FSBB, por tener mayor estrés.
- La tensión drenador–fuente v_{DS} , y la corriente de drenador, i_S del transistor S_5 del FSBB2, por tener mayor estrés.

Para el MCB³ con magnetismo integrado,

- La tensión y la corriente, v_{MI} e i_I , en el primario del componente magnético integrado MI .
- La tensión drenador–fuente, v_{DS} , y la corriente de drenador, i_S del transistor S_5 , por tener mayor estrés.

Las simulaciones se realizan con el software PSIM® y se representan con MATLAB®.

En la Tabla 7.6 se recogen los valores de los parámetros de control con que se obtienen los resultados de simulación.

Tabla 7.6 Parámetros de control de las topologías comparadas

100W			340W			P_{max}		
MCB ³								
D_1	D_2	φ_{ad}	D_1	D_2	φ_{ad}	D_1	D_2	φ_{ad}
0,72	0,35	0,14	1	0,66	0,29	1	1	0,5
FSBB y FSBB2								
t_1	t_2	t_3	t_1	t_2	t_3	t_1	t_2	t_3
$5,3 \cdot 10^{-6}$	$7,9 \cdot 10^{-6}$	$9,4 \cdot 10^{-6}$	$9,3 \cdot 10^{-6}$	$1,4 \cdot 10^{-5}$	$1,6 \cdot 10^{-5}$	$1 \cdot 10^{-5}$	$1,5 \cdot 10^{-5}$	$2 \cdot 10^{-5}$

De la Figura 7.19 a la Figura 7.21, se muestran las formas de onda de interés en los tres convertidores comparados a 100W.

Se puede observar que la corriente por MI en el MCB³, Figura 7.19, es alterna, a diferencia de lo que ocurre en el FSBB y en el FSBB2, Figura 7.20 y Figura 7.21 respectivamente, y además, que tiene un pico de corriente Δi_I menor que el pico de corriente en la bobina L del FSBB $\Delta i_{I@FSBB}$. Esto es indicativo del estrés que soportan los transistores. Se puede apreciar también que la corriente en el FSBB2 es aproximadamente la mitad que la del FSBB, debido a que la corriente se divide entre las dos fases. Los voltios·segundo en la bobina $L@FSBB$ y en la bobina $L1@FSBB2$ son iguales.

Respecto a las conmutaciones, se observa que la corriente por los transistores en el instante de la conmutación es negativa, fruto de la modulación que se utiliza en cada topología, con lo que se obtiene en las tres un encendido bajo ZVS.

En lo referente a las pérdidas de conducción, debe recordarse que el punto de operación representado en la topología MCB³ propuesta pertenece la Trayectoria de Mínima Corriente Eficaz modificada, según la estrategia de modulación modificada para el convertidor MCB³ dependiente de k_L en el Capítulo 4. En el caso del FSBB y el FSBB2, la modulación utilizada [39] también ofrece mínima corriente eficaz en cada punto de operación.

Figura 7.19 Formas de onda de interés en el MCB³ a 100W

Figura 7.20 Formas de onda de interés en el FSBB a 100W

Figura 7.21 Formas de onda de interés en el FSBB2 a 100W

De la Figura 7.22 se muestra de manera equivalente al caso anterior, las formas de onda de interés en los tres convertidores a 340W.

En este punto de operación, se observa un perfil de corriente diferente del convertidor MCB³, Figura 7.22, que ahora se encuentra en el Modo de Conmutación SM3*, bajo el patrón TPS–EPS.

En el FSBB y su alternativa topológica FSBB2, Figura 7.22 respectivamente, se observa un perfil de corriente más ancho al que se mostraba a 100W, ya que se ha retrasado el instante de conmutación t_3 para obtener el nivel de potencia deseado de acuerdo a la ecuación (7.7).

Figura 7.22 Formas de onda de interés en el MCB³ a 340W

Figura 7.23 Formas de onda de interés en el FSBB a 340W

Figura 7.24 Formas de onda de interés en el FSBB2 a 340W

Se observa que se mantiene menor el pico de corriente en el MCB³ que en el FSBB, y de nuevo que la corriente en el FSBB2 es de aproximadamente la mitad que la del FSBB.

Respecto a las conmutaciones, de nuevo se observa que la corriente de drenador es negativa en el encendido de los transistores representados en cada caso, indicando conmutaciones bajo ZVS. Como en el caso anterior, las pérdidas en conducción se verían reducidas por encontrarse el punto de operación seleccionado para el MCB³ sobre la Trayectoria de Mínima Corriente Eficaz modificada, y en el FSBB y el FSBB2 gracias a la modulación óptima seleccionada.

De la Figura 7.25 a la Figura 7.27 se muestran las formas de onda de interés en los tres convertidores a P_{max} (460W).

Figura 7.25 Formas de onda de interés en el MCB³ a P_{max} Figura 7.26 Formas de onda de interés en el FSBB a P_{max} Figura 7.27 Formas de onda de interés en el FSBB2 a P_{max}

El perfil de corriente del convertidor MCB³ continúa perteneciendo a SM3*, gobernado ahora según el patrón de modulación TPS–PS.

En el FSBB y su alternativa topológica FSBB2, el instante de conmutación t_3 alcanza su máximo, $t_3 = T_{sw}$, coincidiendo con el inicio del siguiente periodo. En este punto de operación, la transferencia de potencia es máxima [39].

En todos los casos se observa que la corriente de drenador es negativa en el encendido de los transistores representados, que conmutan bajo condiciones de ZVS.

A modo de resumen, en la Tabla 7.7 se recogen los valores clave obtenidos en la simulación de los puntos de operación a 100W, 340W y P_{max} , mostrados en las figuras anteriores. El detalle corresponde al valor de corriente eficaz, y corriente pico–pico por los transistores representados en cada potencia junto a su máxima tensión v_{DS} (S_5 en el MCB³ y el FSBB2, S_3 en el FSBB), y la corriente eficaz, media, pico–pico, y los voltios·segundo en los componentes magnéticos (MI en el MCB³, L en el FSBB y L_1 en el FSBB2). El valor λ_L , en el caso del MI , corresponde al devanado primario.

Tabla 7.7 Valores eléctricos de interés en el cálculo de pérdidas en las topologías comparadas

Parámetro	100W			340W			P_{max}		
	MCB ³	FSBB	FSBB2	MCB ³	FSBB	FSBB2	MCB ³	FSBB	FSBB2
$i_{s,rms}$ (A)	0,83	1,18	0,54	2,12	2,64	1,29	3,42	3,51	1,73
$\Delta i_{s,pp}$ (A)	2,51	4,04	2,02	4,75	7,23	3,59	7,5	8,45	4,2
$v_{DS,max}$ (V)	240	240	240	240	240	240	240	240	240
$i_{l,rms}$ (A)	1,18	1,68	0,78	2,99	3,74	1,83	4,84	4,97	2,45
$i_{l,media}$ (A)	0	1	0,48	0	2,87	1,39	0	4,33	2,14
$\Delta i_{l,pp}$ (A)	5,03	4,04	2,02	9,5	7,23	3,59	15	8,45	4,2
λ_I (V·ms)	0,98	0,64	0,64	1,1	1.1	1.1	1,2	1,4	1,4

7.2.4.1 Pérdidas estimadas en los componentes principales

Adicionalmente a las formas de onda y datos de estreses en tensión y corriente anteriores, en este apartado se ofrece la estimación de pérdidas de los principales componentes de la etapa de potencia de cada topología.

Para entender mejor las diferencias entre las topologías comparadas, se utiliza en todas ellas el mismo modelo de transistor (SIHP25N40D de Vishay), que ya se utilizó en los resultados experimentales del MCB³ del Capítulo 4 y que cubre las necesidades de los convertidores FSBB y FSBB2. La estimación de pérdidas en conducción y conmutación en los transistores se realizan con el modelo térmico de PSIM® del transistor SIHP25N40D (información adicional en el ANEXO G)

El diseño constructivo de los componentes magnéticos en las topologías FSBB y FSBB2 se realiza haciendo uso del programa de diseño del ANEXO A desarrollado en el marco de la tesis, que utiliza el procedimiento de optimización de [71], conocidos la especificación eléctrica y el valor requerido para las inductancias $L_{@FSBB}$, $L_{1@FSBB2}$ y $L_{2@FSBB2}$ ($= L_{1@FSBB2}$), Tabla 7.5.

La Figura 7.28 y Figura 7.29 muestran las alternativas de construcción de las bobinas $L_{@FSBB}$, $L_{1@FSBB2}$ viables, resultantes del programa de diseño. La base de datos de núcleos se ha restringido a geometrías tipo E para ofrecer una comparativa justa respecto a la geometría E3E, que se utiliza en la construcción del componente integrado *MI* del MCB³ (Capítulo 6). Las restricciones constructivas impuestas a los diseños viables son las mismas que se utilizaron para el diseño del componente *MI* en el Capítulo 6.

La selección del diseño óptimo corresponde al diseño con el menor producto Volumen eficaz por Pérdidas totales, y se destaca con un punto rojo sobre la curva del frente de Pareto, representado con una línea roja. El frente de Pareto se establece uniendo

los diseños que tienen las menores pérdidas para cada volumen. Esto se puede observar en las Figura 7.28 y Figura 7.29.

En la Tabla 7.8 se muestran los parámetros de construcción de los magnéticos seleccionados para las topologías FSBB y FSBB2.

Los parámetros constructivos del componente MI en el MCB³ responden al diseño realizado en la sección final del Capítulo 6.

Figura 7.28 Resultado del programa de diseño de bobinas para $L_{@FSBB}$. En rojo el diseño de menor valor del producto Pérdidas totales x Volumen efectivo (V_e)

Figura 7.29 Resultado del programa de diseño de bobinas para $L_{1@FSBB2} (= L_{2@FSBB2})$. En rojo, el diseño de menor valor del producto Pérdidas totales x Volumen efectivo (V_e)

Tabla 7.8 Parámetros constructivos de los componentes magnéticos del FSBB y el FSBB2

Componente	Núcleo	Entrehierro	Material	Diámetro de hilo (en paralelo)	N
$L_{@FSBB}$	E47/20/16	2,42 mm	3F3	0,5mm (3)	35
$L_{1@FSBB2}$	E34/14/9	1,72 mm	3F3	0,5mm (2)	71

Conocidos sus parámetros de construcción, las pérdidas en los componentes magnéticos se estiman mediante el cálculo teórico de las pérdidas en el conductor y el núcleo, utilizando las ecuaciones (7.17) a (7.20) [71].

En concreto, las ecuaciones (7.17) y (7.18), se utilizan para el cálculo de pérdidas de $L_{@FSBB}$, $L_{1@FSBB2}$ y $L_{2@FSBB2}$, mientras que (7.19) y (7.20) se utilizan el cálculo de pérdidas en MI . La expresión para el cálculo de pérdidas en el núcleo del componente MI (7.20) se desarrolla en el Capítulo 6.

En la estimación de pérdidas no se tiene en cuenta el efecto *skin* [71] en los conductores, ya que el programa de diseño descarta automáticamente las soluciones con secciones de radio mayor al radio de *skin*.

$$P_{cu} = \frac{\rho \cdot MLT \cdot N^2}{W_a \cdot K_u} \cdot i_{1rms}^2 \quad (7.17)$$

$$P_{fe} = K_{fe} \cdot (\Delta B_{1,opt})^\beta \cdot Ve \quad (7.18)$$

$$P_{cu@MI} = \frac{\rho \cdot MLT \cdot N^2}{W_a \cdot K_u} \cdot (i_{1rms}^2 + i_{2rms}^2) \quad (7.19)$$

$$P_{fe@MI} = K_{fe} \Delta B_{1,opt}^\beta \left[\frac{V_c}{2^\beta} \left(1 - \frac{\lambda_2}{\lambda_1} \right)^\beta + \frac{V_{ext}}{2^\beta} \left(1 + \frac{\lambda_2}{\lambda_1} \right)^\beta \right] \quad (7.20)$$

En las expresiones anteriores, ρ es la resistividad del cobre ($1,71e-8$ [71]), MLT es la longitud media por vuelta, W_a es el área de ventana, K_u es la ocupación de la ventana, y Ve es el volumen efectivo de cada núcleo, obtenidos a partir de la hoja de datos del fabricante, [93] para el E47/20/16 y [94] para el E34/12/9. K_{fe} y β son coeficientes obtenidos al linealizar la curva de densidad de potencia del material del núcleo a la frecuencia de operación, 50 kHz [95].

El valor de la corrientes eficaz en el secundario, $i_{2,rms}$, y los voltios·segundo en el secundario de MI , λ_2 , necesarios para la estimación de pérdidas se muestran en la Tabla 7.9, obtenidos de las simulaciones realizadas y mostradas en la Figura 7.19, Figura 7.22 y la Figura 7.25.

Tabla 7.9 Datos de simulación para el cálculo de pérdidas en el MI

100W		340W		P_{max}	
$i_{2,rms}$ (A)	λ_2 (V·ms)	$i_{2,rms}$ (A)	λ_2 (V·ms)	$i_{2,rms}$ (A)	λ_2 (V·ms)
0,97	0,52	2,87	0,73	4,84	1,2

Conocidos todos los datos necesarios, la estimación de pérdidas de los convertidores a 100W, 340W y 460W se muestran en las imágenes de la Figura 7.30 a Figura 7.32. Al lado de cada figura, se da el dato del volumen total de la etapa de potencia, como la suma del volumen de los transistores, de los componentes magnéticos, y los condensadores, en el caso del MCB³.

Se observa que las pérdidas en conmutación son muy reducidas en todos ellos, y que las pérdidas predominantes siempre son las de conducción en los transistores.

La alternativa topológica FSBB2 demuestra ser el convertidor con menos pérdidas en todo el rango de potencia, por ser el que tiene menos corriente eficaz. El MCB³ tiene más pérdidas que los otros convertidores, ya que, aunque en la sección anterior se veía que su corriente eficaz es del orden de la del FSBB, cuenta con 4 transistores más.

Figura 7.30 Pérdidas estimadas en el MCB³

$$\begin{aligned}
 &8 \times \text{Volumen transistores (775,35 mm}^3\text{)} + \\
 &\quad \text{Volumen MI (11.500 mm}^3\text{)} + \\
 &2 \times \text{Volumen condensadores (206,9 mm}^3\text{)} \\
 &= \\
 &\quad \text{Volumen total MCB}^3 \\
 &\quad 18.117 \text{ mm}^3
 \end{aligned}$$

Figura 7.31 Pérdidas estimadas en el FSBB

$$\begin{aligned}
 &4 \times \text{Volumen transistores (775,35 mm}^3\text{)} + \\
 &\quad \text{Volumen } L_{@FSBB} (20.800 \text{ mm}^3) \\
 &= \\
 &\quad \text{Volumen total FSBB} \\
 &\quad 23.901 \text{ mm}^3
 \end{aligned}$$

Figura 7.32 Pérdidas estimadas en el FSBB2

$$\begin{aligned}
 &8 \times \text{Volumen transistores (775,35 mm}^3\text{)} + \\
 &\text{Volumen } L_{1@FSBB2} (5.590 \text{ mm}^3) + \text{Volumen } \\
 &\quad L_{2@FSBB2} (5.590 \text{ mm}^3) \\
 &= \\
 &\quad \text{Volumen total FSBB2} \\
 &\quad 17.383 \text{ mm}^3
 \end{aligned}$$

Sin embargo, la competitividad del MCB³ se demuestra en la densidad de potencia.

Respecto al FSBB, el uso en el MCB³ de corriente alterna y magnetismo integrado en el componente *MI* utilizando la estructura E3E, reduce en 80% en el volumen del magnético en comparación a la inductancia $L_{@FSBB}$. El área efectiva del núcleo (y por tanto su volumen, ligados por la geometría E), debe ser suficientemente grande para evitar la saturación del núcleo, dependiente tanto del pico de corriente por el magnético como de la corriente CC, ambos factores importantes en $L_{@FSBB}$ (Tabla 7.7).

La reducción del volumen de la etapa de potencia completa del MCB³ respecto a la del FSBB es de alrededor del 32%, con una reducción de la eficiencia parcial en P_{max} según la ecuación (7.21) del 1,3%.

$$\eta_{parcial@P_i} = \frac{P_i - \text{pérdidas parciales}}{P_i} \cdot 100 \quad (7.21)$$

Respecto al FSBB2, las diferencias se deben a los condensadores (con un impacto menor tanto al total de pérdidas) y a los magnéticos, ya que para ambas topologías se han considerado los mismos 8 transistores. Respecto al volumen de magnéticos, se puede comprobar que la diferencia en los diseños da una ligera ventaja al FSBB2 de algo menos del 3% utilizando la estructura E3E modelada en el marco de la tesis doctoral (Capítulo 6). De este resultado se desprende que el convertidor MCB³ con magnetismo integrado es competitivo en términos de densidad de potencia y que su ventaja en gran medida depende de la estructura que se utilice para la construcción del componente *MI*.

El convertidor MCB³ reduce su eficiencia parcial en P_{max} respecto al FSBB2 según la ecuación (7.21) alrededor de un 2,9%.

7.3 Conclusiones

En este capítulo se establecen dos comparativas para mostrar el potencial del MCB³ como equivalente comportamental al DAB, y como alternativa funcional al convertidor FSBB.

La comparación de la versión *ideal* del MCB³ (k_L infinito) con el convertidor DAB, sirve para validar la hipótesis de equivalencia comportamental que se estableció en el Capítulo 3, que justificaba el uso de la estrategia de modulación TPS orientada a la reducción de las pérdidas totales, originalmente desarrollada para el DAB [66].

A partir de los resultados obtenidos, la premisa de la equivalencia de comportamiento del convertidor MCB³ *ideal* con el convertidor DAB convencional queda totalmente verificada, ya que ambos perfiles de corriente coinciden para para todas las cargas y patrones de modulación considerados, tanto en simulación como de manera experimental. Esta característica es interesante, ya que permitirá actualizar directamente

el convertidor MCB³ *ideal* con cualquier otra aportación realizada en el futuro para el convertidor DAB.

Por otra parte, la observación de un ratio k_L finito en el diseño del MCB³ abre el abanico de posibilidades en el dimensionamiento de los componentes magnéticos, que ya no se ve restringido a valores altos de inductancia magnetizante. Este cambio mejora las expectativas de densidad de potencia del MCB³, especialmente al utilizarse en conjunción al magnetismo integrado del componente MI , cuyo diseño específico se aborda en el Capítulo 6.

El potencial de la densidad de potencia del MCB³ con magnetismo integrado se estudia con la comparación de la versión integrada del MCB³ con respecto al convertidor FSBB y su alternativa topológica con dos fases, denominado FSBB2. El convertidor FSBB se ha identificado como el principal competidor en el estado de la técnica, para el mismo campo de aplicación.

El convertidor FSBB se diseña y dimensiona según la modulación propuesta en [39], capaz de reducir simultáneamente las pérdidas en conmutación y conducción del FSBB. La consideración de optimizar la operación del FSBB se toma de manera que se establezca una comparación lo más justa posible con el MCB³.

A partir de los resultados de simulación obtenidos de la comparativa entre el MCB³, el FSBB y el FSBB2 se concluye que:

Respecto a las pérdidas de la etapa de potencia:

- El MCB³ tiene más pérdidas que los otros convertidores, ya que, aunque su corriente eficaz es del orden a la del FSBB, cuenta con 4 transistores más.
- El FSBB2 es la topología con menos pérdidas en todo el rango de potencia, por ser el que tiene menos corriente eficaz, principal culpable en el total de pérdidas según la estimación teórica.
- El convertidor MCB³ reduce su eficiencia parcial en P_{max} respecto al FSBB y al FSBB2 en un 1,3% y un 2,9% respectivamente.

Respecto al volumen:

- El componente MI basado en la estructura E3E del MCB³ obtiene un volumen 80% menor al de la bobina $L_{@FSBB}$ del FSBB. La reducción del volumen de la etapa de potencia completa del MCB³ respecto a la del FSBB es de alrededor del 32%.
- El diseño optimizado de las dos bobinas del FSBB2 consigue un volumen ligeramente menor, 3%, al del MI con geometría E3E. Esto quiere decir, que el convertidor MCB³ con magnetismo integrado es competitivo en términos

de densidad de potencia, aunque su ventaja depende de la estructura que se utilice para la construcción del componente *MI*.

A la vista de los resultados obtenidos, se concluye que la topología propuesta tiene su aporte como alternativa especialmente debido a su alta densidad de potencia, con una buena proyección comparada con su principal competidor. Las ventajas en este estudio están supeditadas a la estructura E3E utilizada para construir el *MI*, por lo que se espera que sus resultados puedan incluso mejorarse con otras estructuras.

Capítulo 8

Conclusiones y líneas futuras

Conclusions and future work

CAPÍTULO 8. CONCLUSIONES Y LÍNEAS FUTURAS/CONCLUSIONS AND FUTURE WORK	277
8.1. Conclusiones y aportaciones	279
8.2. Líneas futuras	285
8.3. Conclusions and contributions	286
8.4. Future work	292

8.1 Conclusiones y aportaciones

Los sistemas de almacenamiento de energía eléctrica, o SAE, son elementos indispensables en la sociedad actual, en aplicaciones que requieren en todo momento un suministro fiable y eficiente de energía bajo cualquier circunstancia.

Entre las tecnologías de los SAE, las baterías avanzadas, especialmente las basadas en litio, categorizadas dentro de los SAE electroquímicos, se destacan por su exponencial implantación en la industria, con una rápida mejoría en sus prestaciones. Debido a ello, se prevé que su uso continúe en auge en años venideros, especialmente en aplicaciones como la electrónica portátil, las energías renovables y el transporte eléctrico.

Los convertidores de potencia son circuitos electrónicos capaces de controlar el flujo de energía entregada por los SAE de acuerdo con las necesidades de la carga demandante de esa energía. En concreto, la conversión de energía bidireccional es especialmente útil como interfaz, ya que su versatilidad permite tanto suministrar energía a la carga, como utilizar la energía sobrante o recuperada para recargar los SAE después de satisfacer la demanda original.

Atendiendo a la característica deseable de bidireccionalidad, y centrando el campo de aplicación en las baterías por su nivel de implantación actual y buenas perspectivas de uso futuro, se identifican los convertidores CC–CC bidireccionales como objetivo fundamental de estudio.

En el estudio del estado de la técnica, se recorren las ventajas y retos que ofrecen las características básicas de los convertidores según su topología, operación y tipo de modulación. El estudio en esta tesis se centra en las topologías bidireccionales, no–aisladas, y con operación reductora–elevadora, para su uso en aplicaciones con baterías, y otros sistemas secundarios de almacenamiento de energía, por las siguientes razones:

- Si el aislamiento galvánico no es un requisito por normativa o seguridad, las topologías no–aisladas alivian el peso y volumen del convertidor respecto a las topologías aisladas, mejorando las perspectivas de densidad de potencia, de rendimiento y por consiguiente de autonomía de la aplicación.
- La operación reductora–elevadora permiten tanto elevar como reducir la tensión de entrada respecto de la salida, independientemente de que se pueda intercambiar su rol original.

Del análisis de las topologías en el estado de la técnica que cumplen los requisitos anteriores, se concluye que, si bien algunas de ellas presentan ventajas en el número de componentes y por lo tanto en la densidad de potencia, o en la sencillez de su diseño, los rendimientos más altos los obtienen las topologías que permiten una mayor flexibilidad

en la modulación, a costa de aumentar el número de semiconductores y la dificultad en el control.

En este ámbito de aplicación, y una vez identificadas las principales características que debe presentar el convertidor, las principales aportaciones de la tesis doctoral se resumen en las siguientes:

- Propuesta de una **nueva topología CC–CC bidireccional, no–aislada y con ganancia reductora–elevadora, denominada Convertidor Bidireccional Reductor–Elevador con Acoplamiento Magnético**, o MCB³. Esta aportación se considera la **principal aportación** sobre la que se desarrollan las demás aportaciones.
- Uso de una estrategia de **control basada en la modulación por Triple Fase Desplazada** (TPS), para optimizar el funcionamiento de la nueva topología, **considerando acoplamiento ideal** en el componente magnético acoplado.
- Modificación de la estrategia de control anterior **considerando un acoplamiento no–ideal** en el componente magnético acoplado.
- Análisis de la influencia de imponer una **corriente mínima** durante el encendido de los transistores igual a cero ($i_{dis} = 0$) o menor a cero ($i_{dis} < 0$), para conseguir la descarga de sus capacidades parásitas, como criterio para la optimización de las pérdidas en conmutación.
- Análisis de funcionamiento y ecuaciones de diseño del **nuevo convertidor funcionando como elevador** considerando:
 - conmutación suave en todos los interruptores y mínima corriente eficaz, para maximizar el rendimiento,
 - acoplamiento ideal y no–ideal,
 - aproximación $i_{dis} = 0$ e $i_{dis} < 0$.
- Análisis de funcionamiento y ecuaciones de diseño del **nuevo convertidor funcionando como reductor**, considerando las mismas configuraciones que para el caso de funcionar como elevador.
- **Modelado y diseño de un componente magnético integrado** basado en núcleos E, utilizado en la etapa de potencia del convertidor propuesto. Esta aportación se completa con la **propuesta de una ecuación para definir reluctancia de ventana** alrededor de los devanados del componente, denominada $R_{air,prop}$.
- **Desarrollo de algoritmos de diseño de componentes magnéticos** (bobinas, transformadores y bobinas acopladas) utilizando bases de datos. Su uso ofrece

varias posibilidades de construcción para los componentes diseñados, y permite seleccionar el óptimo de acuerdo con el criterio que requiera su aplicación ulterior.

Una vez listado el conjunto de aportaciones, a continuación, se realiza una descripción más detallada de todas ellas.

- 1) La base de las aportaciones realizadas en el presente trabajo de investigación es la **propuesta de una nueva topología CC–CC bidireccional, no–aislada y con ganancia reductora–elevadora** orientada a su uso como interfaz con sistemas de almacenamiento de energía eléctrica, especialmente con baterías. La topología propuesta se denomina Convertidor Bidireccional Reductor–Elevador con Acoplamiento Magnético, o **MCB³** por las siglas de su denominación inglesa (*Magnetically Coupled Bidirectional Buck–Boost converter*).

Sobre esta topología se realizan un análisis teórico de funcionamiento y se obtienen las ecuaciones de diseño. Los resultados del desarrollo teórico se validan en cada capítulo con resultados de simulación y experimentales, sobre un prototipo del convertidor propuesto de 460W.

Los objetivos que se persiguen con el convertidor MCB³ y la estrategia de modulación optimizada son:

- Desde el punto de vista topológico, una **alta densidad de potencia** con un número reducido de componentes pasivos, de un tamaño optimizado por el uso efectivo de la transferencia de corriente alterna, en combinación con técnicas de magnetismo integrado.
- Desde el punto de vista de la operación y la modulación, una alta flexibilidad de cara a la modulación que permita obtener operación en **Soft-switching a frecuencia fija** sin necesidad de circuitería adicional ni operación resonante, y **pérdidas mínimas en conducción** en todo el rango de carga.

El esquema eléctrico del convertidor MCB³ se muestra en la Figura 8.1.

El montaje más sencillo del convertidor MCB³ lo componen dos puentes completos de transistores unidos por un Enlace CA de componentes pasivos con carácter inductivo, que gestiona y transfiere energía entre los puentes. El Enlace CA está compuesto por dos condensadores C_1 y C_2 que bloquean la componente continua de la tensión en los puentes y un componente magnético integrado, MI , que puede descomponerse, para facilitar el análisis teórico, en dos bobinas de valor L_1 y L_2 y un transformador de modo común, TMC .

Figura 8.1 Etapa de potencia del convertidor MCB³ propuesto

- 2) **Obtención de las expresiones fundamentales que describen el funcionamiento de los componentes pasivos, y análisis de la operación del convertidor MCB³ considerando acoplamiento ideal y no-ideal.**

La diferencia básica entre ambas consideraciones de acoplamiento es que, cundo el acoplamiento es no-ideal, las corrientes i_1 e i_2 por el Enlace CA (Figura 8.1) son diferentes entre ellas. Esto impacta en la formulación de las ecuaciones de tensión y por tanto de corriente en los componentes magnéticos, y por ello en las ecuaciones de optimización de las pérdidas en conmutación y conducción en el convertidor.

- 3) **Análisis en régimen permanente del convertidor MCB³ con acoplamiento ideal, y uso de la modulación TPS para reducir las pérdidas totales.**

Esta aportación incluye: a) la obtención de las expresiones de corriente instantánea i_1 y potencia transferida para todos los Modos de Conmutación en modo elevador (Caso 3 de funcionamiento); b) la justificación y uso de una estrategia de modulación basada en TPS para obtener conmutaciones *Soft-switching* y mínima corriente eficaz en todo el rango de potencia; c) el estudio equivalente para la operación reductora (Caso 2 de funcionamiento); y d) la validación del desarrollo teórico con resultados de simulación y experimentales sobre un prototipo del convertidor MCB³ de 460W en Caso 3.

- 4) **Análisis en régimen permanente con modulación TPS del convertidor MCB³ con acoplamiento no-ideal en modo elevador y reductor (Caso 2 y Caso 3 de funcionamiento).**

Esta aportación incluye: a) la obtención de las expresiones de corriente instantánea por las ramas del Enlace CA, i_1 e i_2 , y b) la expresión de la potencia transferida para cada Modo de Conmutación de interés en función del ratio k_L , que representa la relación entre la inductancia magnetizante, L_μ y las inductancias de dispersión L_1 y L_2 (con $L_1 = L_2$). Las expresiones se obtienen para el Caso 2 y 3, y son la base de la

modificación de los mecanismos de reducción de pérdidas en conducción y conmutación.

5) **Estudio y modificación de los mecanismos de reducción de pérdidas de conmutación y de conducción por la consideración de un acoplamiento ideal y no-ideal en modo elevador y reductor** (Caso 2 y Caso 3 de funcionamiento).

Esta aportación incluye: el estudio de los volúmenes de soluciones de los puntos de operación que producen *Soft-switching* en todos los transistores de cada Modo de Conmutación, considerando dos niveles de restricciones para las condiciones del encendido en *Soft-switching*: a) según la *Aproximación I_{dis0}* es suficiente que la corriente por los transistores en el encendido sea cero (ZCS) o negativa; b) según la *Aproximación I_{dis}* se considera que hay ZVS en el encendido si la corriente es igual o menor a un valor i_{dis} . El segundo nivel de restricción se considera a fin de garantizar que las capacidades parásitas de los transistores, y en su caso de la parte de la placa de circuito impreso (PCB) que se refleja en ellos, se descargan completamente para producir la conmutación ZVS.

Del estudio del volumen de puntos de operación con *Soft-switching* en todos los transistores se obtiene una ecuación D_1 universal para cada Aproximación en el modo elevador, y una ecuación D_2 universal para cada Aproximación en el modo reductor. Estas ecuaciones proporcionan un volumen de puntos de operación con *Soft-switching* dentro de las fronteras de funcionamiento en los Modos de Conmutación sobre los que buscar la Trayectoria de Mínima Corriente Eficaz, que permite minimizar las pérdidas en conducción para cada *Aproximación*.

Se concluye que, con las modificaciones incorporadas a la estrategia de modulación basada en TPS, por la consideración de un ratio k_L distinto de infinito (acoplamiento no-ideal), es posible encontrar una trayectoria de puntos de operación optimizada con conmutaciones *Soft-switching* o Quasi *Soft-switching* en todos los transistores y mínima corriente eficaz en todo el rango de potencia.

6) **Validación con resultados de simulación y experimentales** sobre un prototipo de 460W.

Los resultados de simulación y experimentales obtenidos presentan una gran similitud con los resultados del análisis teórico en los dos modos de operación, para la *Aproximación I_{dis0}* e *I_{dis}* . Cabe destacar que, los puntos de operación optimizados de acuerdo a la Aproximación I_{dis0} presentan más pérdidas en conmutación y menos en conducción que aquellos obtenidos con la Aproximación I_{dis} . Debido a ello, las curvas de eficiencia obtenidas para cada *Aproximación* presentan rendimientos muy similares, con ventaja de la Trayectoria de la *Aproximación I_{dis}* a potencias bajas. Se observa también que el rendimiento de la

operación elevadora es mayor a potencias bajas y menor a potencias altas en comparación con que el de la operación reductora equivalente. Esto es debido a que la operación elevadora requiere más corriente eficaz para transmitir la misma potencia, lo que le ayuda a realizar conmutaciones *Soft-switching*, pero aumenta las pérdidas en conducción, especialmente relevantes a alta potencia.

- 7) **Modelado y validación experimental de un componente magnético integrado conformado sobre un núcleo E con tres entrehierros de dos tamaños distintos, denominado E3E.** Este componente combina las inductancias L_1 , L_2 y L_μ .

El modelado del componente se realiza utilizando redes de reluctancias. Del estudio comparativo del error obtenido por el uso de hasta tres redes de reluctancias de distinta complejidad, se concluye que los mejores resultados de modelado se consiguen con la red de reluctancias denominada Modelo 3, utilizando la aproximación Schwarz-Christoffel 3D [84] para describir las reluctancias de entrehierro.

Esta aportación incluye la propuesta de una nueva ecuación para describir la reluctancia de ventana, denominada $R_{air,prop}$. Con la nueva propuesta se consigue una mejora de los resultados respecto a los que se obtiene de la ecuación que presenta la mayor exactitud encontrada en el estado de la técnica [72]. Esta mejora es de más de tres veces en el error obtenido en L_1 , y al menos dos veces en L_μ , de acuerdo a la batería de ensayos realizada.

El segundo hito de esta aportación es el procedimiento de diseño del componente magnético integrado MI de acuerdo a las ecuaciones de modelado obtenidas. Este diseño se utiliza en la validación experimental del convertidor MCB³ con acoplamiento no-ideal de los Capítulos 4, 5 y 7. Se ha podido constatar que, dependiendo de la especificación eléctrica, pueden no existir soluciones físicamente viables para la construcción del componente MI con altos ratios de k_L , sobre esta configuración E3E.

- 8) **Comparativa y posicionamiento del convertidor MCB³ en el estado de la técnica.**

Esta aportación incluye la comparativa comportamental del convertidor propuesto con el convertidor Dual Active Bridge (DAB), y su comparativa como alternativa funcional al convertidor FSBB, principal competidor en el estado de la técnica.

Los resultados de la comparativa comportamental señalan que la operación del convertidor MCB³ y el convertidor DAB es equivalente bajo la premisa de acoplamiento ideal y una relación de transformación igual a 1 en el transformador de aislamiento del DAB.

La comparativa con el convertidor FSBB optimizado de acuerdo con el estado de la técnica, señala que el rendimiento estimado del convertidor MCB³ propuesto es menor que el del FSBB, aunque sí presenta buenos resultados en términos de densidad de potencia, especialmente por la integración del componente magnético. La ventaja de la reducción de volumen y peso con el uso de magnetismo integrado está supeditada en este estudio a la elección de la estructura E3E para construir la etapa de potencia del MCB³, por lo que los resultados podrían incluso mejorar con otras estructuras.

8.2 Líneas futuras

Durante el desarrollo del trabajo expuesto en este presente documento de tesis se han identificado varias líneas de investigación por explorar, encaminadas a ampliar y mejorar el uso del convertidor propuesto y su optimización:

- **Implementación de la etapa de realimentación y control** del convertidor MCB³ utilizando los puntos óptimos identificados en la Trayectoria de Mínima Corriente Eficaz. La complejidad de esta línea de investigación residirá especialmente en la interpolación multivariable necesaria para obtener puntos óptimos de operación, a partir de puntos de operación óptima adyacentes conocidos $D_1 - D_2 - \varphi_{ad}$.
- **Construcción de un prototipo de mayor potencia** para el estudio de los posibles efectos producidos por el aumento del estrés en los componentes.
- **Prueba de funcionamiento con una batería real** para validar la aplicación.
- Nuevo análisis que considere la **optimización simultánea mediante el cumplimiento de las condiciones de *Soft-switching* y la minimización de la corriente eficaz**, en contraposición a la consideración en dos pasos, que se sigue en la estrategia propuesta en el estudio llevado a cabo.
- **Investigación de estructuras alternativas para la construcción del componente magnético integrado**, que permitan alcanzar ratios de acoplamiento y/o densidad de potencia mayores.

8.3 Conclusions and contributions

Electrical Energy Storage Systems (EES) are mandatory elements in current society, with applications that need a reliable and efficient energy supply under every circumstance.

Among EES technologies, advanced batteries, especially those based on lithium, categorized within electrochemical EESs, stand out for their exponential deployment in industry, with a rapid improvement in their performance. Due to this, their use is expected to grow in the upcoming years, especially in applications such as portable electronics, renewable energies, and electric transportation.

Power converters are electronic circuits capable of controlling the flow of energy delivered by the EESs according to the needs of the load demanding that energy. Bidirectional power conversion is especially useful as an interface since its versatility allows both supplying power to the load and using the surplus or recovered power to recharge the EESs, after satisfying the original demand.

Considering the desirable characteristic of bidirectionality and focusing the field of application on batteries due to their current level of implementation and good prospects for future use, bidirectional DC–DC converters are identified as a fundamental objective of the study.

In the state-of-the-art study, the advantages and challenges offered by the fundamentals characteristics of converters according to their topology, operation, and modulation type are reviewed. The study focuses on bidirectional non-isolated topologies, with buck–boost operation, for their use in applications with batteries and other secondary energy storage systems, for the following reasons:

- If galvanic isolation is not a regulatory or safety requirement, non-isolated topologies reduce the weight and volume of the converter compared to isolated topologies, improving the prospects of power density, performance, and therefore the autonomy of the application.
- The buck–boost operation allows both raising and lowering the output voltage with respect to the input, regardless of whether their original roles can be interchanged.

From the topologies analysis in the state-of-the-art that meet the above requirements it is concluded that, although some of them present advantages in the number of components and therefore in power density, or the simplicity of their design, the highest efficiencies are obtained by topologies that allow greater flexibility in modulation, at the cost of increasing the number of semiconductors and the control complexity.

In this field of application, once the main characteristics of the converter have been identified, the main contributions of the doctoral thesis can be summarized as follows:

- Proposal of a **new bidirectional, non-isolated, DC-DC topology buck-boost gain, named Magnetically Coupled Bidirectional Buck-Boost Converter**, or MCB³. This contribution is considered the **main contribution** upon which the other contributions are developed.
- **Use of a control strategy based on Triple Phase Shift (TPS) modulation** to optimize the operation of the new topology, considering ideal coupling in the coupled magnetic component.
- Modification of the previous control strategy **considering a non-ideal coupling** in the coupled magnetic component.
- Analysis of the impact of imposing a **minimum current** during the turn-on of the transistors equal to zero ($i_{dis}=0$) or less than zero ($i_{dis}<0$), to achieve the discharge of their parasitic capacitances, as a criterion for the optimization of the switching losses.
- Analysis of the performance and design equations of the **new converter during Boost mode operation** considering:
 - soft-switching operating in every switch and the lowest effective current, to maximize efficiency,
 - ideal and non-ideal coupling
 - $i_{dis}=0$ e $i_{dis}<0$ approximations.
- Analysis of the performance and design equations of the **new converter during Buck mode operation**, considering the same configurations as for the case of the Boost mode.
- **Modeling and designing an integrated magnetic component** based on E-cores used in the power stage of the proposed converter. This contribution is completed with the proposal of a new equation to define the window reluctance around the windings of the component, called $R_{air,prop}$.
- **Development of design algorithms for magnetic components** (coils, transformers and coupled coils) using databases. Its use offers several construction possibilities for the designed components and allows selecting the optimum one according to the criteria required for further application.

Once the contributions have been listed, next a detailed description of each one of them is presented:

- 1) The basis of the contributions made in this research work is the **proposal of a new bidirectional DC–DC topology, non–isolated and with Buck–Boost gain**, to be used as an interface with electrical energy storage systems, especially with batteries. The proposed topology is called Magnetically Coupled Bidirectional Buck–Boost converter, or **MCB³**.

On this topology, a theoretical analysis of its operation is carried out, and the design equations are obtained. The theoretical study is validated in each chapter by simulation and experimental results on a 460W prototype of the proposed converter.

The goals pursued with the proposed MCB³ converter, and the optimized modulation strategy are:

- From a topological point of view, a **high–power density with a reduced number of passive components, optimized in size by the effective use of AC current transfer combined** with integrated magnetics techniques.
- From the point of view of operation and modulation, high flexibility in modulation to obtain **fixed frequency Soft–switching** without the need for additional circuitry or resonant operation, and **minimum conduction losses** over the entire load range.

The schematic of the MCB³ converter is shown in Figure 8.1.

The simplest assembly of the MCB³ converter is composed of two active bridges connected by an AC link of passive components with inductive impedance, which manages the energy transference between the bridges. The AC link is composed of two capacitors C_1 and C_2 that block the DC component of the voltage across the bridges and an integrated magnetic component, MI , which can be decomposed, for the ease of the theoretical analysis, into two coils of value L_1 and L_2 and a common mode transformer, TMC .

Figure 8.1 Power stage of the proposed MCB³ converter

- 2) **Development of the fundamental expressions describing the operation of the passive components, and analysis of the operation of the MCB³ converter considering ideal and non-ideal coupling.**

The fundamental difference between the two coupling considerations is that, when the coupling is non-ideal, the currents i_1 and i_2 through the AC link (Figure 8.1) are different from each other. This impacts the formulation of the voltage and current equations in the magnetic components, and hence the switching and conduction loss optimization equations.

- 3) **Steady-state analysis of the MCB³ converter with ideal coupling and use of TPS modulation to reduce total losses.**

This contribution includes: a) obtaining the expressions of instantaneous current i_1 and transferred power for all Switching Modes in Boost mode (Case 3 of operation); b) the justification and use of a modulation strategy based on TPS to obtain soft-switching and minimum RMS current throughout the whole power range; c) the equivalent study for Boost mode operation (Case 2 of operation); and d) the validation of the theoretical development by simulation and experimental results on a 460W prototype of the MCB³ converter in Case 3.

- 4) **Steady-state analysis with TPS modulation of the MCB³ converter with non-ideal coupling in Boost and Buck mode** (Case 2 and Case 3 of operation).

This contribution includes: a) obtaining the expressions of instantaneous current through the AC link branches, i_1 and i_2 , and b) obtaining the expression of the transferred power for each Switching Mode of interest as a function of the ratio k_L , which represents the ratio between the magnetizing inductance, L_μ and the leakage inductances L_1 and L_2 (with $L_1 = L_2$). The expressions are obtained for Case 2 and 3 and are the basis for modifying the conduction and switching loss reduction mechanisms.

5) **Study and modification of the switching and conduction loss reduction mechanisms by considering ideal and non-ideal coupling in Buck and Boost mode** (Case 2 and Case 3 of operation).

This contribution includes the study of the operating points solution volumes that produce Soft-switching in all the transistors of each Switching Mode, considering two levels of restrictions for the Soft-switching conditions: a) according to the *Idis0 Approximation*, it is sufficient that the current through the transistors at turn-on is zero (ZCS) or negative; b) according to the *Idis Approximation*, it is considered that there is ZVS at turn-on if the current is equal to or less than an i_{dis} value. The second level of constraint is considered to ensure that the parasitic capacitances of the transistors and, if applicable, the part of the printed circuit board (PCB) that affects them, are fully discharged to produce the ZVS switching.

From the study of the volume of operation points with Soft-switching in every transistor, a Universal D_1 equation is obtained for each *Approximation* in Boost mode, and a Universal D_2 equation for each *Approximation* in Buck mode. These equations provide a volume of Soft-switching operating points within the boundaries of the Switching Modes on which to search for the Minimum Effective Current Path, which allows minimizing the conduction losses for each operation mode.

It is concluded that, with the modifications incorporated to the TPS-based modulation strategy by the consideration of a k_L ratio different from infinity (non-ideal coupling), it is possible to find an optimized operating point path with Soft-switching or Quasi Soft-switching in all transistors and minimum RMS current over the entire power range.

6) **Validation by simulation and experimental results** on a 460W prototype.

The simulation and experimental results obtained closely match the theoretical analysis results in the two operating modes, for the *Idis0* and *Idis Approximations*. It should be noted that the operating points optimized according to the *Idis0 Approximation* present higher switching losses and lower conduction losses than those obtained with the *Idis Approximation*. Due to this, the efficiency curves obtained for each *Approximation* show very similar performances, with the advantage of the *Idis Approximation* Path at low loads. It is also observed that the efficiency of the Boost operation is higher at low loads and lower at high loads compared to that of the equivalent Buck operation. This is because the Boost operation requires a higher effective current to transmit the same power, which helps it to achieve soft-switching, but increases the conduction losses, especially relevant at high load.

- 7) **Modeling and experimental validation of an integrated magnetic component built on an E-core with three air gaps of two different sizes, called E3E.** This component combines the inductances L_1 , L_2 , and L_μ .

The modeling of the component is done using reluctance networks. From the comparative study of the error obtained by using up to three reluctance networks of different complexity, it is concluded that the best modeling results are achieved with the reluctance network called *Model 3*, using the *Schwarz–Christoffel 3D approximation* [84] to describe the air gap reluctances.

This contribution includes the proposal of a new equation to describe the window reluctance, named $R_{air,prop}$. With the new proposal, the results are improved with respect to those obtained from the equation that presents the highest accuracy found in the state-of-the-art [72]. According to the performed tests, this improvement is more than three times in the error obtained in L_1 , and at least twice in L_μ .

According to the modeling equations obtained, the second milestone of this contribution is the design procedure of the integrated magnetic component MI. This design is used in the experimental validation of the MCB³ converter with non-ideal coupling in Chapters 4, 5 and 7. It has been found that, depending on the electrical specification, there may not be physically feasible solutions for the construction of the MI component with high k_L ratios, with this E3E configuration.

- 8) **Comparison and positioning of the MCB³ converter in the state-of-the-art.**

This contribution includes a behavioral comparison of the proposed converter with the Dual Active Bridge (DAB) converter and its comparison as a functional alternative to the FSBB converter, the main competitor in the state-of-the-art.

The results of the behavioral comparison show that the operation of the MCB³ converter and the DAB converter are equivalent under the assumption of ideal coupling and a transformation ratio equal to 1 in the DAB isolation transformer.

The comparison with the FSBB converter optimized according to the state-of-the-art indicates that the estimated performance of the proposed MCB³ converter is lower than the FSBB, although it does present good results in terms of power density, mainly due to the integration of the magnetic component. The advantage of volume and weight reduction with the use of integrated magnetics is conditioned in this study to the choice of the E3E structure to build the MCB³ power stage so that the results could be improved even further with other structures.

8.4 Future work

During the presented study development in this thesis document, several lines of research to be explored have been identified, aimed at extending and improving the use of the proposed converter and its optimization:

- **Implementation of the control stage** of the MCB³ converter using the optimal points identified in the Minimum Effective Current Path. The complexity of this line of research will lie mainly in the multivariable interpolation required to obtain optimal operating points, starting from known adjacent optimal operating points D_1 – D_2 – φ_{ad} .
- **Construction of a higher power prototype** to study the possible effects of increased stress on the components.
- **Functional test with batteries** to validate the application.
- New analysis considering, at the same time, the **optimization through the simultaneous fulfillment of the soft-switching conditions and the minimization of the effective current**, as opposed to the two-step procedure followed in the strategy proposed in this study.
- **Research of alternative structures to construct the integrated magnetic component** to achieve higher coupling ratios and/or power density.

REFERENCIAS

- [1] R. B. Schainker, "Executive overview: Energy storage options for a sustainable energy future," *2004 IEEE Power Eng. Soc. Gen. Meet.*, vol. 2, pp. 2309–2314, 2004.
- [2] M. A. Hannan, M. M. Hoque, A. Mohamed, and A. Ayob, "Review of energy storage systems for electric vehicle applications: Issues and challenges," *Renew. Sustain. Energy Rev.*, vol. 69, no. November 2018, pp. 771–789, 2017.
- [3] M. Faisal, M. A. Hannan, P. J. Ker, A. Hussain, M. Bin Mansor, and F. Blaabjerg, "Review of energy storage system technologies in microgrid applications: Issues and challenges," *IEEE Access*, vol. 6, pp. 35143–35164, 2018.
- [4] Iberdrola, "Almacenamiento de energía: la clave de un futuro descarbonizado." [Online]. Available: <https://www.iberdrola.com/medio-ambiente/almacenamiento-de-energia-eficiente>. [Accessed: 17-Dec-2020].
- [5] IRENA, *Electricity Storage Valuation Framework*, no. March. 2020.
- [6] IRENA and IEA-ETSAP, "Technology Brief - Electricity Storage," no. April, p. 28, 2012.
- [7] D. Akinyele, E. Olabode, and A. Amole, "Review of fuel cell technologies and applications for sustainable microgrid systems," *Inventions*, vol. 5, no. 3, pp. 1–35, 2020.
- [8] M. G. Molina, "Energy Storage and Power Electronics Technologies: A Strong Combination to Empower the Transformation to the Smart Grid," *Proc. IEEE*, vol. 105, no. 11, pp. 2191–2219, 2017.
- [9] T. K. Mahatkar and M. R. Bachawad, "An overview of energy storage devices for distribution network," *6th Int. Conf. Comput. Power, Energy, Inf. Commun. ICCPEIC 2017*, vol. 2018-Janua, pp. 536–541, 2018.
- [10] G. J. May, A. Davidson, and B. Monahov, "Lead batteries for utility energy storage: A review," *J. Energy Storage*, vol. 15, pp. 145–157, 2018.
- [11] IRENA, *Electricity storage and renewables: Costs and markets to 2030*, no. October. 2017.
- [12] BCG, "Energy Transitions : Adapting to the New Normal of the Changing World," 2019.
- [13] A. García and P. Martín, *Usos de la energía en el transporte*. 2008.
- [14] BCG, "Who Will Drive Electric Cars to the Tipping Point?," *Bcg*, 2020.
- [15] J. A. Roca, "El mercado de baterías de ion-litio tendrá un fuerte crecimiento en Europa en transporte y almacenamiento energético," 2019. [Online]. Available: <https://elperiodicodelaenergia.com/el-mercado-de-baterias-de-ion-litio-tendra-un-fuerte-crecimiento-en-europa-en-transporte-y-almacenamiento-energetico/>. [Accessed: 17-Dec-2020].
- [16] M. A. Guerrero, E. Romero, F. Barrero, M. I. Milanes, and E. Gonzalez, "Supercapacitors: Alternative energy storage systems," *Prz. Elektrotechniczny*, vol. 85, no. 10, pp. 188–195, 2009.
- [17] B. R. CHALAMALA, "Portable Electronics and the Widening Energy Gap," vol. 95, no. 11, pp. 0–1, 2007.
- [18] S. Keeping, "The Future of Portable Power." [Online]. Available:

- <https://www.mouser.es/applications/future-of-portable-power/>. [Accessed: 17-Dec-2020].
- [19] D. Bloch, "Miniature fuel cells for portable applications," *Low-Power Electron. Des.*, vol. 106, pp. 44-1-44-20, 2004.
 - [20] W. Raza *et al.*, "Recent advancements in supercapacitor technology," *Nano Energy*, vol. 52, no. August, pp. 441-473, 2018.
 - [21] M. Xiao, "Lithium-Ion Battery Market Poised for Strong Growth in Europe; Energy Storage Applications will be Fastest Growing Sector," 2019. [Online]. Available: <https://www.interactanalysis.com/lithium-ion-battery-market-poised-for-strong-growth-in-europe-energy-storage-applications-will-be-fastest-growing-sector/>. [Accessed: 21-Dec-2020].
 - [22] Reliancedigital, "Better Understanding Of Batteries – Li-Ion Vs. Li-Po," 2019. .
 - [23] H. V. and Y. U. J. Venkatasetty, "Recent Advances in Lithium-Ion and Lithium-Polymer Batteries h i," in *Seventeenth Annual Battery Conference on Applications and Advances. Proceedings of Conference (Cat. No.02TH8576)*, 2002, pp. 173-178.
 - [24] R. Teijeiro, "Baterías Recargables de Li-ion Li-Polímero." Probattery, 2010.
 - [25] R. W. Erickson and D. Maksimović, *Fundamentals of Power Electronics*. 2020.
 - [26] J. Lalit, Kumar; Krishna, Kumar Gupta; Shailendra, "Architecture and Configuration of Electrified Vehicles: A review," in *IEEE International Symposium on Industrial Electronics*, 2013.
 - [27] A. W. Lotfi and M. A. Wilkowski, "Issues and Advances in High-Frequency Magneticsfor Switching Power Supplies," *Proc. IEEE*, vol. 89, no. 6, pp. 833-845, 2001.
 - [28] J. W. Kolar *et al.*, "PWM Converter Power Density Barriers," vol. L, 2007.
 - [29] S. Valtchev, E. Baikova, and L. Jorge, "Electromagnetic field as the wireless transporter of energy," *Facta Univ. - Ser. Electron. Energ.*, vol. 25, no. 3, pp. 171-181, 2012.
 - [30] B. Zhao, Q. Song, W. Liu, and Y. Sun, "Overview of dual-active-bridge isolated bidirectional DC-DC converter for high-frequency-link power-conversion system," *IEEE Trans. Power Electron.*, vol. 29, no. 8, pp. 4091-4106, 2014.
 - [31] A. R. Alonso, J. Sebastian, D. G. Lamar, and M. M. Hernando, "An overall study of a Dual Active Bridge for bidirectional DC / DC conversion," *IEEE Energy Convers. Congr. Expo.*, pp. 1129-1135, 2010.
 - [32] K. L. Jorgensen, M. C. Mira, Z. Zhang, and M. A. E. Andersen, "Review of high efficiency bidirectional DC-DC topologies with high voltage gain," *2017 52nd Int. Univ. Power Eng. Conf. UPEC 2017*, vol. 2017-Janua, pp. 1-6, 2017.
 - [33] K. Tytelmaier, O. Husev, O. Veligorskyi, and R. Yershov, "A review of non-isolated bidirectional dc-dc converters for energy storage systems," *Proc. Int. Young Sci. Forum Appl. Phys. Eng.*, no. November 2017, pp. 22-28, 2016.
 - [34] S. A. Gorji, H. G. Sahebi, M. Ektesabi, and A. B. Rad, "Topologies and control schemes of bidirectional DC-DC power converters: An overview," *IEEE Access*, vol. 7, pp. 117997-118019, 2019.

- [35] F. Krismer and J. W. Kolar, "Efficiency-Optimized High-Current Dual Active Bridge Converter for Automotive Applications," *IEEE Trans. Ind. Electron.*, vol. 59, no. 7, pp. 2745–2760, 2012.
- [36] F. Krismer and J. W. Kolar, "Accurate power loss model derivation of a high-current dual active bridge converter for an automotive application," *IEEE Trans. Ind. Electron.*, vol. 57, no. 3, pp. 881–891, 2010.
- [37] S. A. Q. Mohammed and J. W. Jung, "A State-of-the-Art Review on Soft-Switching Techniques for DC-DC, DC-AC, AC-DC, and AC-AC Power Converters," *IEEE Trans. Ind. Informatics*, vol. 3203, no. c, pp. 1–14, 2021.
- [38] S.-Y. Yu, R. Chen, and A. Viswanathan, "Survey of Resonant Converter Topologies Survey of Resonant Converter Topologies," *Power Supply Des. Semin. Texas Instruments Inc.*, pp. 1–26, 2018.
- [39] S. Waffler and J. W. Kolar, "A Novel Low-Loss Modulation Strategy for High-Power Bidirectional Buck Boost Converters," *Power Electron. IEEE Trans.*, vol. 24, no. 6, pp. 1589–1599, 2009.
- [40] T. Waghmare and P. Chaturvedi, "Study of Bidirectional DC-DC Converter: Control Schemes and Switching Techniques," pp. 1–6, 2020.
- [41] A. Amin, M. Shousha, A. Prodic, and B. Lynch, "A transformerless dual active half-bridge DC-DC converter for point-of-load power supplies," *2015 IEEE Energy Convers. Congr. Expo. ECCE 2015*, pp. 133–140, 2015.
- [42] M. Kim and J. Kim, "A PWM/PFM Dual-Mode DC-DC Buck Converter with Load-Dependent Efficiency-Controllable Scheme for Multi-Purpose IoT Applications," *Energies*, vol. 14, no. 4, p. 960, 2021.
- [43] X. Liu, J. Huang, G. Li, P. Ma, and X. Tong, "Hybrid Pulse Frequency and Width Modulation scheme for Three-port Resonant DC/DC Converters," *IECON Proc. (Industrial Electron. Conf.)*, vol. 2020-Octob, pp. 4619–4623, 2020.
- [44] Y. Wei, Q. Luo, and A. Mantooth, "Overview of Modulation Strategies for LLC Resonant Converter," *IEEE Trans. Power Electron.*, vol. 35, no. 10, pp. 10423–10443, 2020.
- [45] T. W. Ching and K. U. Chan, "Review of soft-switching techniques for high-frequency switched-mode power converters," *2008 IEEE Veh. Power Propuls. Conf. VPPC 2008*, 2008.
- [46] B. Zhao, Q. Yu, and W. Sun, "Extended-phase-shift control of isolated bidirectional DC-DC converter for power distribution in microgrid," *IEEE Trans. Power Electron.*, vol. 27, no. 11, pp. 4667–4680, 2012.
- [47] W. Han, R. Ma, Q. Liu, and L. Corradini, "A conduction losses optimization strategy for DAB converters in wide voltage range," *IECON Proc. (Industrial Electron. Conf.)*, pp. 2445–2451, 2016.
- [48] Anupam Kumar; A. H. Bhat; Pramod Agarwal, "Comparative Analysis of Dual Active Bridge Isolated DC to DC Converter With Double Phase Shift and Triple Phase Shift Control Techniques," in *Recent Developments in Control, Automation & Power Engineering (RDCAPE)*, 2017.
- [49] J. Everts, "Closed-Form Solution for Efficient ZVS Modulation of DAB Converters," *IEEE Trans. Power Electron.*, vol. 32, no. 10, 2017.

- [50] O. M. Hebala, A. A. Aboushady, K. H. Ahmed, and I. Abdelsalam, "Generic Closed-Loop Controller for Power Regulation in Dual Active Bridge DC-DC Converter With Current Stress Minimization," *IEEE Trans. Ind. Electron.*, vol. 66, no. 6, pp. 4468–4478, 2019.
- [51] C. Calderon, A. Barrado, A. Rodriguez, A. Lazaro, M. Sanz, and E. Olías, "Dual Active Bridge with triple phase shift , soft switching and minimum RMS current for the whole operating range," in *IECON - Annual Conference of the IEEE Industrial Electronics Society*, 2017, vol. 11.
- [52] P. Nandankar and M. V. Aware, "High efficiency discontinuous mode interleaved multiphase bidirectional dc-dc converter," *PEDES 2012 - IEEE Int. Conf. Power Electron. Drives Energy Syst.*, 2012.
- [53] H. N. Le, K. Orikawa, and J. I. Itoh, "Zero-voltage switching for bidirectional buck/boost converter using hybrid discontinuous current mode," *2016 IEEE 17th Work. Control Model. Power Electron. COMPEL 2016*, 2016.
- [54] T. Konjedic, L. Korošec, M. Truntič, C. Restrepo, M. Rodič, and M. Milanović, "DCM-based zero-voltage switching control of a bidirectional DC-DC converter with variable switching frequency," *IEEE Trans. Power Electron.*, vol. 31, no. 4, pp. 3273–3288, 2016.
- [55] Y. Du, X. Zhou, S. Bai, S. Lukic, and A. Huang, "Review of non-isolated bi-directional DC-DC converters for plug-in hybrid electric vehicle charge station application at municipal parking decks," *Conf. Proc. - IEEE Appl. Power Electron. Conf. Expo. - APEC*, no. 1, pp. 1145–1151, 2010.
- [56] S. D. C. D. C. Converters, "A Family of Cuk , Zeta , and SEPIC Based," vol. 34, no. 10, pp. 9503–9519, 2019.
- [57] A. B. De Almeida and C. H. I. Font, "DC-DC bidirectional 4-switch cuk converter with voltage-doubler concept for interfacing batteries in microgrids," *2018 13th IEEE Int. Conf. Ind. Appl. INDUSCON 2018 - Proc.*, no. Ccm, pp. 263–268, 2019.
- [58] M. R. Mohammadi and H. Farzanehfard, "A new bidirectional ZVS-PWM Cuk converter with active clamp," *Proc. Iran. Conf. Electr. Eng.*, pp. 1–1, 2011.
- [59] I. D. Kim, S. H. Paeng, J. W. Ahn, E. C. Nho, and J. S. Ko, "New bidirectional ZVS PWM sepic/zeta DC-DC converter," *IEEE Int. Symp. Ind. Electron.*, no. 3, pp. 555–560, 2007.
- [60] V. Choudhary, "Under the hood of a noninverting buck-boost converter," *Power Supply Des. Semin.*, no. 17, 2016.
- [61] R. Georgious, J. García, P. García, and M. Summer, "Analysis of Hybrid Energy Storage Systems with DC Link Fault Ride-Through Capability," *2016 IEEE Energy Convers. Congr. Expo.*, pp. 1–8, 2016.
- [62] Y. J. Lee, A. Khaligh, and A. Emadi, "A compensation technique for smooth transitions in a noninverting buck-boost converter," *IEEE Trans. Power Electron.*, vol. 24, no. 4, pp. 1002–1015, 2009.
- [63] Y. Cho and K. C. Lee, "Noninverting Buck – Boost DC – DC Converter Using a Duobinary-Encoded Single-Bit Delta-Sigma Modulator," vol. 35, no. 1, pp. 484–495, 2020.
- [64] Z. Yu, H. Kapels, and K. F. Hoffmann, "A novel control concept for high-

- efficiency power conversion with the bidirectional non-inverting buck-boost converter,” *2016 18th Eur. Conf. Power Electron. Appl. EPE 2016 ECCE Eur.*, 2016.
- [65] F. Krismer and J. W. Kolar, “Closed form solution for minimum conduction loss modulation of DAB converters,” *IEEE Trans. Power Electron.*, vol. 27, no. 1, pp. 174–188, 2012.
- [66] C. Calderon *et al.*, “General Analysis of Switching Modes in a Dual Active Bridge with Triple Phase Shift Modulation,” *Energies*, vol. 11, no. 9, p. 2419, 2018.
- [67] A. Tong, L. Hang, G. Li, X. Jiang, and S. Gao, “Modeling and Analysis of a Dual-Active-Bridge-Isolated Bidirectional DC/DC Converter to Minimize RMS Current with Whole Operating Range,” *IEEE Trans. Power Electron.*, 2018.
- [68] A. Rodríguez, A. Vázquez, D. G. Lamar, M. M. Hernando, and J. Sebastián, “Different purpose design strategies and techniques to improve the performance of a dual active bridge with phase-shift control,” *IEEE Trans. Power Electron.*, vol. 30, no. 2, 2015.
- [69] J. Huang, Y. Wang, Y. Gao, W. Lei, and Y. Li, “Unified PWM control to minimize conduction losses under ZVS in the whole operating range of dual active bridge converters,” *Conf. Proc. - IEEE Appl. Power Electron. Conf. Expo. - APEC*, pp. 2016–2022, 2013.
- [70] J. Huang, Y. Wang, Z. Li, and W. Lei, “Unified Triple-Phase-Shift Control to Minimize Current Stress and Achieve Full Soft-Switching of Isolated Bidirectional DC-DC Converter,” *IEEE Trans. Ind. Electron.*, vol. 63, no. 7, pp. 4169–4179, 2016.
- [71] D. M. Robert W. Erickson, *Fundamentals of Power Electronics*, 2nd ed. 2001.
- [72] Y. Yugang, Y. Dong, and F. C. Lee, “A new coupled inductors design in 2-phase interleaving VRM,” *2009 IEEE 6th Int. Power Electron. Motion Control Conf. IPEDMC '09*, vol. 3, no. 2, pp. 344–350, 2009.
- [73] Y. Yang, J. Ma, C. N. M. Ho, and Y. Zou, “A New Coupled-Inductor Structure for Interleaving Bidirectional DC-DC Converters,” *IEEE J. Emerg. Sel. Top. Power Electron.*, vol. 3, no. 3, pp. 841–849, 2015.
- [74] D. Ebisumoto *et al.*, “Design of a four-phase interleaved boost circuit with closed-coupled inductors,” *ECCE 2016 - IEEE Energy Convers. Congr. Expo. Proc.*, pp. 1–6, 2016.
- [75] H. N. Nagaraja, D. Kastha, and A. Petra, “Design principles of a symmetrically coupled inductor structure for multiphase synchronous buck converters,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 3, pp. 988–997, 2011.
- [76] R. Qin and F. C. Lee, “Modeling and design for integrated coupled inductors in interleaved three-level DC/DC converters,” *2017 IEEE Energy Convers. Congr. Expo. ECCE 2017*, vol. 2017-Janua, pp. 498–503, 2017.
- [77] S. Gao, “Magnetic Integrated LLC Resonant Converter Based on Independent Inductance Winding,” *IEEE Access*, pp. 1–13, 2020.
- [78] Z. Nie, Z. Yu, Z. Gan, L. Qu, and R. Zeng, “Topology Modeling and Design of a Novel Magnetic Coupling Fault Current Limiter for VSC DC Grids,” *Trans. Power Electron.*, vol. 36, no. 4, pp. 4029–4041, 2021.

- [79] Y. Zhang and D. Jiang, "A new coupled inductor structure with larger leakage inductance for EMI suppression," *PEDG 2019 - 2019 IEEE 10th Int. Symp. Power Electron. Distrib. Gener. Syst.*, pp. 51–54, 2019.
- [80] Y. Liu, S. Jiang, W. Liang, H. Wang, and J. Peng, "Modeling and Design of the Magnetic Integration of Single-and Multi-Stage EMI Filters," *IEEE Trans. Power Electron.*, vol. 35, no. 1, pp. 276–288, 2020.
- [81] M. H. Hedayati and V. John, "Novel integrated CM inductor for single-phase power converters with reduced EMI," *IEEE Trans. Ind. Appl.*, vol. 53, no. 2, pp. 1300–1307, 2017.
- [82] J. Borsalani *et al.*, "An Integrated EMI Choke with Improved DM Inductance," *IEEE Trans. Ind. Appl.*, vol. 36, no. 2, pp. 5645–5655, 2021.
- [83] M. Jafari, Z. Malekjamshidi, M. R. Islam, and J. Zhu, "Modeling of magnetic flux in multi-winding toroidal core high frequency transformers using 3D reluctance network model," *Proc. Int. Conf. Power Electron. Drive Syst.*, vol. 2015-Augus, no. June, pp. 413–418, 2015.
- [84] J. Miühlethaler, J. W. Kolar, and A. Ecklebe, "A novel approach for 3D air gap reluctance calculations," *8th Int. Conf. Power Electron. - ECCE Asia "Green World with Power Electron. ICPE 2011-ECCE Asia*, no. 4, pp. 446–452, 2011.
- [85] R. C. Wild, "One Powerful Decade: Keep Core Geometry in Mind When Designing Transformers," *Power Electronics*, 2010. [Online]. Available: <https://www.powerselectronics.com/technologies/passive-components/article/21853252/one-powerful-decade-keep-core-geometry-in-mind-when-designing-transformers>. [Accessed: 02-Feb-2021].
- [86] W. G. Hurley and W. H. Wölfle, *Transformers and Inductors for Power Electronics*. 2013.
- [87] H. Packard, "Impedance Analyzer - HP 4194a," *Test*. pp. 780–781, 2005.
- [88] Ferroxcube, *Soft Ferrites and Accessories - Data Handbook*. 2013.
- [89] Ferroxcube, "Datasheet E41/14/12 - 3C95." .
- [90] N. Wong and M. Kazerani, "A review of bidirectional on-board charger topologies for plugin vehicles," *2012 25th IEEE Can. Conf. Electr. Comput. Eng. Vis. a Greener Futur. CCECE 2012*, pp. 0–5, 2012.
- [91] K. Zhiguo, Z. Chunbo, Y. Shiyan, and C. Shukang, "Study of Bidirectional DC-DC Converter for Power Management in Electric Bus with Supercapacitors," *IEEE Veh. Power Propuls. Conf.*, pp. 0–4, 2006.
- [92] A. Malou, I. S. Member, B. Allard, I. Member, X. Lin-shi, and I. Lyon, "A mitigation solution for bifurcations in a low-power 4-Switch Buck- Boost converter (4SBB)," in *International Conference on Integrated Power Electronics Systems*, 2018, pp. 293–298.
- [93] Ferroxcube, "E 47/20/16 Data sheet," *Data handbook*, no. September 2004. p. 87123, 2008.
- [94] Ferroxcube, "E34/14/9 Data sheet," *Ferroxcube*, no. September 2004. p. 87123, 2008.
- [95] Ferroxcube, "Material 3F3 Data sheet," *Datasheet*, no. September 2004. p. 87123,

- 2008.
- [96] Powesim Inc, “PSIM User ’ s Manual.” pp. 142–148, 2021.
- [97] V. Siliconix, “Vishay Siliconix D Series Power MOSFET IRFP460B , SiHG460B,” pp. 1–8.
- [98] Renesas, “EL7104 datasheet,” *New Directions for Institutional Research*. 2006.

ANEXO A

Algoritmo de diseño de bobinas

ANEXO B

Algoritmo de diseño de transformadores

ANEXO C

Algoritmo de diseño del componente *MI*

ANEXO D

Algoritmo de Búsqueda de la Trayectoria óptima

ANEXO E

Decisiones y condiciones de uso de la estrategia
de modulación

E.1 Decisiones y condiciones de uso de la estrategia de modulación (Caso 2 y Caso 3)

A continuación, se describe el detalle de las características en la conmutación con *Soft-switching* por el uso de cada ecuación D_1 o D_2 *universal* para la operación en Caso 2 y Caso 3.

Modo reductor (Caso 2)

Los resultados del estudio llevado a cabo muestran que:

Bajo las condiciones de la *Aproximación Idis0*, el uso del plano D_2 S_{12} $SM2$ (5.46) como D_2 *universal* produce conmutaciones *Soft-switching* en todos los transistores de acuerdo con las siguientes normas:

- Mediante su uso, en **SM1** se conseguirán conmutaciones ZVS en todas las ramas para puntos de operación con D_1 menor que el que se obtiene en la Frontera F_1I_1 (5.72) con $i_{dis} = 0$ y mayor que el que se obtiene en la Frontera J_1I_1 (5.73) con $i_{dis} = 0$, a igualdad de φ_{ad} .

Los puntos de operación de SM1 que incumplan (5.72) perderán ZVS en la rama S_5-S_6 , los que incumplan (5.73) perderán ZVS en la rama S_1-S_2 .

- Mediante su uso, en **SM2** (y $SM2^*$) se conseguirán conmutaciones ZCS en la rama S_1-S_2 y ZVS en el resto.
- Mediante su uso, en **SM3*** se conseguirán conmutaciones ZVS en todas las ramas para puntos de operación con D_1 mayor que el que se obtiene en la Frontera F_3D_3 (5.74) con $i_{dis} = 0$ y mayor que el que se obtiene en la Frontera G_3F_3 (5.75) con $i_{dis} = 0$, a igualdad de φ_{ad} .

Los puntos de operación de $SM3^*$ que incumplan (5.74) perderán ZVS en la rama S_5-S_6 , los que incumplan (5.75) perderán ZVS en la rama S_1-S_2 .

Bajo las condiciones de la *Aproximación Idis*, el uso del plano D_2 S_{56} $SM1$ (5.38) como D_2 *universal* produce conmutaciones *Soft-switching* en todos los transistores de acuerdo con las siguientes normas:

- Mediante su uso, en **SM1** se conseguirán conmutaciones ZVS con i_{dis} en la rama S_5-S_6 y ZVS con un valor menor que i_{dis} en el resto de ramas si $D_1 < F_1I_1$ (5.72) y $D_1 > J_1I_1$ (5.73), a igualdad de φ_{ad} .

Los puntos con D_1 mayores que los que se obtienen en la Frontera F_1I_1 (5.72) para $i_{dis} = 0$, pero menores que los que se obtienen con i_{dis} para la misma ecuación, tendrán “Quasi-Soft-switching” en la rama S_5-S_6 . Los que incumplan ambas condiciones, tendrán *Hard-switching* en S_5-S_6 .

Los puntos con D_1 mayores que los que se obtienen en la Frontera J_1I_1 (5.73) con $i_{dis} = 0$, pero menores que los que se obtienen con i_{dis} en la misma ecuación, tendrán “Quasi-Soft-switching” en la rama S_1-S_2 . Los que incumplan ambas cosas tendrán *Hard-switching* en S_1-S_2 .

- No existe ninguna solución con *Soft-switching* en todos los transistores en el Modo de Conmutación SM2 (ni en SM2*).
- Mediante su uso, en **SM3*** se conseguirán conmutaciones ZVS con un valor menor que i_{dis} en todas las ramas si D_1 es mayor que el que se produce en la Frontera F_3D_3 (5.74) y mayor que el que se produce en G_3F_3 (5.75), a igualdad de φ_{ad} .

Los puntos D_1 mayores que los que se obtienen con F_3D_3 (4.83) para $i_{dis} = 0$, y menores que los que se obtienen con i_{dis} con la misma ecuación tendrán “Quasi- Soft-switching” en la rama S_5-S_6 . Los que incumplan ambas cosas tendrán *Hard-switching* en S_5-S_6 .

Los puntos con D_1 mayores que los que se obtienen en G_3F_3 (5.75) para $i_{dis} = 0$, pero menores que los que se obtienen con i_{dis} en la misma ecuación, tendrán “Quasi-Soft-switching” en la rama S_1-S_2 . Los que incumplan ambas cosas tendrán *Hard-switching* en S_1-S_2 .

Modo elevador (Caso 3)

Los resultados del estudio llevado a cabo muestran que,

Bajo las condiciones de la Aproximación $I_{dis}0$, el uso del plano D_1 $S78$ SM2 (4.61) como D_1 universal produce conmutaciones *Soft-switching* en todos los transistores de acuerdo a las siguientes normas:

- Mediante su uso, en **SM1** se conseguirán conmutaciones ZVS en todas las ramas para puntos de operación con D_2 menor que el que se obtiene en la Frontera F_1I_1 (4.81) con $i_{dis} = 0$ y mayor que el que se obtiene en la Frontera J_1I_1 (4.82) con $i_{dis} = 0$, a igualdad de φ_{ad} .

Los puntos de operación de SM1 que incumplan (4.81) perderán ZVS en la rama S_3-S_4 , los que incumplan (4.82) perderán ZVS en la rama S_7-S_8 .

- Mediante su uso, en **SM2** (y SM2*) se conseguirán conmutaciones ZCS en la rama S_7-S_8 y ZVS en el resto.
- Mediante su uso, en **SM3*** se conseguirán conmutaciones ZVS en todas las ramas para puntos de operación con D_2 mayor que el que se obtiene en la Frontera F_3D_3 (4.83) con $i_{dis} = 0$ y mayor que el que se obtiene en la Frontera G_3F_3 (4.84) con $i_{dis} = 0$, a igualdad de φ_{ad} .

Los puntos de operación de SM3* que incumplan (4.83) perderán ZVS en la rama S_3-S_4 , los que incumplan (4.84) perderán ZVS en la rama S_7-S_8 .

Bajo las condiciones de la *Aproximación Idis*, el uso del plano D_1 S34 SM1 (4.45) como D_1 universal produce conmutaciones *Soft-switching* en todos los transistores de acuerdo a las siguientes normas:

- Mediante su uso, en **SM1** se conseguirán conmutaciones ZVS con i_{dis} en la rama S_3 – S_4 y ZVS con un valor menor que i_{dis} en el resto de ramas si $D_2 < F_1 I_1$ (4.81) y $D_2 > J_1 I_1$ (4.82), a igualdad de φ_{ad} .

Los puntos con D_2 mayores que los que se obtienen en la Frontera $F_1 I_1$ (4.81) para $i_{dis} = 0$, pero menores que los que se obtienen con i_{dis} para la misma ecuación, tendrán “Quasi- *Soft-switching*” en la rama S_3 – S_4 . Los que incumplan ambas cosas tendrán *Hard-switching* en S_3 – S_4 .

Los puntos con D_2 mayores que los que se obtienen en la Frontera $J_1 I_1$ (4.82) para $i_{dis} = 0$, pero menores que los que se obtienen con i_{dis} en la misma ecuación, tendrán “Quasi- *Soft-switching*” en la rama S_7 – S_8 . Los que incumplan ambas cosas tendrán *Hard-switching* en S_7 – S_8 .

- No existe ninguna solución con *Soft-switching* en todos los transistores en el Modo de Conmutación SM2 (ni en SM2*).
- Mediante su uso, en **SM3*** se conseguirán conmutaciones ZVS con un valor menor que i_{dis} en todas las ramas si D_2 es mayor que el que se produce en la Frontera $F_3 D_3$ (4.83) y mayor que el que se produce en $G_3 F_3$ (4.84), a igualdad de φ_{ad} .

Los puntos con D_2 mayores que los que se obtienen en $F_3 D_3$ (4.83) para $i_{dis} = 0$, pero menores que los que se obtienen con i_{dis} con la misma ecuación, tendrán “Quasi- *Soft-switching*” en la rama S_3 – S_4 . Los que incumplan ambas cosas tendrán *Hard-switching* en S_3 – S_4 .

Los puntos con D_2 mayores que los que se obtienen en $G_3 F_3$ (4.84) para $i_{dis} = 0$, pero menores que los que se obtienen con i_{dis} , tendrán “Quasi-*Soft-switching*” en la rama S_7 – S_8 . Los que incumplan ambas cosas tendrán *Hard-switching* en S_7 – S_8 .

Esquema de las decisiones y condiciones de uso de la estrategia de modulación

En el diagrama de la página siguiente, se reúnen las decisiones que deben tomarse y las condiciones que deben cumplirse en base a cada decisión, para encontrar los puntos óptimos de operación del convertidor MCB³ de acuerdo a la estrategia de modulación orientada a la reducción de pérdidas propuesta.

ANEXO F

Impacto de k_L y d en la solución *Soft-switching*
(Caso 3)

F.1 Impacto de k_L y d en la solución *Soft-switching* (Caso 3)

En esta sección se proporciona material adicional al estudio gráfico del impacto de k_L y d en el convertidor MCB³ con acoplamiento no-ideal en Caso 3 (4.3.1.6, Capítulo 4).

En SM2 y SM3*

La Tabla F. 1 y la Tabla F. 2 muestran la alteración de los planos D_I Límite con la variación de k_L y d . Se observa que la región de soluciones se ve particularmente afectada con la variación de d , como se adelantó en el estudio correspondiente del Capítulo 4.

Tabla F. 1 Variación del espacio de Soluciones *Soft-switching* con k_L y d en SM2

Tabla F. 2 Variación del espacio de Soluciones *Soft-switching* con k_L y d en SM3*

En SM1 con D_1 universal como D_1 S78 SM2 según la Aprox. *Idis0*

En la Tabla F. 3 se muestra el plano D_1 universal escogido para la *Aproximación Idis0*, D_1 S78 SM2 (4.61), junto a los planos D_1 Límite D_1 S12 SM1, D_1 S34 SM1 y D_1 S78 SM1 para la misma *Aproximación* (sección 4.3.1.3), en el volumen del Modo de Conmutación SM1 con distinta k_L y d .

Se puede comprobar que, en todos los casos representados, D_I universal se encuentra dentro del volumen solución *Soft-switching* en SM1, por tener un $D_I > D_I$ S34 SM1 y $D_I > D_I$ S78 SM1 para el mismo D_2 y φ_{ad} (sección 4.3.1.3, (4.54)). Se observa que las conclusiones al efecto de la variación de los planos con d y k_L son válidas también sobre el plano D_I universal, con un mayor efecto de d en el movimiento de los planos.

Nótese que el aumento de k_L acerca el plano D_I S78 SM2 a D_I S12 SM1 y D_I S34 SM1. En el límite $k_L \rightarrow \infty$ las tres ecuaciones son iguales entre ellas, y a la ecuación (3.27), los que valida el uso de esta ecuación en el MCB³ con acoplamiento ideal para obtener *Soft-switching* en todo el rango de operación.

Tabla F. 3 D_I universal con la variación del espacio de Soluciones *Soft-switching* con k_L y d

ANEXO G

Estimación de pérdidas con el módulo térmico de
PSIM

El software PSIM® incluye los datos del modelo térmico de dispositivos semiconductores comerciales y la herramienta *Device Data Editor*, que permite añadir datos eléctricos para generar nuevos modelos térmicos para dispositivos semiconductores y pasivos [96].

La estimación de pérdidas de los transistores MOSFET se realiza por simulación utilizando su modelo térmico. Debido a que el MOSFET utilizado no existe en la base de datos por defecto de PSIM® se crea su modelo a partir de la hoja de datos del fabricante.

En el prototipo se utiliza el transistor SiHP25N40D de Vishay [97]. En la Figura G. 1 se muestran los datos eléctricos introducidos a la herramienta.

The screenshot shows the PcdEditor window with the following sections:

- File Name:** C:\Powersim\PSIM_2020a_SP_Software\Device\MOSFET_new.dev
- Manufacturer:** Vishay, **Part Number:** SiHP25N40D_cap6
- Package:** Discrete (n channel), Style: TO220
- Absolute Maximum Ratings:**
 - VDS,max (V): 450, ID,max (A): 16, TJ,max (°C): 150
- Electrical Characteristics - Transistor:**
 - Test Conditions:**
 - RDS(on): 0.17, TJ: 25, Og (nC): 44, VDS: 320
 - Temperature Coefficient: 0.0083, VGS: 10, Ogs (nC): 12, VGS: 10
 - gfs (S): 7.4, VDS: 50, Ogd (nC): 23, ID: 13
 - VGS(th): 4, ID: 0.00025, Ciss (pF): 1707, VDS: 100
 - tr (ns): 60, VDS: 320, Coss (pF): 177, VGS: 0
 - tf (ns): 40, ID: 13, Coss (pF): 19, Freq (MHz): 1
 - RG: 24.6
 - Note:** All voltages are in V, currents in A, and resistances in Ohm.
- Electrical Characteristics - Diode:**
 - Test Conditions:**
 - trr (ns): 353, IF (A): 24
 - Qrr (nC): 4.4, dI/dt (A/μs): 100
 - TJ (°C): 25
- Thermal Characteristics:**
 - Type: Cauer, No. of Stages: 1
 - Transistor: R1 (0.45), C1
- Dimensions and Weight:**
 - Length (mm): 10.52
 - Height (mm): 15.85
 - Width (mm): 4.65
 - Weight (g): 5

Figura G. 1 Datos introducidos a la herramienta de generación de modelos térmicos de PSIM

Los datos del modelo se utilizan en el circuito de la Figura G. 2 (a). En la Figura G. 2 (b), se muestran los datos del circuito de disparo que se completan con la información de las tensiones de disparo del driver [98].

MOSFET (database) : Q1

Parameters | Color | Help

MOSFET (database)

Name	Value	Display
Name	Q1	☐
Device	SIHP25N40D_cap6	☐
Number of Parallel Devices	1	☐
Frequency	fsw	☐
VGG+ (upper level)	8	☐
VGG- (lower level)	0	☐
Rg_on (turn-on)	6.8+1.8	☐
Rg_off (turn-off)	1.8	☐
RDS(on) Calibration Factor	1	☐
gfs Calibration Factor	1	☐
Pcond_Q Calibration Factor	1	☐
Psw_Q Calibration Factor	1	☐
Pcond_D Calibration Factor	1	☐
Psw_D Calibration Factor	1	☐
Initial Tj	25	☐
Tj Flag	1	☐
Pcond_Q Flag	1	☐
Psw_Q Flag	1	☐
Pcond_D Flag	0	☐
Psw_D Flag	0	☐

(b)

Figura G. 2 (a) Circuito térmico y (b) datos del circuito de disparo